SPECIAL

トランジスタ技術

SPECIAL No.32

特集 実用電子回路設計マニュアル

アナログ回路の設計例を中心に実用回路を詳述

トランジスタ技術 SPECIAL No.32

CONTENTS

特集　実用電子回路設計マニュアル

アナログ回路の設計例を中心に実用回路を詳述

表紙デザイン／簑原　圭介　本文イラスト／神崎真理子

特集 実用電子回路設計マニュアル

アナログ回路の設計例を中心に実用回路を詳述

電子回路を設計するとき，各社のアプリケーション・ノートやいろいろな設計例を参照することが普通です．今回は，過去の「トランジスタ技術」誌に掲載された回路の中から，実用的な回路を選び出し分野別に分類して掲載しました．設計の手引書としてご利用ください．

掲載回路一覧

1 増幅回路

2 フィルタ回路

3 変換回路

4 測定器回路

5 ビデオ回路

6 送受信回路

7 モータ制御回路

8 電源回路

岡部匡伸，更科一，飯田文夫，山本好一，花田恒健，佐井行雄，稲葉保，谷田章，金子洋平，菅原康夫，甲斐沢勝彦，松田透，石井哲，赤間平也，松本郁広，末木豊，宮崎仁，松井邦彦，中野正次，佐藤武志，山本達夫，池田久嗣，伊藤純二，鈴木雅臣，渡辺成治，藤崎功，菅原昭治，鈴木憲次，田代章，上岡利雄，針倉好男，谷腰欣司，山川初雄，佐々木正宏，吉田幸作，中郷学，山本博，船住孝，長橋芳行，市川進，佐藤守男，戸川治朗，鹿島伊知郎，黒野広三，田前正博，名取茂，池田猛志，野田龍三，村田悟，藤村賢秀，小林芳直

ロー・ノイズOPアンプOP37とSEPPバッファを組み合わせた

ロー・ノイズ・アンプ(G_V=16dB)

OP37

最近の高性能OPアンプを使えば，かつては個別部品を用いて入念な設計によってしか実現できなかった性能を簡単に得ることができます．

使用するOPアンプはアナログ・デバイセズ社PMIのOP37です．ノイズが小さく，帯域が広いだけでなく，オフセットやドリフトのような直流特性もたいへん優れています．とくに，バイポーラ入力型でありながら，入力バイアス電流がFET入力型なみに小さいことが特筆できます．これだけ見ると万能なようですが，このOPアンプは高速にするために利得5倍以上でないと安定に使えないという欠点があります．

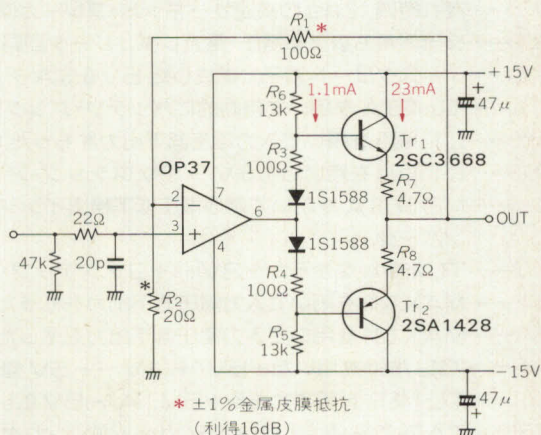
また，もう一つの欠点としては，高価であることがあげられますが，複雑な個別部品による回路を設計することを考えれば，決して高くはないと思います．

図1にOP37を使った利得16dBの非反転アンプの回路を示します．

OPアンプがロー・ノイズなので，帰還用に使用する抵抗の発生する熱雑音自体が問題になります．そこで帰還抵抗の熱雑音を避けるため，100Ωというかなり小さい値にしました．しかし，帰還抵抗はアンプの負荷と並列につながるので，直接OPアンプでドライブできないため，OPアンプの出力にエミッタ・フォロワをつけました．クロスオーバひずみを避けるためにアイドリング電流を流して，AB級としています．

この場合，帰還抵抗を100Ωとしたため，最大出力電圧を10VとするとTr_1，Tr_2に流れる電流は120mAとなり，トランジスタの電力損失は0.6W程度になります．そこでトランジスタには小型パワー・トランジスタ2SA1428と2SC3668を使いました．

エミッタ・フォロワは電圧利得をもたないため，とくにロー・ノイズ・タイプのトランジスタを使う必要はありません．もし最大出力電圧付近で長時間使うときや，周囲温度が高いときは石の形状を変えてヒート・シンクを付ける必要があります．

〈図1〉高性能OPアンプを使ったロー・ノイズ・アンプ

この回路の欠点としては小信号増幅回路でありながら，パワー・アンプなみの電力を消費する点にあります．

発熱を抑えるには，ドライブ能力は下がりますが，R_5，R_6を調整してトランジスタに流れる電流を少なくして，そのかわりノイズが十分小さい範囲で帰還抵抗を大きくする必要があります．

OP37の性能をもってすれば，たいていの場合はバッファをつけてまで帰還インピーダンスを下げなくても，十分なS/Nが得られると思います．重い負荷を駆動してなおかつ低雑音にするには，このような高性能OPアンプ+バッファという構成は有効な方法です．

〈岡部匡伸〉

◆参考文献◆

(1) アナログ・デバイセズ，PMIディビジョン・データブック 1991/1993

（トランジスタ技術　1990年10月号）

ロー・ノイズOPアンプ NJM2068を用いた ロー・ノイズ・アンプ(G_V=20dB)

NJM2068

ロー・ノイズ・アンプを構成する場合，信号源インピーダンスの大きさにより，バイポーラ・トランジスタ入力にするかFET入力にするか，使い分ける必要があります．ひとつの目安として，信号源抵抗が1kΩ以下ではバイポーラ・トランジスタ入力，10kΩ以上ではFET入力とすればよいでしょう．

アンプの入力ノイズは図2に示すように，電圧性ノイズ e_n と電流性ノイズ i_n とに分けられます．

ここで入力ノイズ V_{NI} は，

$$V_{NI}=\sqrt{e_n{}^2+(R_s\cdot i_n)^2}$$

と表されます．

一般的には e_n はバイポーラ・トランジスタのほうが小さく，i_n はFETのほうが格段に小さいという性質があります．このため R_s が小さく e_n が支配的な領域では，バイポーラ・トランジスタのほうがロー・ノイズなのですが，R_s が大きくなってきて $R_s\cdot i_n$ の影響が大きくなってくると，FETのほうがロー・ノイズになるわけです．

図3(a)は信号源インピーダンスの小さい信号を増幅することを考えたもので，このため入力はバイポーラ・トランジスタ入力のロー・ノイズOPアンプNJM2068を使っています．同図(b)にピン接続を，図(c)に入力換算雑音電圧－信号源抵抗の特性を示します．

R_s＝1kΩのあたりから V_{NI} が大きくなってきますが，これは先に述べたように電流性ノイズによるものです．

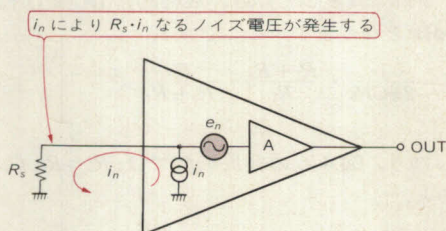
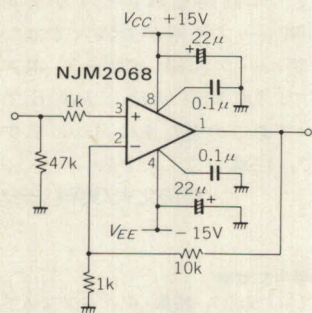
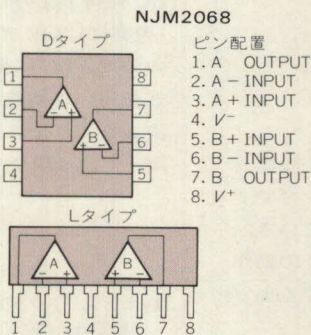
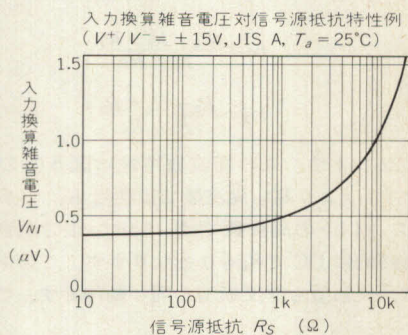
信号源インピーダンスが高いときにはFET入力のOPアンプに変えればよいのです．たとえばNJM2082などを使えばよいでしょう．

〈岡部匡伸/更科　一〉

◆参考文献◆

(1) 新日本無線，'91 半導体データブック，バイポーラIC

（トランジスタ技術　1990年10月号）

〈図2〉アンプの入力ノイズ

〈図3〉バイポーラOPアンプを使ったロー・ノイズ・アンプ

(a) 回路例　(b) ピン接続　(c) 雑音特性

積分回路を応用した ゼロ点補正回路

図4はゼロ点補正回路で，DCサーボとも呼ばれる回路です．出力電圧が平均的にゼロとなるように入力に打ち消し電圧を加えるのに使います．

高利得のアンプはゼロ点ドリフトが大きいので，出力を直流まで増幅する必要のないものにはよく使われます．オーディオでは直流まで再生することは無意味なので，一般にDCアンプといわれるものでも，積分器を利用して直流のオフセットを取り除いています．

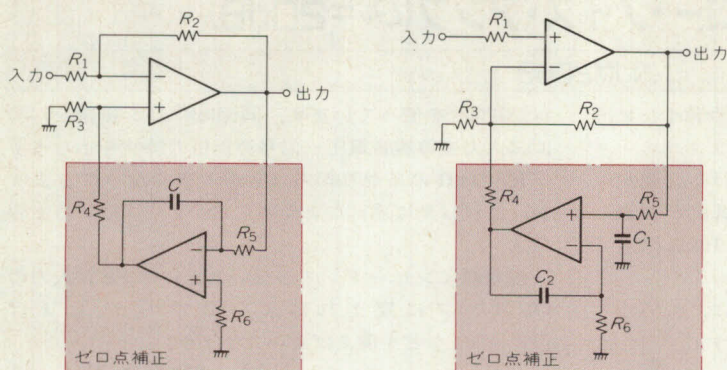
図(a)の反転型の場合，伝達関数 $T(s)$ (= V_{out}/V_{in}) は，

$$T(s)=-\frac{R_2}{R_1}\cdot\frac{s}{s+\dfrac{R_1+R_2}{R_1}\cdot\dfrac{R_3}{R_3+R_4}\cdot\dfrac{1}{CR_5}}$$

〈図 4〉 積分回路を応用したゼロ点補正回路

(a) 反転型

(b) 非反転型

〈図 5〉 ゼロ点補正回路の周波数特性

(a) 反転型

(b) 非反転型

と表されます．この周波数特性を図示すると，図 5 (a)のようになります．f_0より高い周波数では利得 R_2/R_1の反転アンプですが，f_0以下の周波数では−6dB/oct の傾斜で減衰していき，最終的に DC では利得 0 (−∞dB) となります．ここで f_0は，

$$f_0=\frac{1}{2\pi CR_5}\cdot\frac{R_1+R_2}{R_1}\cdot\frac{R_3}{R_3+R_4}$$

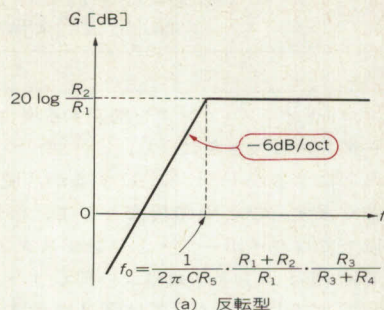
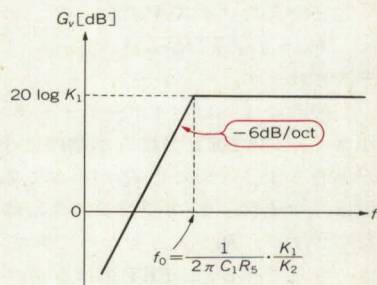
です．

いっぽう，図 4 (b)の非反転型では，$R_5=R_6$, $C_1=C_2$ とすると，

$$T(s)=K_1\cdot\frac{1}{s+\frac{K_1}{K_2}\cdot\frac{1}{C_1R_5}}$$

$$\left(\text{ただし，}K_1=\frac{R_2+R_3/\!/R_4}{R_3/\!/R_4}\quad K_2=\frac{R_4+R_2/\!/R_3}{R_2/\!/R_3}\right)$$

となります．この周波数特性は図 5 (b)のようになります．f_0より高い周波数では利得 K_1の正転アンプですが，f_0以下の周波数では−6dB/oct で減衰していき，最終的に DC で利得 0 となります．このあたりの動作は，反転型も非反転型も同じ動作です．ここで f_0は，

$$f_0=\frac{1}{2\pi C_1R_5}\cdot\frac{K_1}{K_2}$$

です．

通常の NF 部にコンデンサを入れた AC アンプとの大きな違いは，DC 利得です．通常の AC アンプでは DC 利得 1 なのに対して，本回路では 0 となります [現実には OP アンプの開ループ利得が無限大ではないので，DC 利得は (1/開ループ利得) となる]．本方式を用いた回路の説明で，DC 利得が R_3と R_4の比で決まるようなことを書いてあるのをたまに見かけますが，それは誤りですので，注意してください．

〈飯田文夫/更科 一〉

◆参考文献◆

(1) トランジスタ技術 SPECIAL No.17，特集 OP アンプによる回路設計入門

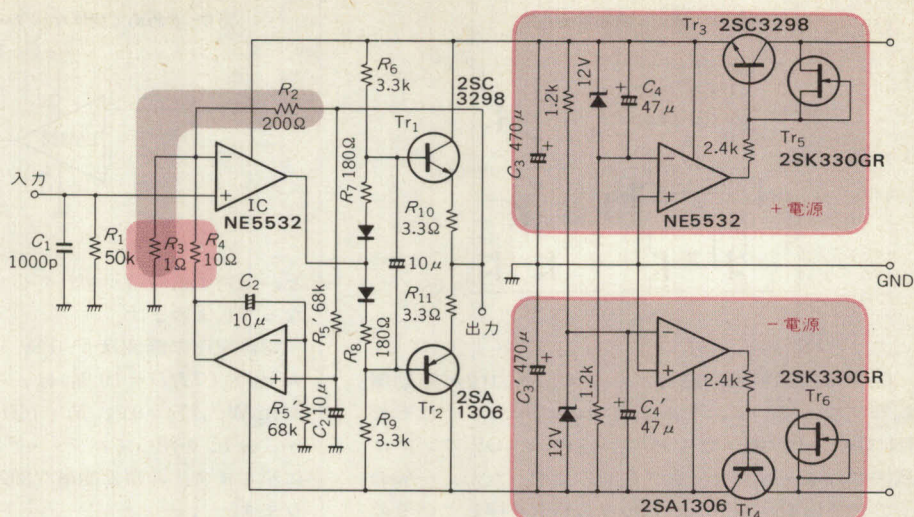
(トランジスタ技術 1986 年 7 月号)

ロー・ノイズ OP アンプ NE5532 を使った マイク・アンプ (G_V=46dB)

NE5532

図 6 に NE5532 を用いたオーディオ用ロー・レベル・アンプの応用例を示します．このロー・レベル・アンプは，おもにマイクを対象として考えています．ゲインは 46dB (200 倍) に設定しています．使用方法としては，このアンプの出力をライン入力に接続するようにします．

構成としては，いわゆる DC サーボをかけて，入力，出力からカップリング・コンデンサを削除しています．また，帰還抵抗の熱雑音を少しでも小さくするために，帰還抵抗の大きさを低くしています．そのため，出力段にはコンプリメンタリの電流バッファを付けています．

〈図6〉
マイク・アンプ回路

通過域の利得はR_2とR_3の比になり，R_2を200Ω，R_3を1Ωとして約46dB稼いでいます．DCサーボの周波数特性は，

$$f=\frac{1}{2\pi C_2 R_5}\ \text{(Hz)}$$

のハイパス・フィルタになり，これよりも十分低い周波数部分(DC)ではICの裸の利得で動作しています．

メイン回路，DCサーボ回路とも同一ICで増幅を行えば，低レベル動作であるための外部からのノイズに対する影響を小さくすることができるほか，内部から発生する雑音も抑えられます．

電源もロー・レベル・アンプ用としては，遠くからの供給ではなく，局所的に配置されていたほうが，雑音やハム，インピーダンスの上昇などを防ぐことができます．

ICを使用したレギュレータは，増幅器と同様に雑音特性に留意しなければ，いったん入ってしまった雑音は，デカップリング・コンデンサでは取り除くことはできません．また，商用電源のふらつき(100Vの包絡線を拡大すると，一見$1/f$ノイズに見える)を防ぐ意味から，レギュレータはかならず必要です．

この回路の注意点としては，

①ICは雑音特性の良いものを用いる．

本回路ではNE5532を使用してみました．音を試聴しても決して無駄ではないと思います．

②電源のツェナ電流は，許容電力の1/3程度まで流して，低雑音領域を使用する．

などです．

ツェナ・ダイオードに並列に挿入されているコンデンサは，交流のループ・ゲインを高くするのと，ダイオードのノイズをシャントする効果があります．制御用トランジスタTr_3のバイアスはTr_5(FET)で定電流として交流ゲインを高くして，リプルなどに対するレギュレーションを大きくしてあります．

入力換算雑音は－142dBVを得ています．ちなみに，同一回路でICだけをNJM2068に変更すると，－146dBVくらいにはなりますが，20kHzのひずみ率特性が若干変わってきます．〈花田恒健〉

◆参考文献◆

(1) フィリップス・シグネティックス，NE5532データシート
(2) 実用電子回路設計ノート1，CQ出版社．

(トランジスタ技術　1985年2月号)

LM386を用いたきわめて簡単な パワー・アンプ(P_o=0.3W)

LM386

通常オーディオ・パワー・アンプを作るのに，ICを用いても，IC以外にケミコン(電解コンデンサ)や抵抗を何本か必要とするものです．それに対して，ここで紹介するものは，IC以外に必要なのは出力のカップリング・コンデンサ1個だけという，きわめて簡単な回路でパワー・アンプができるものです．

ここに使うICはLM386(ナショナル・セミコンダクター社)で，以下のような特徴があります．

①入力のカップリング・コンデンサが不要．

②負帰還のケミコンが不要．

③内部でNFがかかっているので，そのままでも利得26dBのアンプとなり，さらにケミコンを外付けすれば利得は46dBまで大きくできる．

④インスツルメンテーション・アンプの形式をとって

〈図7〉LM386内部等価回路

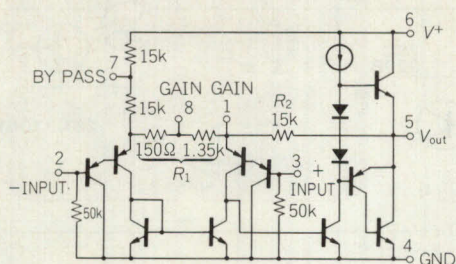
〈図8〉きわめて簡単なパワー・アンプ(A_v=20倍)

おり，IN⁺端子，IN⁻端子がある．

図7に内部等価回路を示します．入力段が差動増幅器になっていて，そのふたつのベースがそれぞれIN⁺端子，IN⁻端子となっているのは，OPアンプに代表される一般的なアンプと同じです．ただ，一般のものがそのIN⁻端子へ出力から負帰還を戻しているのに対し，この回路ではエミッタに負帰還が戻っています．このため，入力を差動で用いても，高い入力インピーダンスで使うことができます．

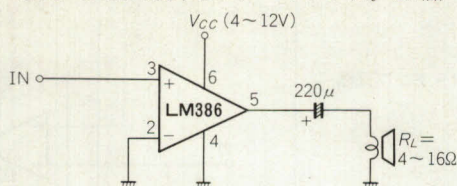
アンプの利得A_vは，

$A_v \fallingdotseq 2R_2/R_1$　〔倍〕

ですので，入出力関係は以下のようになります．

$V_{OUT} \fallingdotseq (2R_2/R_1)(V_{IN^+} - V_{IN^-})$

このままだと，R_1=1.5kΩ，R_2=15kΩですので，利得は20倍(26dB)となります．

また，①-⑧ピン間をケミコンで交流的に短絡すると，R_1=150Ωになり，したがって利得は200倍(46dB)となります．ケミコンに直列抵抗を入れることによって，20〜200倍の間の値に利得を設定できます．①-⑧ピン間をケミコンを使わずに直接短絡すると，出力中点電位がずれてしまって正常に動作しなくなってしまいます．

電源電圧の範囲は4〜12Vと広いので便利です．最大出力(THD=10％)は，V_{CC}=6V，R_L=8Ωで325mW，V_{CC}=9V，R_L=16Ωで500mWです．

このICを使ってパワー・アンプを作った回路を図8に示します．非常に簡単な回路だというのがよくわかります．

先にも述べましたように，この回路では利得は20倍ですが，①-⑧ピン間にケミコン(10μF)を入れることにより，200倍まで利得を上げることができます．

また図8の中には書いてありませんが，負荷の条件によっては発振することもあります．その場合は⑤ピンとGNDの間に，コンデンサ0.047μFと抵抗10Ωをシリーズ接続したものを入れます．さらに電源にリプルが含まれる場合(電池動作させるときなど)は，⑦ピンとGNDの間にリプル・フィルタとして，10μFのケミコンを入れたらよいでしょう．〈更科　一〉

◆引用文献◆

(1) 新日本無線，半導体データブック，'85，pp.2-131〜135.

(トランジスタ技術　1985年7月号付録)

ディスクリート・トランジスタで構成したHiFi パワー・アンプ(P_o=50W)

2SA815, 2SA1093, 2SA1142, 2SC1142, 2SC1815, 2SC2240, 2SC2563, 2K150GR

図9に標準的なオーディオ・パワー・アンプの回路を示します．

Tr_1，Tr_2は入力の差動増幅回路です．FETを用いているので入力はコンデンサなしで直結することができます．CM_1は定電流回路を作り出すためのカレント・ミラー回路で，Tr_3のコレクタ電流$I_{C(Tr3)}$は，

$$I_{C(Tr3)} = \frac{-45+0.7}{13k+1.8k} = 3mA$$

です．

Tr_4，Tr_5は2段目の差動増幅回路で，Tr_5のC-B間のコンデンサは発振止めのコンデンサです．この段の動作電流は，

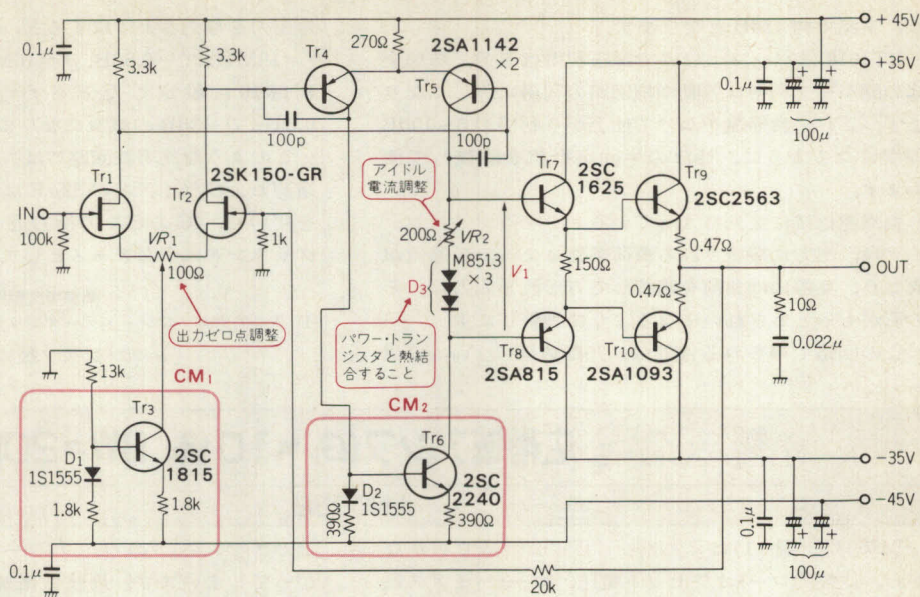
$$I_{C(Tr4)} = I_{C(Tr5)} = \frac{3.3k \times 3m/2 - 0.7}{270} \cdot \frac{1}{2} = 7.87mA$$

となります．Tr_4，Tr_5の負荷はCM_2によるカレント・ミラー負荷になっており，ここで高利得を得ています．

また，D_3とVR_2でTr_7〜Tr_{10}のバイアス電圧V_1を作り出していますが，D_3はここでは出力段のアイドル電流の温度補償をしています．

かりにV_1が温度が変化しても動かないとすると，パワー・トランジスタに電流が流れて温度が上昇すると電流は増えて，さらに温度が上昇し……ということを繰り返し，ついにはパワー・トランジスタは壊れてしまいます．

ところがD_3があれば，D_3の両端の電圧は温度が上昇するにつれて小さくなるのでV_1も小さくなり，結局これらが打ち消し合ってアイドル電流は温度が変化

〈図 9〉
50W パワー・アンプ

しても動かないことになります．

出力段は，Tr_7，Tr_8がパワー・ドライバ，Tr_9，Tr_{10}がパワー段になっています．差動増幅段の電源は±45V なのに対して，出力段は±35V と低くなっています．

これはパワー・トランジスタの熱損失を少しでも小さくするためで，同じ電源電圧で駆動させると，最大出力はさほど変わらないのに，パワー・トランジスタは1ランク大きなものを使わなければならないようになります．

最後に VR_1 と VR_2の調整ですが，初期設定は VR_1 をセンター，VR_2を最小にしておきます．この状態から，VR_1は出力 DC 電位が 0 となるように，VR_2は Tr_9，Tr_{10}のアイドル電流が 50～100mA になるように調整します．

〈更科　一/山本好一〉

◆参考文献◆

(1) トランジスタ技術 SPECIAL No.1，特集個別半導体素子活用法のすべて．

（トランジスタ技術　1985 年 1 月号）

パワー・バッファ IC LT1010を用いた 広帯域ライン・ドライバ(G_V=2 倍, BW=20MHz)

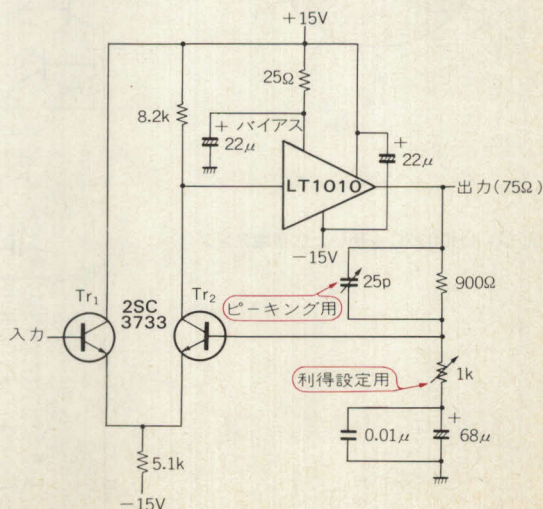
LT1010

LT1010 はほかの OP アンプやディスクリート素子と組み合わせて用いられる高速パワー・バッファで，出力帯域幅 20MHz，スルーレート 75V/μs で，75Ω 負荷に対して±10V の出力振幅を与えることができます．容量負荷にも強く，1μF 以上の容量をドライブでき，通常は±15V の電源電圧で用いますが，5V 単一電源でも動作します．一般的な OP アンプに見られる過電流保護回路のほかに，温度保護回路も内蔵されています．

ここでは，この LT1010 を出力段に用いたビデオ・アンプを紹介しましょう．

図 10 がその回路で，電圧利得を稼ぐ差動増幅段(Tr_1，Tr_2)と出力電流を得る LT1010 の 2 段構成になっています．LT1010 の入力部はエミッタ・フォロワになっているので入力抵抗は十分に高く，そのため差動増幅回路の利得は 5.1kΩ と 8.2kΩ によって決ま

〈図 10〉 ビデオ・アンプの回路図

+15V
25Ω
8.2k
+ バイアス
22μ
22μ
LT1010
出力(75Ω)
−15V
25p
900Ω
Tr1
2SC
3733
Tr2
ピーキング用
入力
1k
利得設定用
0.01μ
68μ
5.1k
−15V

り，常温で約43dBとなります．

LT1010はバッファなので電圧利得は1で，結局全体の開ループ利得は差動増幅回路の利得に等しくなります．これに負帰還をかけて仕上がり利得が6～10dB程度になるように，1kΩの半固定抵抗を調整して使います．

負帰還抵抗に並列に入っているピーキング・コンデンサは，出力に接続される負荷条件によって最適値が異なり，実際には負荷を接続して方形波を入力し，その形がもっともきれいになるように調整します．

この回路で得られる性能は，75Ω負荷に$1V_{P-P}$の信号出力を与えるようにすると，利得2に設定したときf=10MHzで−0.5dB，f=16MHzで−3dBの減衰，利得10に設定したときf=4MHzで−0.5dB，f=8MHzで−3dBの減衰になります．

このような高周波回路では実装上の注意も必要で，電源およびバイアスの22μFはタンタル・コンデンサを用いて，ICのピンの極力近くに配置します．またグラウンドは全面アースとします．〈更科 一〉

◆参考文献◆

(1) リニアテクノロジー・データブック
（トランジスタ技術 1988年1月号付録）

専用ハイブリッドIC LH0032Cを用いた 広帯域アンプ（G_V=10倍，BW=20MHz）

LH0032

LH0032C（図11）は入力がFETで広帯域でありながら，比較的ロー・オフセット電圧，ロー・バイアス電流でいろいろな応用に適用できます．

内部はハイブリッドICで位相補償用コンデンサがついていないため外付けで使用します．

図12の回路例は10倍のゲインのアンプで，位相補償用コンデンサを取り付けていますが，ゲインが100倍以上ならばコンデンサは不要になります．

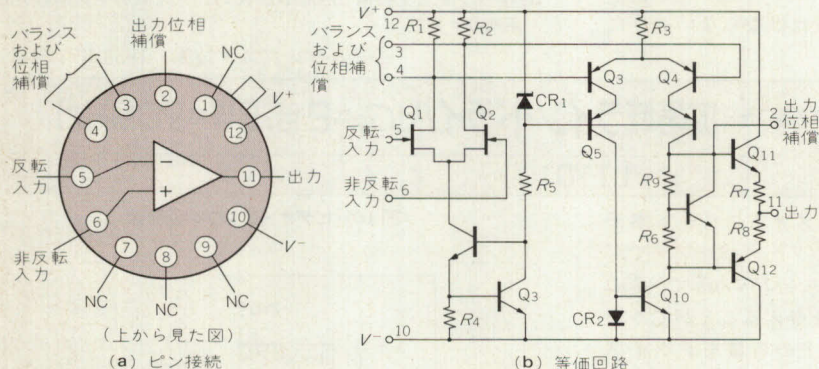
このICを非反転増幅器として使う場合は，10倍以上のゲインにしないと，パワー・バンド幅も極端に下がってしまいます．周波数帯域幅f_cはゲイン10倍で20MHz，ゲイン100倍で10MHz程度が目安となります．

また，±15V電源で使用した場合1W近い発熱となるため，放熱する必要があります．〈佐井行雄〉

◆参考文献◆

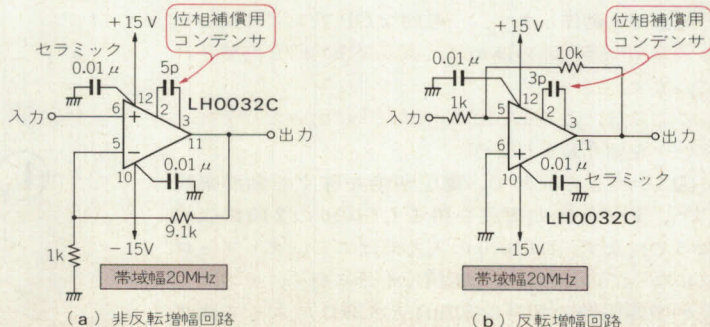
(1) ナショナル・セミコンダクター，LH0032データシート
（トランジスタ技術 1990年10月号）

〈図11〉広帯域アンプLH0032C

（a）ピン接続　（b）等価回路

（c）外観

〈図12〉LH0032Cを用いた広帯域アンプ

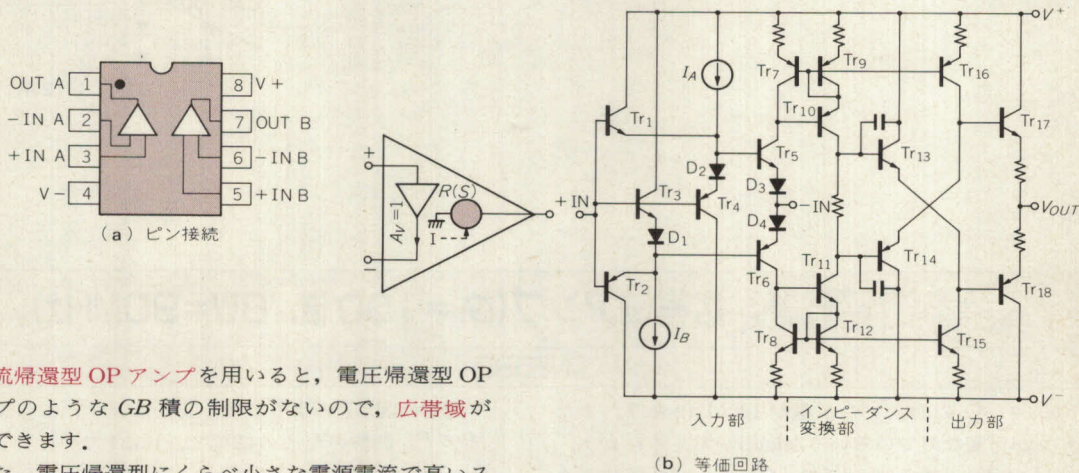
（a）非反転増幅回路

（b）反転増幅回路

電流帰還型OPアンプ OP260を用いた 広帯域アンプ(G_V=10倍，BW=20MHz)

OP260

〈図13〉電流帰還型OPアンプOP260

(a) ピン接続

(b) 等価回路

電流帰還型OPアンプを用いると，電圧帰還型OPアンプのような GB 積の制限がないので，広帯域が実現できます．

また，電圧帰還型にくらべ小さな電源電流で高いスルーレートが得られます．例に示したOP260(図13)は1000V/μsのスルーレートですが，消費電流は5mAにすぎません．

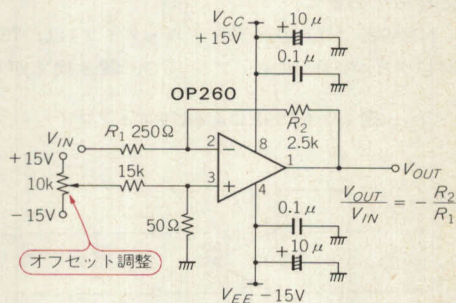
図14はこの電流帰還型OPアンプを使った反転アンプです．10倍のゲインで20MHzの帯域が得られます．

〈佐井行雄〉

◆参考文献◆

(1) アナログ・デバイセズ，PMIディビジョン・データブック 1991/1993

(トランジスタ技術　1990年10月号)

〈図14〉電流帰還型OPアンプを使った広帯域アンプ

ローコスト・ビデオ・アンプ CA3100を用いた 広帯域アンプ(G_V=10倍，BW=20MHz)/広帯域ライン・ドライバ(G_V=10倍，BW=15MHz)

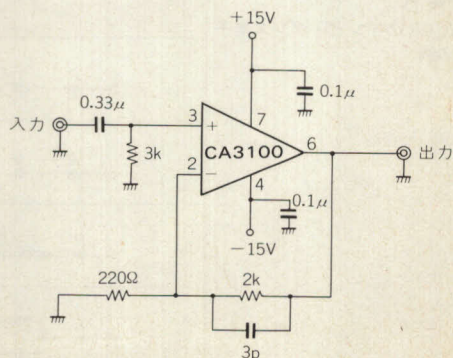
CA3100

広帯域アンプは通常価格の高いものが多いのですが，なかにはCA3100(ハリス社RCA)のように比較的低価格のものもあります．

図15はこのICを使った広帯域アンプで，10倍の利得をもち，バンド幅20MHz，入力換算ノイズ35μV_{rms}となっています．

帰還抵抗に並列に入っている3pFのコンデンサは高域の安定性をよくするためのものです．これがなければ最大出力帯域幅1.2MHz，スルーレート70V/μsが得られます．

また図16は75Ω負荷をドライブすることができるようにしたライン・ドライバ回路です．この回路で，

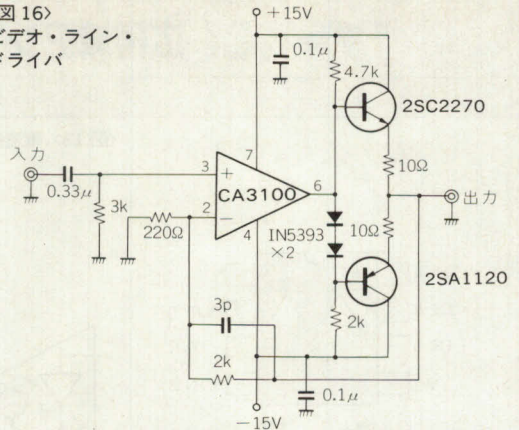
〈図15〉ビデオ増幅器

利得10倍，バンド幅15MHz程度が得られます．

〈更科　一〉

◆参考文献◆

(1) RCA，データブック

（トランジスタ技術　1988年1月号付録）

〈図16〉
ビデオ・ライン・ドライバ

外付けで簡単に周波数特性をもたせられるNE592を用いた 広帯域アンプ(G_V=100倍，BW=90MHz)

NE592

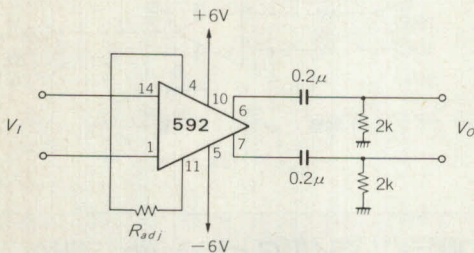
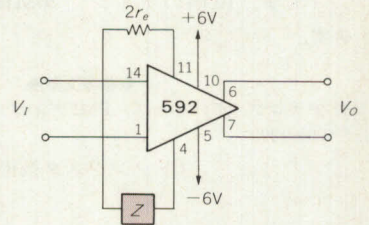
NE592/SE592は，バンド幅が120MHzあり，またゲインが可変なのでいろいろな応用が考えられます．このアンプは差動入力なので，OPアンプと同じような使い方ができます．また，二つの出力は互いに逆相になっています．

NE592，NE5592(デュアル・タイプ)は，733とほぼ同じタイプのビデオ・アンプで，置き換えが可能です．

〈図17〉 NE592によるビデオ・アンプ

通常は図17のような使い方をします．ここでR_{adj}はゲイン調整のための抵抗で，10kΩでゲイン1倍，1kΩで10倍，100Ωで100倍，ショートで約400倍になります．

バンド幅は，ゲイン100倍で90MHz，400倍で40MHzに低下します．

このゲイン調整用の抵抗を，図18のようにインピ

〈図18〉
NE592の伝達特性を表す式

$$\frac{V_O(s)}{V_I(s)}=\frac{1.4\times10^4}{Z(s)+Zr_e}=\frac{1.4\times10^4}{Z(s)+32}$$

$Z(s)$：抵抗またはインピーダンス

〈表1〉
図18のインピーダンス素子の例

Z	フィルタ・タイプ	伝達関数$\frac{V_O(s)}{V_I(s)}$
R L (直列)	ローパス	$\frac{1.4\times10^4}{L}\left[\frac{1}{s+R/L}\right]$
R C (直列)	ハイパス	$\frac{1.4\times10^4}{R}\left[\frac{s}{s+1/RC}\right]$
R L C (直列)	バンド・パス	$\frac{1.4\times10^4}{L}\left[\frac{s}{s^2+R/Ls+1/LC}\right]$
R と L∥C	バンド・リジェクト	$\frac{1.4\times10^4}{s}\left[\frac{s^2+1/LC}{s^2+1/LC+s/RC}\right]$

ーダンス素子に置き換えるとフィルタとして使用することができます．$Z(s)$はインピーダンス素子(Z)の抵抗成分またはインピーダンスで，ゲインは図18の下の式のようになります．インピーダンス素子としては，表1のような例が挙げられます．〈更科 一〉

◆参考文献◆

(1) フィリップス・シグネティックス，NE592 データシート

（トランジスタ技術 1988年1月号付録）

ビデオ・アンプIC μPC1663を用いた 広帯域ライン・ドライバ(G_V=320倍，BW=120MHz)

μPC1663

ビデオ・アンプICとは1MHzから100MHz程度のビデオ帯までの信号の増幅ができるICの総称で，一般的には内部素子による負帰還がすでにかけられているアンプです．

内部帰還のため広帯域が得られやすく，位相遅れが小さい，75Ω，50Ω系のラインをドライブできるなどの特徴があります．

図19にビデオ・アンプICの一例を示します．

このアンプは10〜320倍の差動ゲインがあり，320倍で120MHzの帯域をもっています．反面，入力抵抗が小さい，出力電圧が小さいなどの欠点もあります．

図20に示した回路例はライン・ドライバですが，使用にあたっては，信号源抵抗は1kΩ以下で両入力のバランスを取り，出力電流の吸い込み能力が小さいので，低インピーダンスの負荷の場合はバイパス抵抗を設けて電流が流せるようにします．〈佐井行雄〉

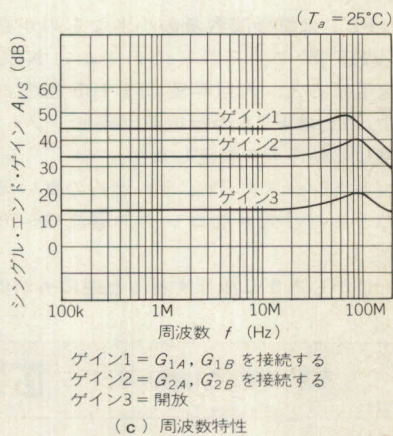
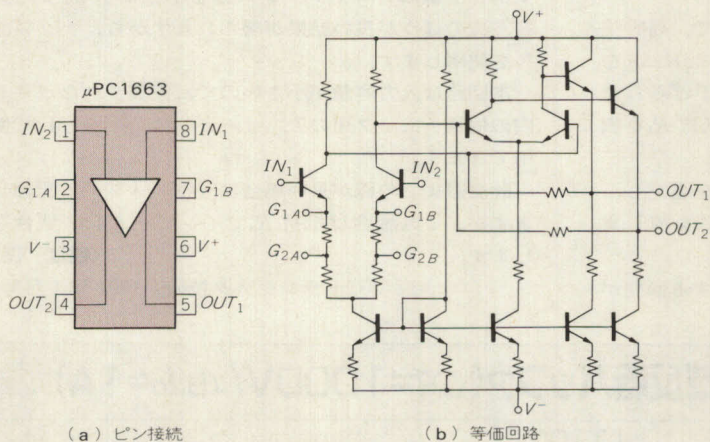
◆参考文献◆

(1) 日本電気，産業用リニアICデータブック 1990

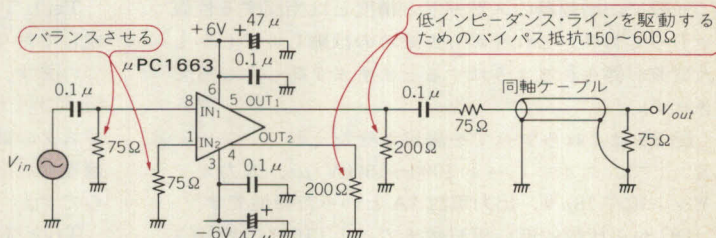
（トランジスタ技術 1990年10月号）

〈図19〉ビデオ・アンプ用IC μPC1663

（a）ピン接続　（b）等価回路　（c）周波数特性

ゲイン1＝G_{1A}，G_{1B}を接続する
ゲイン2＝G_{2A}，G_{2B}を接続する
ゲイン3＝開放

〈図20〉ビデオ・アンプ用ICを使ったライン・ドライバ

高入力インピーダンスを実現した VHF帯バッファ・アンプ

2SK238

高入力抵抗でしかも広帯域アンプ(バッファ)を実現するために入力素子としてFETを使用することにします.

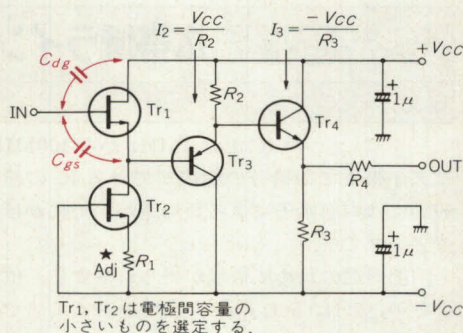
ソース接地回路では電極間容量 C_{gs}が入力容量になってしまいますから，ソース・フォロワで受ける回路構成としますが，ドレイン-ゲート間容量 C_{dg}が入力容量に影響を与えます.

図21は利得がほぼ1(0dB)の広帯域バッファ・アンプです．ソース・フォロワ Tr_1を定電流バイアスして，PNPとNPNトランジスタを組み合わせたエミッタ・フォロワで構成しています．Tr_3と Tr_4はベース・エミッタ間電圧 V_{BE}の温度係数を相殺できる回路構成で，直流安定度の改善を期待できます.

本回路は全段がフォロワ動作ですから説明の必要はないかもしれませんが，使用するFETやトランジスタの品種選定と動作点の設定が大きなポイントとなります.

FETは電極間容量の小さなものが必要で，高周波(VHF帯)で使えるものの中からNECの2SK238を選定すると，入力容量 C_iを1pF程度まで下げられます．Tr_2はFETの定電流回路で，ソース抵抗 R_1を調整して動作点を設定します.

トランジスタ Tr_3，Tr_4は f_Tの高い品種を選定し，できるだけ大きなコレクタ電流(5〜10mA)を流します.

しかしあまり流しすぎると逆に f_Tが低下する傾向があるので，メーカのデータシートを検討して決定しましょう.

〈図21〉 高入力インピーダンス・バッファ・アンプ

● 応用のヒント

広帯域，高周波回路はできるだけ小型化(パターンやリード線のインダクタンス分を小さくする)した実装方法のほうが良い結果が得られますから，チップ部品を使用します.

本回路は入力容量が小さいので，実装されたボード内の信号チェック用のインピーダンス変換器として使用できます.

計測器までの線が長い場合は同軸ケーブルで配線しますが，この場合は抵抗 R_4でインピーダンス整合をします.

〈稲葉 保〉

(トランジスタ技術 1991年1月号)

高速・高精度で大電流が得られる 広帯域反転バッファ(SR=1000V/μs, I_O=1A)

LT1001

一般に，増幅器のスピードと精度とは相反する性質をもっており，これを両立させるのは難しく，しかも大電流が得られるようにするとますます難しくなってきます.

図22はこれらすべてを満足させた反転バッファ・アンプで，スルーレート1000〜1500V/μs，入力オフセット電圧18μV，出力電流1Aといった特性です.

DCから比較的低い周波数まではLT1001で増幅されますが，それ以上の高い周波数は Tr_{10}のソース・フォロワで後段に伝達され，LT1001はバイパスします．いわゆるフィード・フォワード動作を行っているわけで，LT1001による増幅段の高域ロール・オフ周波数と，Tr_{10}によるフィード・フォワード部の低域ロール・オフ周波数はほぼ等しく設定されています.

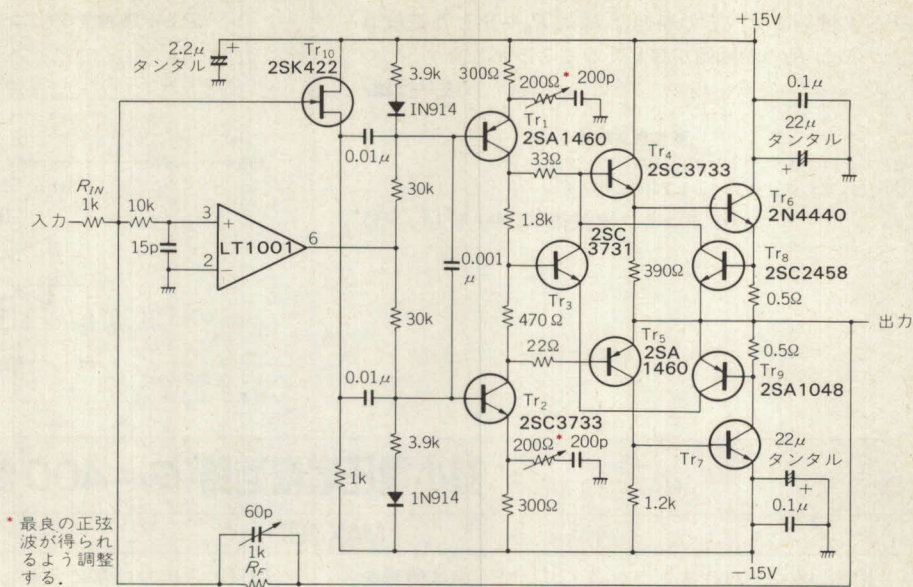
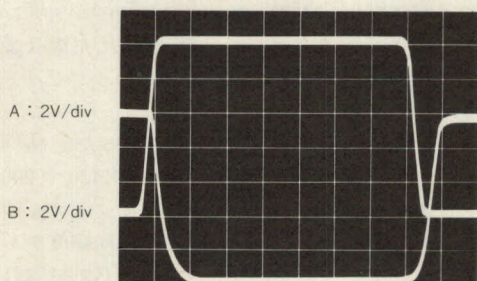
Tr_1と Tr_2は上下対称で，エミッタ接地アンプを構成しており，一方から見ると他方は定電流負荷となっています．Tr_4〜Tr_7が出力段で，Tr_6と Tr_7は高周波用パワー・トランジスタです．どちらもNPNトランジスタの疑似コンプリメンタリ構成となっているのは，適当な高周波用PNPパワー・トランジスタがないからです.

Tr_8と Tr_9は過電流防止用トランジスタで，出力電流が1Aを超すと0.5Ωに発生する電圧降下でこれらのトランジスタのうち，いずれか一方がONして，ドライブ電流を減少させるものです.

スルーレートは1000〜1500V/μsになりますが，1000V/μsを超すと過渡特性が低下してきます.

200Ωの半固定抵抗と帰還抵抗 R_Fに並列に入ってい

〈図 22〉
高速高精度で大電流の
反転バッファ・アンプ

2N4440 は高速スイッチング用パワー・トランジスタを使用する
（h_{FE}=10〜200, V_{CEO}=40V, I_C=1.5A, P_D=11W, f_t=400MHz くらい）

〈図 23〉 方形波入出力特性

水平：10ns/div

るトリマ・コンデンサの 2 箇所で，できるだけきれいな方形波が得られるように調整します．出力帯域幅は 8MHz まで伸びています．

直流特性は LT1001 の特性がそのまま出てきます．LT1001 は低オフセット，低ドリフト型の OP アンプで，直流特性に重点を置いた IC です．この IC の特性は，入力オフセット電圧 18μV(typ)，入力オフセット電圧の長期間安定度 0.3μV/月(typ)，入力オフセット電圧温度係数 0.3μV/°C(typ) などとなっています．また，出力電流は前述のように ±1A で，10Ω の負荷を駆動することができます．

最後に本回路の方形波入力特性を図 23 に載せておきます．上側が入力で下側が出力です． 〈更科　一〉

◆参考文献◆

(1) リニアテクノロジー，データブック

（トランジスタ技術　1988 年 1 月号付録）

高精度 OP アンプ OP07/LT1001 を用いた 微小電圧増幅回路

OP07/LT1001

高精度 OP アンプは微小電圧測定用に設計された超低オフセット電圧，低温度ドリフト特性を特徴とするアンプで，代表的な例としてアナログ・デバイセズ PMI の OP07 やリニアテクノロジーの LT1001 などがあります．

これらの OP アンプでは数十 mV の入力信号ならばオフセット調整の必要がなく，1mV 以下の信号の場合にオフセット調整を行う程度でかまいません．

さらにバイポーラ・トランジスタ構成にもかかわらず，入力バイアス電流が 1nA 以下となっているため，オフセット電流による誤差もきわめて小さくできます．

図 24 は反転アンプとして使った例で，IN^+/IN^- 端子から見た抵抗値を等しくすることにより，バイアス電流の影響をキャンセルさせています．

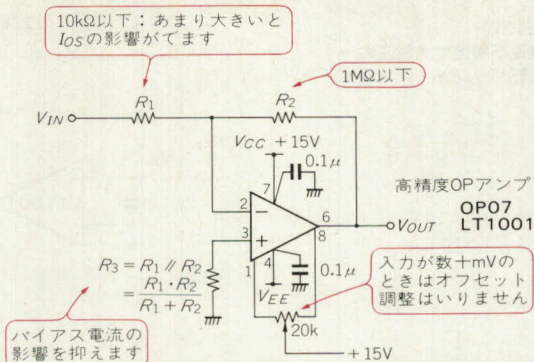
なお入力の信号源抵抗 R_g が R_1 にくらべて十分小さくないと誤差が生じるので，その場合は非反転アンプ

として使います．その場合はR_3にR_gを足した抵抗値と，R_1とR_2の並列値が等しくなるようにします．

〈佐井行雄〉

◆参考文献◆
(1) アナログ・デバイセズ，OP07 データシート
(2) リニアテクノロジー，LT1001 データシート

（トランジスタ技術　1990 年 10 月号）

〈図 24〉高精度 OP アンプを使った増幅回路

チョッパ・アンプ MAX420 を用いた 微小電圧増幅回路(G_V=400 倍)

MAX420

実際に多く使われるチョッパ・アンプ回路は信号をチョップして交流増幅するものではなく，オフセット補正用のアンプをもつチョッパ・スタビライズド・アンプです．

通常のチョッパ・アンプでは信号が途切れるため，周波数特性，ノイズなどの問題があるからです．

一例として MAX420（マキシム）の内部構成を図 25 に示します．

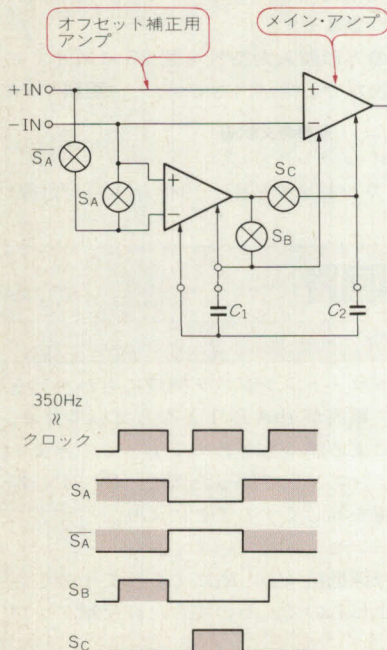
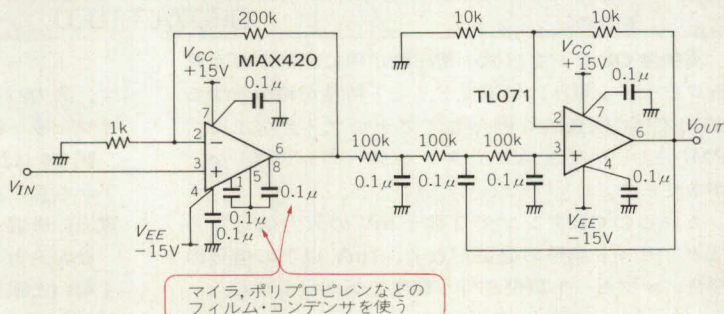
〈図 25〉MAX420 の内部構成

信号の入出力は常にメイン・アンプに接続されています．まずスイッチS_Aが ON になり，補正用アンプのオフセット電圧はS_BでC_1に充電され記憶されます．つぎにS_Aが OFF，$\overline{S_A}$が ON になると，メイン・アンプの入力オフセット電圧を拾い，S_CでC_2に充電します．このC_1とC_2の電圧でメイン・アンプのオフセットの補正を行っています．

図 26 はこの OP アンプ MAX420 を使った回路例で，400 倍の増幅度をもっています．MAX420 で 200 倍増幅し，次段は出力に現れるスパイク・ノイズを消すためのアクティブ・フィルタで，2 倍の増幅度をもっています．

〈佐井行雄〉

◆参考文献◆
(1) マキシム，1989 Integrated Circuits Data Book

（トランジスタ技術　1990 年 10 月号）

〈図 26〉MAX420 を使った増幅回路（400 倍）

高温環境に適した **微小電流増幅回路(I_{in}=100n～1μA)**

OP08

バイポーラ・トランジスタによるOPアンプの中でも初段トランジスタにh_{FE}が数千もあるスーパーβトランジスタを使ったり，バイアス電流キャンセル回路をもっているOPアンプは，バイアス電流で1nA，オフセット電流では100pA程度の性能があり，数百nA程度の電流信号を増幅するのに適しています．

また，この種のアンプは同時に高精度OPアンプでもあり，低オフセット電圧，低ドリフトの特徴も活かせます．とくにバイアス電流のドリフトが小さく，高温ほど小さくなるので，60°C前後では汎用のFET入力OPアンプよりも低入力バイアス電流になるため，使用環境条件のきびしい所などでは，かえってバイポーラ型のアンプを使ったほうが高安定な回路が得られます(図27)．

〈佐井行雄〉

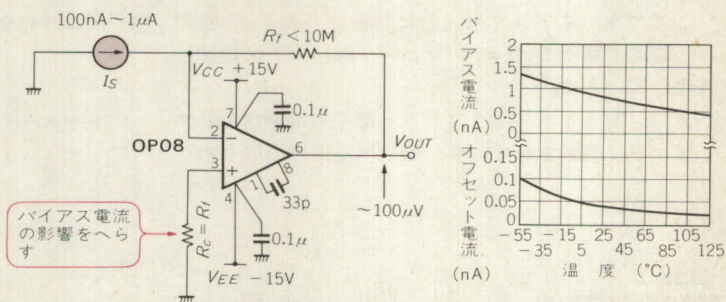
◆参考文献◆

(1) アナログ・デバイセズ，PMIディビジョン，データブック 1991/1993

(トランジスタ技術　1990年10月号)

〈図27〉バイポーラOPアンプによる回路例

(a) スーパβトランジスタOPアンプを使った回路例

(b) OP08の温度に対するバイアス電流とオフセット電流の変化

汎用FET入力OPアンプを使った **微小電流増幅回路(I_{in}=10n～100nA)**

TL071/LF411

FET入力のOPアンプは，常温ではバイポーラ型よりも2桁程度バイアス電流が低く，10n～100nAの電流信号の増幅に使用できます．ただし，バイアス電流は約10°Cの温度上昇で2倍になるため，高温では同じ条件で使用することが難しくなります．十分注意が必要です．

10n～100nA程度の電流値になると，帰還抵抗は100MΩ以上が必要となりますが，ここで用いているT字型帰還回路では，出力V_oは，

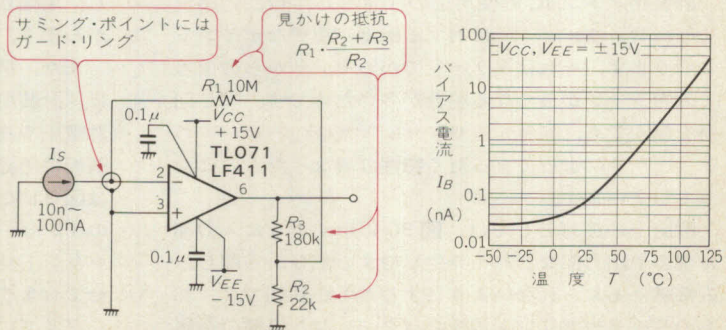
$$V_o = I_s \cdot R_1 \cdot \frac{R_2 + R_3}{R_2}$$

となり，比較的小さな抵抗で構成することができます．

ただ，ガード・リングなどOPアンプのサミング・ポイントに関するリーク対策をかならず行わなければな

〈図28〉汎用FET OPアンプによる回路例

(a) FET入力OPアンプを使った回路例

(b) TL071の温度に対するバイアス電流の変化

りません(図28).　　　　　　　　　　〈佐井行雄〉

◆参考文献◆

(1) テキサス・インスツルメンツ，リニアデータ
(トランジスタ技術　1990年10月号)

超低バイアス電流OPアンプ OPA128を用いた 微小電流増幅回路(I_{in}=1n～10nA)

OPA128

1nAオーダの電流レンジを増幅するためには，オフセット電流のドリフトを入力換算で数pA以下にする必要があります．FET入力OPアンプでは，バイアス電流の値は温度が10℃高くなると2倍になるという特性は変わりようがないので，常温のバイアス電流を極力小さくして，この特性を達成するしかありません．

ここで用いるアンプは入力に誘電体分離FETを用い，常温で数十fA(f=10^{-15})という低バイアス電流を実現しています．

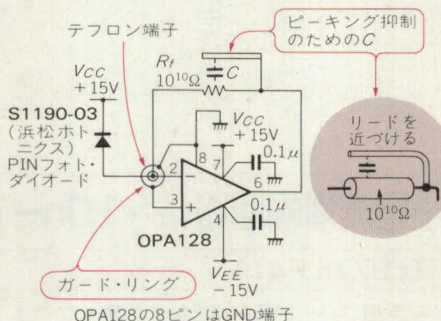
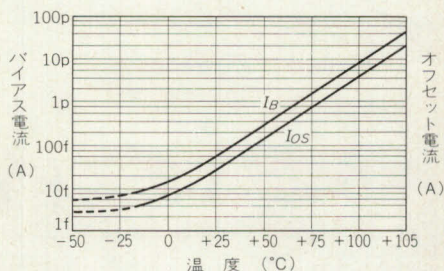
また，トリミングでオフセット電圧も高精度OPアンプなみに調整されており，低レベル信号の取り扱いも可能です．

図29の回路例は光センサの微小電流を10^{10}Ωの帰還抵抗で増幅したもので，1nAオーダの電流の増幅ができます．

基板からのリークをなくすために，テフロン端子を立ててIN⁻端子の接続点はそこで行うようにします．さらにそのテフロン端子の周囲をガード・リングすればより完全になります．　　　　〈佐井行雄〉

◆参考文献◆

(1) 日本バー・ブラウン，プロダクト　データブック'91
(トランジスタ技術　1990年10月号)

〈図29〉
超低バイアス電流OPアンプによる回路例

(a) 超低バイアス電流OPアンプを使った回路

(b) OPA128の温度に対するバイアス電流とオフセット電流の変化

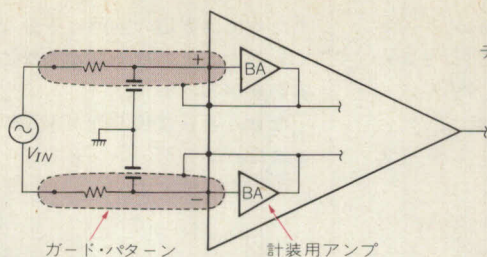
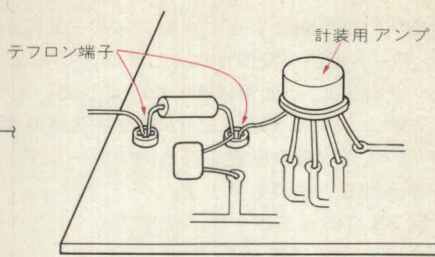
専用IC AMP01を用いた インスツルメンテーション・アンプ

AMP01

計装用アンプICの使用上の注意としては，回路実装技術や，熱，ノイズに対する配慮が重要なポイントになります．それは高ゲインでかつセンサからの信号で入力ラインが長くなる場合が多いためです．同じ回路を組んでも，部品配置やプリント基板のパターンのレイアウトによってまったく特性の異なったものになってしまいます．

配置上の注意としては，図30に示すように入力部は電源や出力部など熱を発生しやすい部分から離し，直接熱にあおられないようにすることが鉄則です．部品のリードやプリント基板のパターンなど異種の金属同士の接合部が，熱電対と同じ原理で熱起電力を発生し，増幅されて出力のドリフトの原因となってしまうからです．

また，信号源インピーダンスが高い信号を扱う場合は，計装用アンプの入力回路の処理が重要となり，電源電圧や高レベルの信号からのリーク電流，プリント基板の絶縁などに注意する必要があります．一般的には図31に示すように，入力回路を入力信号と同電位のインピーダンスの低いパターンでガードする方法や，プリント基板から絶縁の高いテフロン端子などで浮かせてしまう方法があります．

ノイズに対する注意としては，最近スイッチング・レギュレータが主流となり，そのスパイク・ノイズに

（a） プリント基板にガードを設ける　（b） テフロン端子で浮かす

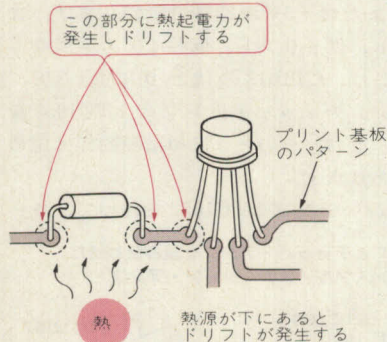
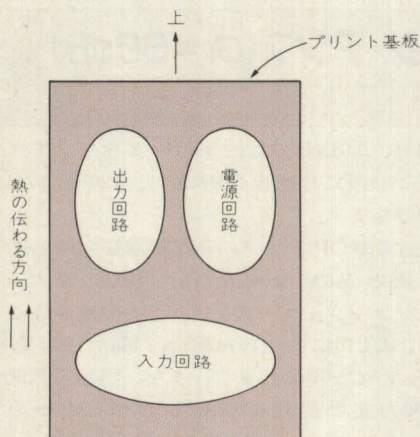
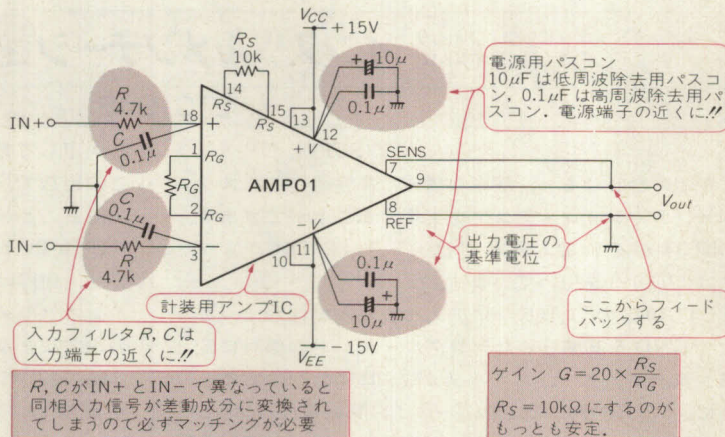
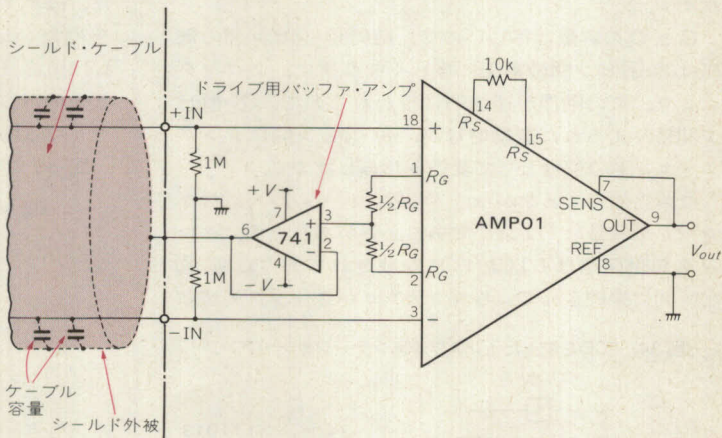
〈図 30〉 実装上の注意点

〈図 32〉 ノイズ対策の例

〈図 33〉 シールド・ドライブの手法

悩まされることがしばしばあります．スパイク・ノイズは入力ラインから入るものと電源ラインから入るものがありますが，少なくとも入力には入力フィルタ，電源ラインにはパスコンを付ける必要があります．とくに計装用アンプに限らず，一般の OP アンプなどは *PSRR*（電源電圧変動除去比）が高周波領域に入ると極端に悪くなりますから注意が必要です．

図 32 にノイズ対策例をあげます．

計装用アンプはこれらの注意を払って実装しても，本当に優れた耐ノイズ特性を得るためにはまだ十分ではありません．信号源からの配線にも十分注意しなければ本当の特性は得られません．

通常，信号ケーブルにはシールド・ケーブルが使用されますが，シールド・ケーブルは外部から誘導されるノイズに関しての効果はありますが，ケーブルの入力容量（ストレ・キャパシタンス）が大きく，差動信号

源抵抗の不平衡によってコモン・モード電圧がノーマル・モード電圧に変換されてしまい，*CMRR*（コモン・モード除去比）が非常に悪くなってしまいます．

このようなときには *CMRR* を劣化させずに，ケーブルの入力容量の影響を打ち消すシールド・ドライブと呼ばれる方法があります．

図33 に例をあげます．使用するOPアンプは汎用の中速アンプ（741タイプ）で十分です．

このように計装用アンプは，いくら特性の優れた計装用アンプICを使用しても，その特性を十分引き出すためには周辺の回路に十分な配慮が必要です．少なくともここにあげた基本的なことは十分守って設計する必要があります．

なお，さらに優れた *CMRR* やノイズ特性を追求するには，計装用アンプとアイソレーション・アンプとの併用が必要です．

〈谷田　章〉

◆参考文献◆

(1) アナログ・デバイセズ，データブック '90/'91

（トランジスタ技術　1990年10月号）

スイッチト・キャパシタ・フィルタLT1043を用いた インスツルメンテーション・アンプ（G_V=60dB）

LTC1043

スイッチト・キャパシタ・フィルタ（SCF）とOPアンプを組み合わせると，簡単な構成で高性能のインスツルメンテーション・アンプを実現することができます．

図34 がそれで，SCFにはLTC1043，OPアンプにはLT1013を用いています．

LTC1043の⑦-⑬ピンに加えられた差動信号は，ここでGNDを基準としたシングル・エンドの信号に変換されます．まず，スイッチが⑦-⑬ピン側にあるときに，入力信号の電位差（⑦-⑬ピン間の電圧）に応じた電荷が C_1 に充電されます．つぎにスイッチが⑧-⑭ピン側になると，C_1 の電荷がそのまま C_2 に引き渡されます．

C_1 と C_2 の容量は等しいので，結局⑧-⑭ピン間の電圧は⑦-⑬ピン間の電圧に等しくなります．クロックにより，この動作が連続的に行われるので，⑦-⑬ピン間に与えられた差動信号が，⑧-⑭ピン間にシングル・エンドの信号として変換されるわけです．

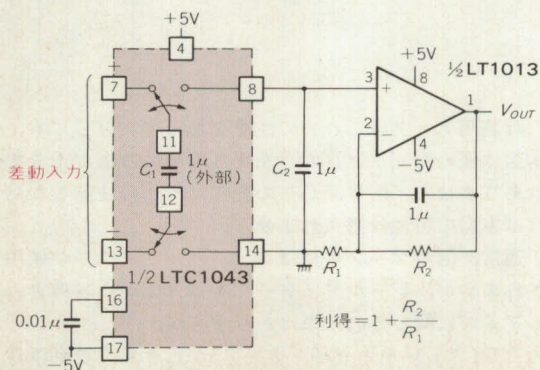
なお当然のことながら，入力差動信号の周波数はクロック周波数の1/2以下である必要があります．クロック発生回路はLTC1043に内蔵されており，⑯-⑰ピン間に接続されているコンデンサがクロック周波数を決定しており，0.01μFでは約500Hzとなります．この定数で，この段における *CMRR* は，120dB以上を得ることができます．

LT1013は通常のOPアンプの非反転増幅回路と同じで，利得は R_1 と R_2 の比 $1+(R_2/R_1)$ で決まります．インスツルメンテーション・アンプとしての性能はこの段で決まり，LT1013を用いた場合，$V_{OS} \simeq 150\mu$V，$\Delta V_{OS}/\Delta T \simeq 2\mu$V/°Cが得られます．また，同相入力電圧範囲は，入力差動信号を受けるのがCMOSのLTC1043なので，+5～−5Vまでだいじょうぶです．

電源は±5V，または+5V単電源で動作します．また，低オフセット，低ドリフト，低バイアス電流などを得たいときには，LT1013の代わりにLT1001，LT1012，LT1056，チョッパ・アンプのLTC1052などを使用します．なお，そのときは単電源動作は望めなくなる場合もあります．

図35 はチョッパ・アンプLTC1052を使って，さら

〈図34〉SCFを使ったインスツルメンテーション・アンプ

〈図35〉SCFとチョッパ・アンプを組み合わせたインスツルメンテーション・アンプ

に高性能を得たもので，これも＋5V単電源で動作します．バンド幅を犠牲にしてDC特性を向上させており，通常の±15Vの専用のインスツルメンテーション・アンプより優れたDC特性を得ています．

バンド幅は10Hzしかありませんが，$V_{OS}\simeq 5\mu V$，$\Delta V_{OS}/\Delta T\simeq 0.05\mu V/°C$を得ており，さらに*CMRR*は$f=20kHz$においても120dBを達成しており，*PSRR*は120dB(min)となっています．

⑥-⑱ピンの1μFと⑤-⑮ピンの1μFは，1N914に発生するV_Fを負電圧に変換するもので，この場合⑮ピンには約−0.5Vの電圧が発生し，これによりLTC1052の下側振幅がGNDまで振れるようにしています．

なお，利得は通常のアンプと同様にR_1とR_2の比で決まり，**図35**の定数では60dB(1000倍)となっています．

〈更科　一〉

◆参考文献◆

(1) リニアテクノロジー，1990 Linear Databook
（トランジスタ技術　1988年1月号付録）

スイッチト・キャパシタ・フィルタLTC1043を使って周波数でゲイン・コントロールする 可変利得増幅器(G_V=−∞〜+60dB)

LTC1043

可変利得増幅器というと，帰還抵抗をリレーあるいは半導体スイッチで切り替えるものを，すぐに思いうかべますが，ここで紹介するのはスイッチト・キャパシタ・フィルタ(SCF)を用いたものです．これは周波数で利得を可変することができるものです．すなわち，SCFのクロック周波数を変えると，等価的な抵抗を制御できるということを利用しています．

図36がその回路で，この回路では反転増幅器を形成しており，帰還抵抗の部分にそれぞれSCFとしてLTC1043を用いています．ただし，LTC1043(A)の8AピンをGNDに落として，7Aピンを入力にすれば非反転増幅器になります．さらに7Aピンと13Aピンを入力にすれば差動入力とすることもできます．

この回路で，可変利得範囲は0〜1000倍(−∞〜+60dB)まで可能で，利得の温度ドリフトは20ppm/°C(C_1とC_2の温度特性が等しい場合)となっています．

スイッチト・キャパシタ・フィルタの*C*をクロック周波数f_{CLK}で駆動すると，等価的な抵抗は$1/(f_{CLK}\cdot C)$となります．したがって，この回路の利得*A*は，

$$A=-\frac{f_{IN}}{f_{CLK}}\frac{C_1}{C_2}=\frac{f_{IN}}{10}$$

となります．

利得の安定度は上式にあるように，f_{CLK}とf_{IN}の比，およびC_1とC_2の比によって決まります．したがって，利得安定度を高く保つには，これらの比を安定させる必要があります．f_{CLK}とf_{IN}がディジタル的に作り出される場合は，f_{CLK}/f_{IN}は一定となりますが，C_1/C_2は外付け部品で決定されるのでC_1/C_2が支配的となります．これより，C_1とC_2には高精度で温度特性が規定されているもの(スチロール・コンデンサなど)が適しています．

なお入力信号の最高周波数は，A_1の反転入力と出力間に接続される0.01μFとf_{CLK}とで決定されることはいうまでもありません．

〈更科　一〉

◆参考文献◆

(1) リニアテクノロジー，1990 Linear Databook
（トランジスタ技術　1988年1月号付録）

〈図36〉SCFを用いた可変利得増幅器

抵抗ネットワークを使って精度を上げた

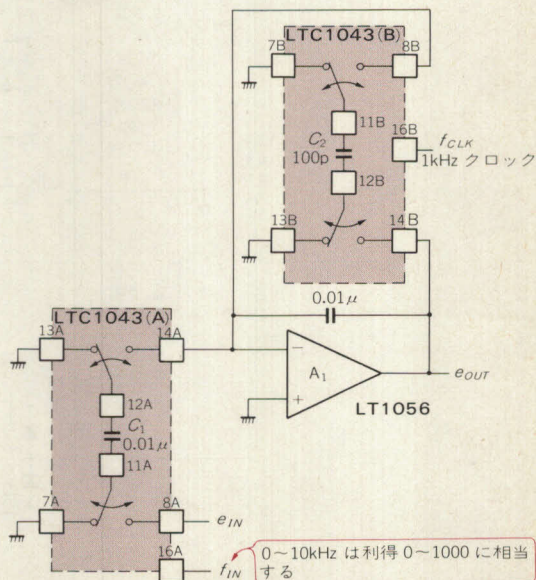
プログラマブル・ゲイン・アンプ(G_V=1/25/50/100倍)

INA105

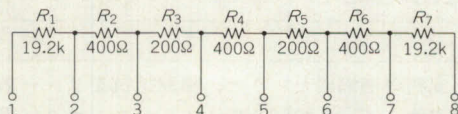
図37にCMOSアナログ・スイッチを使用した高精度のプログラマブル・ゲイン・アンプを紹介します．回路は非反転増幅で，アナログ・スイッチには電流が流れないため，スイッチのオン抵抗はゲインに影響しません．また差動入力となっているため，アナログ・スイッチのゲート漏れ電流などお互いの増幅器で打ち消し合い，影響が小さくなります．

この回路で難しいのは，フィードバック抵抗の精度を得ることで，それぞれ対となっている抵抗器の精度が一致していなければ，十分な性能は得られません．とくに高精度を得ようとすると，絶対精度が良く，温度係数が小さい，非常に高価な固定抵抗器を数多く必要とします．

したがって，このような回路には，一般的に抵抗ネットワークが使用されます．この回路ではゲインの計算式から抵抗値の絶対精度はとくに必要なく，相対精度が必要となっています．これは抵抗ネットワークを作るメーカにとっては好都合なので，比較的安価に入手できます．大量に生産するものであれば抵抗ネットワーク化は不可欠でしょう．

一例を図38に示します．　　　　〈谷田　章〉

（トランジスタ技術　1990年10月号）

〈図38〉抵抗ネットワークの例

抵抗値許容差±0.5(%)	
相対値(R_4に対してR_1～R_3およびR_5～R_7)	
許容差	±0.05(%)
温度係数	±10(ppm/℃)

〈図37〉抵抗ネットワークとアナログ・スイッチを使ったプログラマブル・ゲイン・アンプ回路

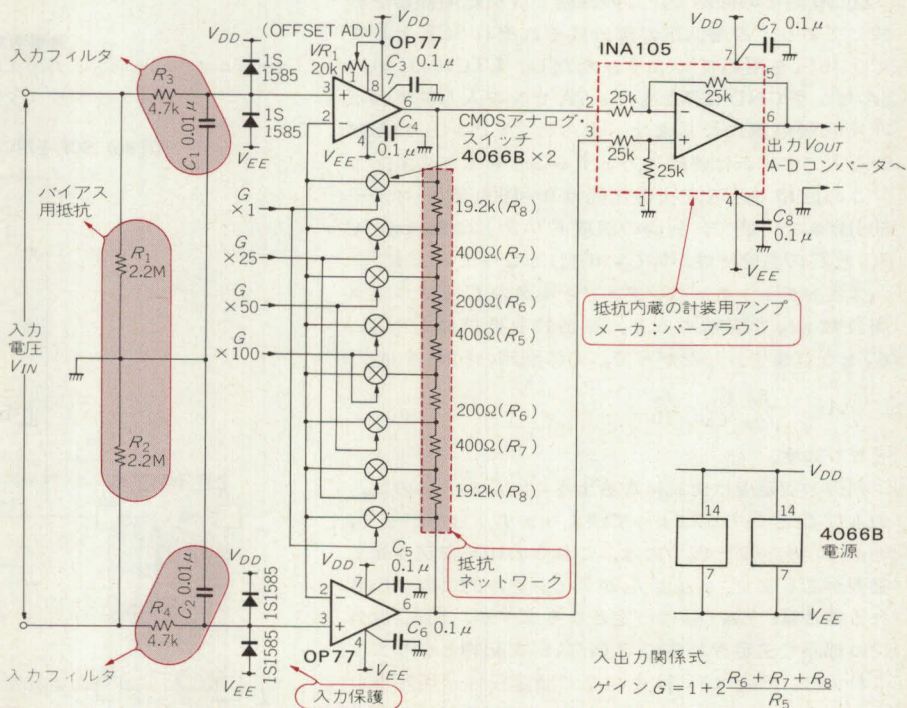
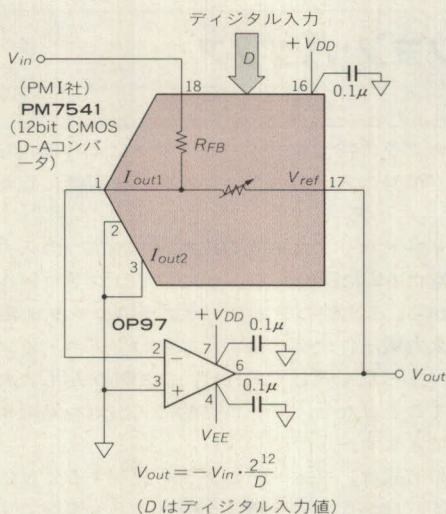
D-Aコンバータを使った プログラマブル・ゲイン・アンプ

PM7541

図39は R-$2R$ 抵抗ストリング方式のD-Aコンバータを利用し，反転増幅器のフィードバック・ループ内にD-Aコンバータを挿入し，プログラマブル・ゲイン・アンプを構成したものです．

〈図39〉 D-Aコンバータを使用したプログラマブル・ゲイン・アンプ回路

$V_{out}=-V_{in}\cdot\frac{2^{12}}{D}$

（Dはディジタル入力値）

ゲインの可変範囲は使用するD-Aコンバータの分解能で決まり，8ビットであれば1～256，10ビットであれば1～1024まで1ステップごとに細かくゲイン・コントロールができます．

しかし注意しなければならないのは，D-Aコンバータの抵抗ネットワークの誤差がゲインにより増長され，ゲインが高くなるにつれ，ゲイン精度が悪くなるということです．したがって高精度のプログラマブル・ゲイン・アンプとはいえません．

簡単で，省スペースで高分解能なゲイン切り替えができるメリットを活かし，通常はCPUとの組み合わせにより，オート・スパン調整を行いながら使用するか，あまり精度を必要としない用途に向いています．

〈谷田　章〉

◆参考文献◆

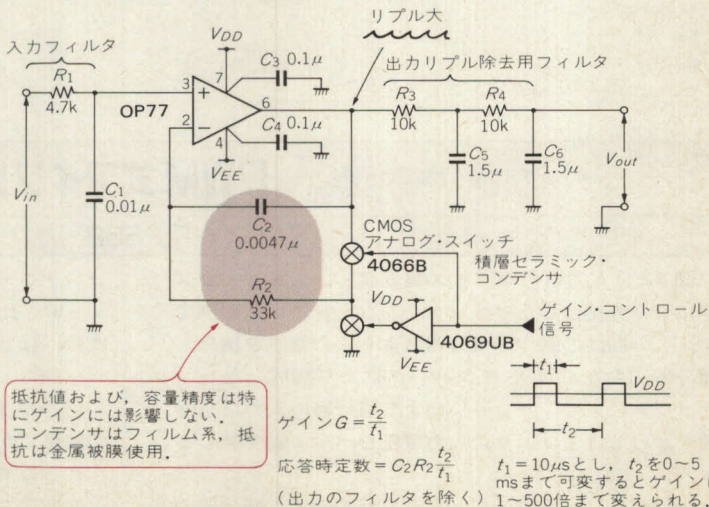
(1) アナログ・デバイセズ，PMIディビジョン，データブック 1991/1993

（トランジスタ技術　1990年10月号）

簡単に高精度が得られる PWM式プログラマブル・ゲイン・アンプ（G_V=1～500倍）

OP77

図40はゲインをパルスのデューティ比（“H”と“L”の比）でコントロールできるようにした例です．2個のアナログ・スイッチを交互にON/OFFすることにより，出力信号をCRにより積分，平滑し，結果的にスイッチのON/OFFデューティ比でフィードバック量を決定します．

〈図40〉
パルス幅制御方式による
プログラマブル・ゲイン・アンプ回路

C と R はゲインには関係しないので高価なものは必要なく，一般的なフィルム・コンデンサと金属皮膜抵抗器で十分です．非常に簡単な回路ですが，精度はかなりのものが期待できます．

ゲインはパルスのデューティ比で決定されるので，その分解能は先に説明したD-Aコンバータを使用したものに匹敵し，細かなゲイン・コントロールが可能です．ただしこの回路方式は，ゲイン切り替えや入出力応答速度が遅いという欠点をもっています．

したがって，多数の入力信号を高速でゲインを切り替えて読み取るといった用途には向きませんので注意が必要です．

用途としては低速で入力をサンプリングし記録するといった記録計用のアンプなどに向いています．

〈谷田　章〉

（トランジスタ技術　1990年10月号）

フォト・カプラを使った アイソレーション・バッファ

TLP521-2

フォト・カプラはディジタル信号のアイソレーションをする目的としてはよく使用されますが，アナログの伝送には入出力間のリニアリティや経時変化が大きく，そのままでは使用できません．図41は特性のそろった一対のフォト・カプラを使用し，入力側のフォト・カプラの特性をフィードバックにより補正し，アナログ信号の入出力の光による絶縁を可能にした例です．

〈図41〉フォト・カプラを2組使ったアイソレーション・アンプ回路

フィードバックによりOPアンプの二つの入力電圧差が常に0Vに保たれるようにしてコントロールされますから，1次側のフォト・カプラのコレクタ電流 I_C は，入力電圧に比例します．二つのフォト・カプラの特性がまったく同じであれば，2次側の I_C' も入力に比例することになり，アナログ的に入出力を絶縁することができます．

この方式は，フォト・カプラを選別することにより一時的にはかなりの高精度を得ることも可能ですが，二つのフォト・カプラの特性が経時的にいつまで安定しているかわかりません．したがって，あくまでも簡易的に使用すべき回路でしょう．　〈谷田　章〉

◆参考文献◆

(1) 東芝，フォトカプラ 1989 データブック

（トランジスタ技術　1990年10月号）

フォト・カプラを使って高精度が得られる PWM式アイソレーション・バッファ

TLP552

図42は入力信号をパルス幅変調し，フォト・カプラにより光結合したアイソレーション・アンプの例です．この回路の動作は積分器により入力電圧を積分し，積分器出力をCMOSインバータにより構成したヒステリシス付きコンパレータにより積分器の入力に正帰還をかけることにより，入力電圧をパルス幅変調します．

回路的には二重積分型となっているので，積分器のコンデンサ C_1 の容量変化は打ち消されて，出力のデューティ比の変化としては現れません．この回路の精度は，ほとんど入出力絶縁に使うフォト・カプラのスピードにより決定されます．ここでは5Mビット/secの信号が伝送できるTLP552を使用しています．この回路で0.1％の精度が得られます．

さらに高精度を追求するならば10Mビット/sec以上の速度で使えるフォト・カプラを使用すればよいで

しょう．

この回路の入出力特性は，1次側の基準電圧 V_{ref} と2次側の基準電圧 V_{ref}' が等しい値であれば，ほぼ R_1 と R_2 の比で決定されます．ここでは入出力の関係は1：1になっています．

パルス幅変調はパルスのデューティ比がアナログ的に変化するため，フォト・カプラのスピードが精度を大きく左右するので，その選択には十分気をつけなければなりません．

〈谷田　章〉

◆参考文献◆

(1) 東芝，フォトカプラ 1989 データブック

（トランジスタ技術　1990年10月号）

〈図42〉パルス幅変調を使ってフォト・カプラで絶縁したアイソレーション・アンプ回路

トランスを用いた

チョッパ式アイソレーション・バッファ

2SK363

図43はトランス結合によるアイソレーション・アンプの例です．

動作としては，入力電圧をトランスを介してFETスイッチでON/OFFし，入力信号に比例した振幅のパルスに変えます．その信号を1：1の巻数比のトランスでその2次側巻線に伝えます．

2次側では，1次側のFETスイッチと同期させて一対に配したFETスイッチをON/OFFさせ，トランスの2次側に発生した入力信号に比例した電圧をコンデンサC_3に伝えるようにしています．いわゆる同期整流を行い，入出力の絶縁を行っています．非常に簡単な回路ですが，かなりの高精度が得られます．

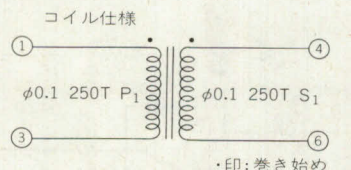
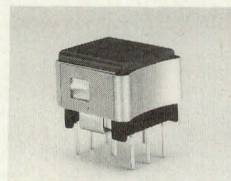
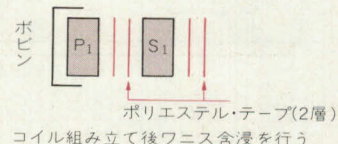
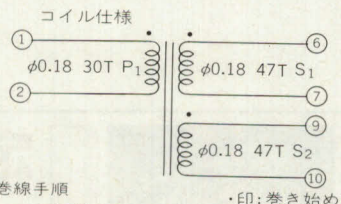
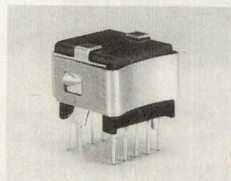
この回路例ではチョッパの周波数を15kHzにしていますが，周波数を高くすることによりトランスの小型化がはかれ，応答速度も速くすることができます．

トランスの例を図44に示します．

トランス結合方式のアイソレーション・アンプで気をつけなければならないことは，トランス巻線の1次と2次間のストレ・キャパシタンスによる交流的な結合をいかに小さくするかです．トランスの巻線方式には重ね巻きや分割巻きがありますが，精度的には重ね巻きが有利ですが，ストレ・キャパシタンスは大きくなります．いっぽう分割巻きはその逆になります．トランス自体だけではなく，1次側と2次側回路のパターンや部品間隔でもかなり違ってきますので，プリント基板設計においても十分な注意が必要です．

ストレ・キャパシタンスの大小はアイソレーション・アンプの本来の使用目的であるCMRR（同相電圧除去比）の良し悪しを決定する重要な項目となります．

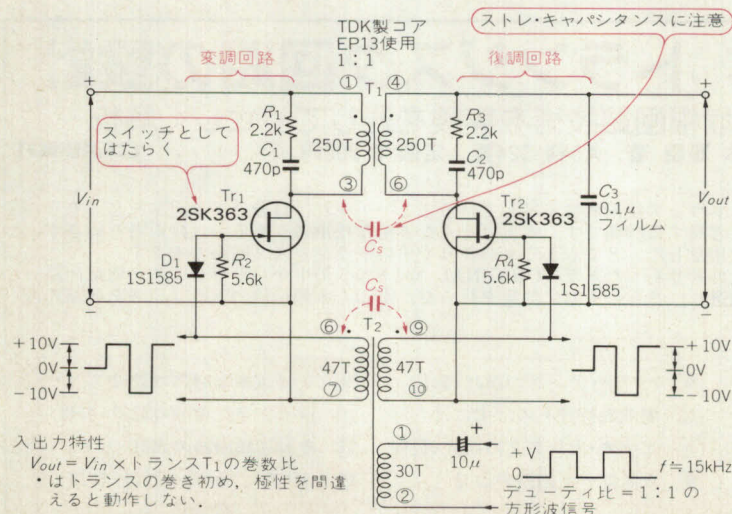
〈谷田　章〉

（トランジスタ技術　1990年10月号）

〈図43〉 トランスを使ったアイソレーション・アンプ回路

〈図44〉 トランスの例

コイル組み立て後ワニス含浸を行う

（a）　T_1の例

（b）　T_2の例

知っておきたいダイオードとトランジスタの型番

● 小信号用ダイオードにはいろいろな使い道がある

ダイオードの性質は，片方向には電流を流すがもう片方には電流を流さないということです．

代表的な使い方は，交流から直流を取り出す整流回路に使用します．

一般に使うダイオードなら，もう何を使ってもかまいませんが1S1588とか1S1555などをよく見かけるようです(表1)．

● 定電圧ダイオードと定電流ダイオード

普通のダイオードに逆電圧をかけていくと，あるポイントで途端に大電流が流れるようになりますが，このポイントを管理して作っているのがツェナ・ダイオードです．

つまり，ツェナ・ダイオードというのは，順方向には電流が流れますが，逆方向にもある程度以上電圧をかけると電流が流れます．この，逆方向に電圧をかけて電流が流れ始める電圧をツェナ電圧といって，これは一定電圧になります．ツェナ・ダイオードは定電圧回路に使用します．

一定電圧を発生するダイオードがあれば，一定電流を流すダイオードもあって，これは定電流ダイオードと呼ばれます．

定電流ダイオードというのは名前こそダイオードですが，実はFETのソース-ドレイン間の定電流特性を使ったものです．定電流ダイオードは定電圧ダイオードと組み合わせて使用することが多く，ツェナ・ダイオードを定電流でドライブすることにより，より完全な定電圧を得られるようになります．

定電圧ダイオードには表2に示すように2Vから40Vくらいのものが，定電流ダイオードは表3のように20μAから5mAくらいのものが一般的です．

● トランジスタは数品種知っておけば大丈夫です

それにしても，CQ出版社のトランジスタ規格表を見ると，山ほどの似たようなトランジスタが並んでいます．だいたいOPアンプだってうんざりするほど似たような種類のものが出回っていて十分にユーザを混乱させるのに，トランジスタの整理の悪さはOPアンプの比ではありません．

たとえばコレクタ電流I_Cが100mA流せて，電流増幅率h_{fe}は200もあればいい，周波数帯域を示すf_Tはあまり低いものもいやだから100MHzぐらいのPNPの石で…と規格表を見始めても，候補が多すぎてさっぱり決まりません．おまけにトランジスタをバラで使う人はどんどん減っているから，規格表の文句を言う人もいなくてほったらかしというのが現状でしょうか．

現代においては，そんなに多くの種類のトランジスタを使うことはめったにありません．小信号汎用としては表4に示す程度の数品種さえ知っていれば，たいていの用は足ります．　〈小林芳直〉

（トランジスタ技術　1989年5月号）

〈表2〉ツェナ・ダイオード(㈱東芝)

	200mW型	400mW型
型　名	02CZ××	04AZ××
定電圧(V)	2.0～39	2.0～39
	××の所にE24系列に相当する2桁の電圧が表示される	

(注)E24系列とは，
10，11，12，13，15，16，18，20，22，24，27，30，33，36，39，43，47，51，56，62，68，75，82，91

〈表3〉定電流ダイオード〔石塚電子㈱〕

	定電流値 (mA)	インピーダンス Z_T〔MΩ〕
E101L	0.01～0.06	8.00
E101	0.05～0.21	6.00
E301	0.20～0.42	4.00
E501	0.40～0.63	2.00
E701	0.60～0.92	1.00
E102	0.88～1.32	0.65
E152	1.28～1.72	0.40
E202	1.68～2.32	0.25
E272	2.28～3.10	0.15
E352	3.00～4.10	0.10
E452	3.90～5.10	0.07
E562	5.00～6.50	0.04

〈表1〉小信号用ダイオード

	1S1555	1S1588
V_R(V)	30	30
I_F(mA)	100	120
t_{rr}(ns)	─	4

大半は1S1555で片付きますが，高速スイッチングを行う時は1S1588にします

〈表4〉小信号汎用トランジスタはこれくらいで十分だ

	2SA1015	2SC1815	2SA950	2SC2120
V_{CE}(V)	−50	50	−30	30
I_C(mA)	−150	150	−800	800
P_C(mW)	400	400	600	600
h_{FE}	70～400	70～700	100～320	100～320
f_T(MHz)	80	80	120	120

大半は2SC1815で片付いてしまいます．少し電流が大きい時に2SC2120を使うくらいです．

OPアンプを使って もっとも広く使われている 正帰還型2次ローパス・フィルタ/ハイパス・フィルタ(f_C=1kHz)

TL071

図1に示す正帰還型のアクティブ・フィルタは，アクティブ・フィルタとしては，もっとも広く使われているものです．

図1(a)は2次LPFで，伝達関数は

$$\frac{V_{out}}{V_{in}}=\frac{\dfrac{1}{C_1C_2R_1R_2}}{s^2+\dfrac{1}{C_1}\left(\dfrac{1}{R_1}+\dfrac{1}{R_2}\right)s+\dfrac{1}{C_1C_2R_1R_2}}$$

と表されます．これよりカットオフ周波数f_CとQは，

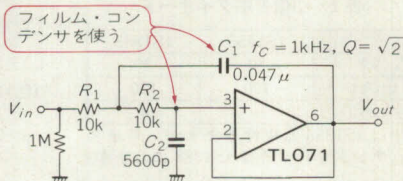
$$f_C=\frac{1}{2\pi\sqrt{C_1C_2R_1R_2}},\quad Q=\sqrt{\frac{C_1}{C_2}}\cdot\frac{\sqrt{R_1R_2}}{R_1+R_2}$$

となります．図中の定数では，f_C=1kHz，$Q=\sqrt{2}$ になっています．

いっぽう，図1(b)は2次HPFで，伝達関数は，

$$\frac{V_{out}}{V_{in}}=\frac{s^2}{s^2+\dfrac{1}{R_2}\left(\dfrac{1}{C_1}+\dfrac{1}{C_2}\right)s+\dfrac{1}{C_1C_2R_1R_2}}$$

と表されます．これよりカットオフ周波数f_CとQは，

$$f_C=\frac{1}{2\pi\sqrt{C_1C_2R_1R_2}},\quad Q=\sqrt{\frac{R_2}{R_1}}\cdot\frac{\sqrt{C_1C_2}}{C_1+C_2}$$

となります．図中の定数では，f_C=1kHz，$Q=\sqrt{2}$ になっています．

LPFとHPFの回路は抵抗とコンデンサを入れ替えただけなので，同じ定数でCRを入れ替えると，f_CとQは変わらずにLPFとHPFが入れ替わるように思われるかもしれませんが，先の式を見るとわかるようにf_Cは同じですが，Qは変わってしまいます．したがって，同じQにするには，定数を変える必要があります．

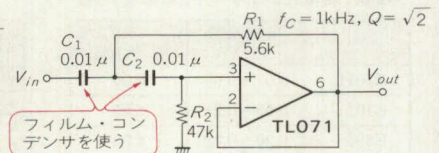
高域特性は使用するOPアンプの周波数特性により制限されるため，高域での応用範囲は狭く，高速のOPアンプを使用しても数百kHz以下までです．OPアンプの周波数特性が足りない場合，LPFでは必要な減衰量が得られない，HPFでは通過帯域での利得が低下してくるという不具合を生じます．

〈金子洋平/更科 一〉

◆参考文献◆

(1) テキサス・インスツルメンツ，リニアICデータブック．

（トランジスタ技術 1990年10月号）

〈図1〉正帰還型2次アクティブ・フィルタ

ディスクリート・トランジスタにより高周波まで使える 正帰還型2次ローパス・フィルタ/ハイパス・フィルタ(f_C=1MHz)

2SC1815

アクティブ・ローパス・フィルタではOPアンプを使ったボルテージ・フォロワを使用していますが，OPアンプをトランジスタのエミッタ・フォロワやFETのソース・フォロワに変更することで，高周波域での特性を改善することができます．

しかし，アクティブ・フィルタを設計するときのボ

〈図 2〉
トランジスタを使った正帰還 2 次アクティブ・フィルタ

(a) エミッタ・フォロワによるローパス・フィルタの例

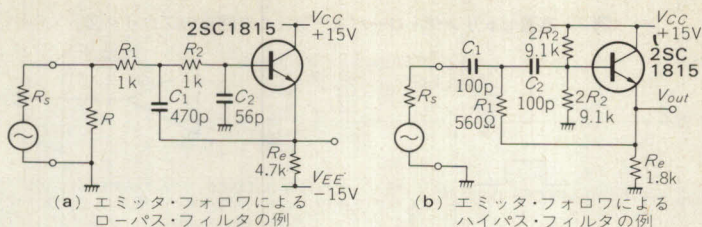
(b) エミッタ・フォロワによるハイパス・フィルタの例

ルテージ・フォロワは理想的な素子を仮定し，利得 1 で入力インピーダンスは無限大，出力インピーダンスはゼロとして考えています．したがって，これらのディスクリート素子でアクティブ・フィルタを構成すると，OP アンプを使用したときにくらべ特性が計算値からずれることになります．

図 2 はエミッタ・フォロワをバッファとして利用したもので，図(a)がローパス・フィルタ，図(b)がハイパス・フィルタとなっています．ともに f_C=1MHz，$Q=\sqrt{2}$ としてありますが，OP アンプでこのような定数設定をしても，とてもまともな特性は出ません．なお周波数が高くなるにつれて，ストレなどの影響が大きく出てくるので，実装には十分注意する必要があります．

〈金子洋平/更科 一〉

◆参考文献◆
(1) 東芝，2SC1815 データブック．

(トランジスタ技術　1990 年 10 月号)

高精度 OP アンプ LT1008 とフォト MOS リレーを組み合わせた

測定器用高速セトリング・ローパス・フィルタ

LT1008, LCA110

電子計量器(重量測定などに使う)などの入力アナログ部では，センサからの入力信号として直流電圧を扱いますが，実際には希望する直流信号のほかに，商用電源周波数や高い周波数成分をもったノイズが重畳された信号が入力されるため，そのままでは正確な直流電圧がでてきません．

これらの希望しないノイズ成分を除去するには，一般にカットオフ周波数が十分低いローパス・フィルタを信号入力部に挿入します．ところが，カットオフ周波数を低くすると，ローパス・フィルタ回路の時定数 τ(抵抗値×コンデンサの値)が大きくなり，回路のセントリング時間(信号を入力して，回路出力が定常値に達するまでの時間)が長くなってしまうという欠点があります．

図 3 は，これを取り除くために，正確に測定したい定常信号レベル付近は遅い時定数 τ_2 で，それ以外の信号の立ち上がり，立ち下がり部分は速い時定数 τ_1 でと，二つの時定数を信号レベルに対応して切り替えることで高速化を図ったローパス・フィルタ回路です．

図 4 に実際の回路例を示します．

基本的にこの回路は，R_1 と R_2，C_1，OP アンプによる 1 次の *RC* ローパス・フィルタです．また OP アンプは，電圧フォロワ(電圧ゲイン 1)接続のバッファ・アンプです．この出力とフィルタ回路の入力の各電圧レベルは，コンパレータ＃1と＃2によって監視されています．

二つのコンパレータは，アナログ・スイッチ(SW)を駆動し，R_2 を ON/OFF します．コンパレータ#1は，R_5 と R_6 によって設定された定常値付近のレベル(フィルタのカット・レベル)まで ON になり，SW を閉じます．

この状態におけるフィルタ回路の時定数 τ_1 は，約 2kΩ×1000pF=2μs です．

そして，入力信号がフィルタのカット入力レベルを超えると，コンパレータ#1は OFF となり SW を開きます．この状態におけるフィルタ回路の時定数 τ_2 は約 1.5MΩ×1000pF=1.5ms です．

コンパレータ#2 は，入力信号の印加が終了したときに ON となって SW を閉じ，時定数 τ_1 で速やかにリセット状態となるように働きます．**写真 1** に実測した波形を示します．

このフィルタ回路全体のセトリング時間は，単純な 1.5MΩ×1000pF=1.5ms のフィルタ回路と比較して約 1/3 になります．

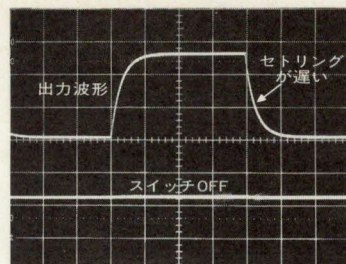
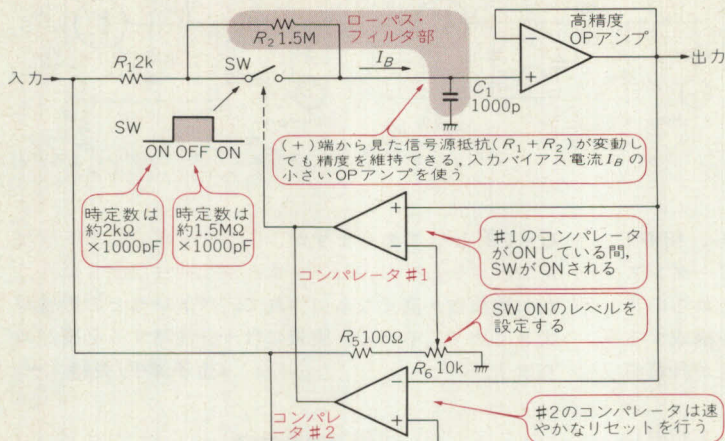
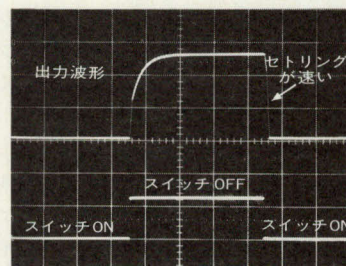
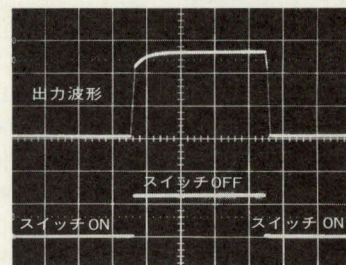
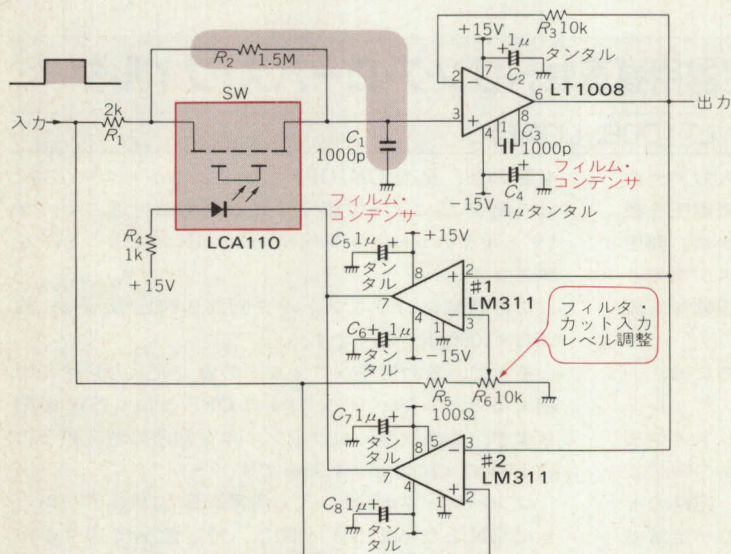
また，入力バイアス電流が FET 並みという高精度バイポーラ入力 OP アンプ LT1008(V_{IO}=120μV (max)，I_B=±100pA(max)，I_{IO}=100pA(max))と，低リーク電流特性をもつ MOS FET を用いたフォト MOS リレーを使用しているため，直流的な誤差はほとんど無視できるという，優れた特性を発揮します．

〈菅原康夫〉

◆参考文献◆
(1) Electric Design, Sept.1 '83.
(2) アナログ IC 活用ハンドブック，CQ 出版社

(トランジスタ技術　1985 年 2 月号)

〈図3〉 高速セトリング・ローパス・フィルタ回路のブロック図

〈図4〉 精密，高速セトリングをもつローパス・フィルタ回路

(a)通常のローパス・フィルタ出力波形

(b)高速セトリング・ローパス・フィルタの出力波形

(c)高速セトリング・ローパス・フィルタの出力波形(フィルタ・カットの入力レベルを上げた)

〈写真1〉 フィルタの応答特性
〔上；2V/div，2.5ms/div，下；10V/div，2.5ms/div〕〔高速ローパス・フィルタ・カット入力レベルは，(b)や(c)のようにボリューム(10kΩ)で可変できる〕

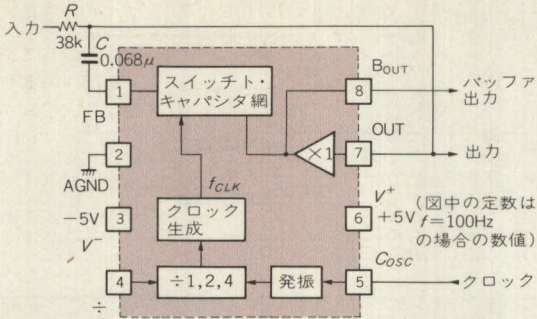
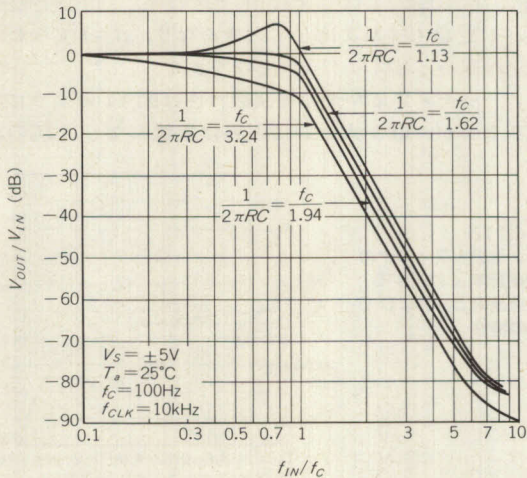
スイッチト・キャパシタ・フィルタLTC1062を使って簡単に構成できる 5次ローパス・フィルタ

LTC1062

ここで紹介するのは5次ローパス・フィルタ(LPF)用として開発されたスイッチト・キャパシタ・フィルタ(SCF)で，1組の*CR*とクロックだけで5次LPFが構成でき，従来からは考えられないような簡単な回路で実現できます．

このICはLTC1062で，基本的な使い方と内部構成は図5のようになっており，従来のSCFによるフィルタとの大きな違いは入出力間にDCパスが存在し，その利得は1であるということです．このためDC的な制約はフリーとなり，前後段のDC設計は非常に楽になります．8ピンの出力するバッファの出力オフセット電圧は全使用温度範囲内で20mVが保証されており〔2mV(typ)〕，温度ドリフトは1μV/°C(typ)となっています．

フィルタの伝達特性は，*CR*とクロック周波数f_{CLK}で決まります．カットオフ周波数をf_C(−3dB点)と

〈図5〉LTC1062の内部ブロック図

〈図6〉一定クロック周波数でRCの時定数を変化させたときの周波数特性

し，最大平坦特性を得るには，

$$f_{CLK}=100f_C,\ \frac{1}{2\pi CR}=\frac{f_C}{1.62}$$

を満たすようにします．またRには最小値があり，

$$R\geqq\frac{v_{IN}(\max)}{1\mathrm{mA}}$$

とする必要があります．ここで$v_{IN}(\max)$は入力信号の最大瞬時値です．

たとえば$f_C=100$Hz，$v_{IN}(\max)=1$Vとすると，

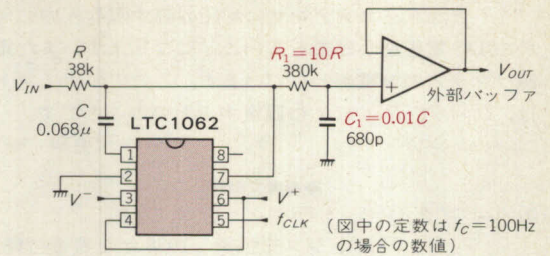
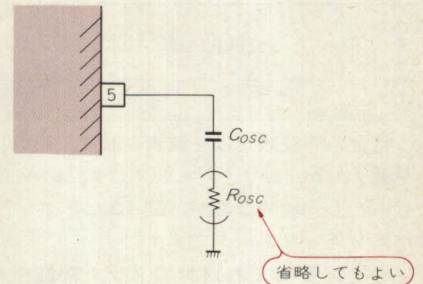
$$f_{CLK}=100\times100=10\mathrm{kHz}$$

$$R\geqq\frac{1\mathrm{V}}{1\mathrm{mA}}=1\mathrm{k\Omega}$$

$$CR=\frac{1.62}{2\pi\times100}=2.58\mathrm{ms}$$

となり，CRの組み合わせの例として$C=0.068\mu$F，$R=38$kΩなどが考えられます．

f_{CLK}を一定としておき，CRの時定数を変えると肩特性が変わります．図6はこのようすを示しており，前述のCRの条件式中の1.62という値を小さくするとQが大きくなったように，大きくするとQが小さくなったように動作します．

〈図7〉漏れクロック成分の除去方法

〈図8〉内部クロックの使い方

信号レベルが小さいと，クロックの出力への漏れも問題になってきます．電源電圧が±5Vのとき，420μV$_{rms}$，±7.5Vのとき520μV$_{rms}$程度のクロックの漏れが出力に現れるので，信号レベルはこれよりも十分に大きいところで使うのが望ましいでしょう．それができないときは，出力される信号周波数とクロック周波数の違いを利用して，簡単なLPFを使ってクロックの漏れを減衰させる方法が考えられます．この例を図7に示します．7ピン出力に1次のパッシブLPFを設け，外付けバッファを介して出力するというものです．

また，図5のブロック図にもあるように，LTC1062は内部に発振器をもっているので，精度や温度特性をさほど気にしなければ，外部クロックがなくても内部クロックで動作させることができます．図8はこの内部クロックを用いた例で，5ピンとGND(またはV^-)の間にコンデンサあるいはコンデンサと抵抗を入れます．

これによるクロック周波数は以下のようになります．

$$f_{CLK}\fallingdotseq\frac{33\mathrm{pF}}{33\mathrm{pF}+C_{OSC}}\times130\mathrm{kHz}\quad(R_{OSC}=0)$$

$$f_{CLK}'\fallingdotseq\frac{f_{CLK}}{1-4C_{OSC}R_{OSC}f_{CLK}}\quad(R_{OSC}\neq0)$$

クロック周波数は$R_{OSC}=0$の場合，最高130kHz，$R_{OSC}\neq0$では最高4MHzで，負の温度係数を有しています．

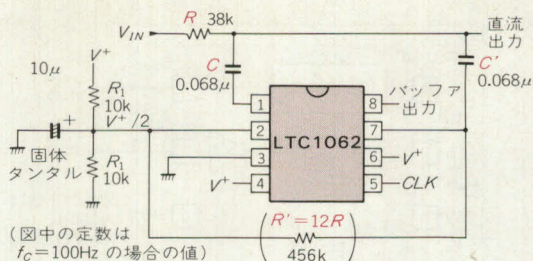
先に述べた利得1のDCパスが存在するという特徴を有効に用いたのが図9です．入出力間のDCパスは

ICとコンデンサで切り離されるので，DC的に完全にフリーとなり，コンデンサの耐圧の許す限り入力に何VのDC電圧をかけてもよいことになります．また電源はプラスの単電源としています．ここでのポイントは，$C'=C$，$R'=12R$ に設定するということです．

〈更科　一〉

◆参考文献◆

(1) リニアテクノロジー・アナログ・データブック．（トランジスタ技術　1988年1月号付録）

〈図9〉DCパスを自由にした回路

100/1K/10kHzのノッチ周波数をもった ツインTノッチ・フィルタ

TL072

特定の周波数だけを減衰させて，それ以外の周波数を通すのがノッチ・フィルタです．ノッチ・フィルタでもっとも一般的なのが，図10に示すツインTを用いたノッチ・フィルタです．

ツインTはそれ自身でノッチ特性をもっていますが，そのままでは $Q=0.25$ と低いので，Q を高めるために A_b で帰還をかけています．こうすることにより，Q は $1/(1-\beta)$ 倍になります．$\beta=0$，すなわち帰還をかけないときは $Q=0.25$ ですが β を大きくしていくと Q もそれに応じて大きくなり，$\beta=1$ すなわち全帰還のときには $Q=\infty$ となります．

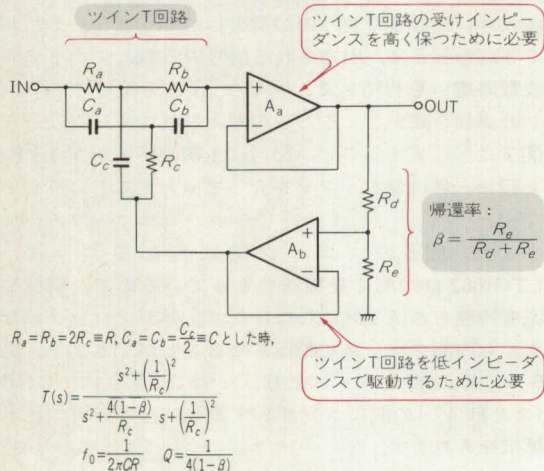
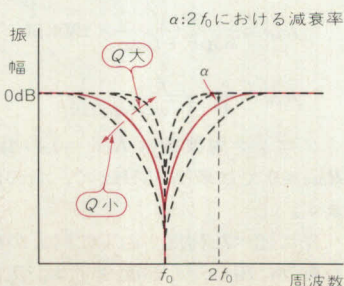
ノッチ・フィルタの周波数特性は図11のようになりますが，Q が大きいほど谷は急峻になり，$2f_0$ の減

〈図10〉ツインTを用いたノッチ・フィルタの基本

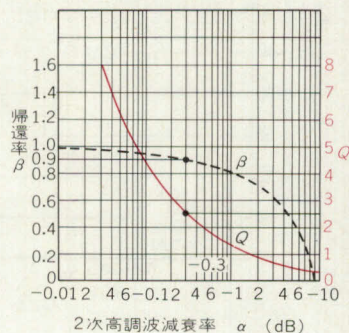
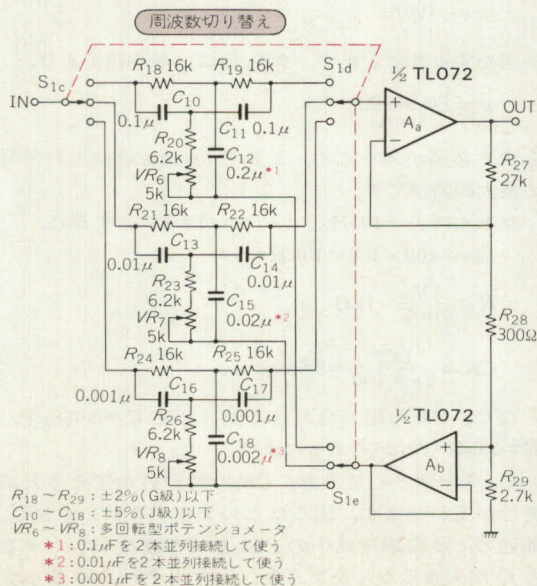
$$\beta=\frac{R_e}{R_d+R_e}$$

$R_a=R_b=2R_c\equiv R,\ C_a=C_b=\frac{C_c}{2}\equiv C$ とした時，

$$T(s)=\frac{s^2+\left(\frac{1}{R_c}\right)^2}{s^2+\frac{4(1-\beta)}{R_c}s+\left(\frac{1}{R_c}\right)^2}$$

$$f_0=\frac{1}{2\pi CR}\qquad Q=\frac{1}{4(1-\beta)}$$

〈図11〉ノッチ・フィルタの周波数特性

〈図12〉ノッチ・フィルタの減衰率 α に対する帰還率 β，およびQの特性

〈図13〉ノッチ・フィルタの回路図

R_{18}〜R_{29}：±2%（G級）以下
C_{10}〜C_{18}：±5%（J級）以下
VR_6〜VR_8：多回転型ポテンショメータ
＊1：0.1μFを2本並列接続して使う
＊2：0.01μFを2本並列接続して使う
＊3：0.001μFを2本並列接続して使う

衰率 α は小さくなります．したがってノッチ・フィルタとしての特性は Q が大きいほど理想に近づくのですが，Q を大きくするほど素子感度が高くなり，また調整もクリティカルになってきます．

α と Q および β 〔$=R_d/(R_d+R_e)$〕の関係を示したのが図 12 です．たとえば $\alpha=0.3$dB にしたいとき，ノッチ・フィルタの Q は 2.5 で，$\beta=0.9$ とします．

実際の回路は図 13 のように，ノッチ周波数を 100/1k/10kHz の 3 ポイントとし，周波数により三つのツイン T を切り替えるようにしました．また CR のばらつきを想定して R_c に相当する抵抗は調整できるようにしておきます．さらにこの段で 20dB の利得を稼ぎたいので，A_a はボルテージ・フォロワではなく，非反転増幅器にしています．

帰還率 β は，ツイン T の出力電圧に対する帰還率であり，この出力電圧すなわち A_a の IN^+ 端子電圧は IN^- 端子電圧に等しいので，

$$\beta=\frac{R_{28}}{R_{28}+R_{29}}=\frac{2.7k}{300+2.7k}=0.9$$

となっており，$Q=2.5$ に設定されています．

調整は発振器の信号を入力に入れて，出力が最小になるように発振器の周波数を調整したうえで，さらにそのレベルが最小となるように各 VR を調整します．

本回路の特性(実測)は，平担域の利得が＋20dB，それに対するノッチ周波数における減衰率は－76～78dB です．さらに減衰率を大きくとりたい場合は，CR の精度を上げる必要があります． 〈更科 一〉

◆参考文献◆
(1) 青木英彦，アナログ回路の設計・製作，CQ 出版社．

（トランジスタ技術 1987 年 12 月号）

スイッチト・キャパシタ・フィルタ LTC1062 を使った ノッチ・フィルタ(f_{notch}=50Hz)

LTC1062

LTC1062 は 5 次ローパス・フィルタ (LPF) 用のスイッチト・キャパシタ・フィルタ (SCF) IC ですが，ノッチ・フィルタを作ることもできます．

図 14 がその回路です．ノッチ・フィルタとして代表的なツイン T では精度の高い CR が各 3 本ずつ必要ですが，この回路では抵抗の数は変わらないもののコンデンサは 1 個で済みます．

一見すると，ノッチ・フィルタに見えないかもしれませんが，LPF の出力の位相がカットオフ周波数 f_C よりも低い周波数で 180°回るので，これで打ち消してノッチ特性を得ているのです．f_C よりも高い周波数で 540°，900°，……という位相回転となる周波数も存在しますが，その領域になると LPF 出力は原信号にくらべて十分に小さくなるので，無視できます．

ノッチ周波数 f_{notch} は，R，C とクロック周波数 f_{CLK} で決まり，これらの関係は以下の式のようになります．

$$f_{notch}=\frac{f_{CLK}}{118.3},\quad \frac{1}{2\pi RC}=\frac{f_{notch}}{1.38}$$

つまり，50Hz のノッチ・フィルタを作りたいときは，

$$f_{CLK}=118.3\times50=5.92\text{kHz}$$

$$RC=\frac{1.38}{2\pi\times50}=4.39\text{ms}$$

となるように f_{CLK}，R，C を決めます．R，C の組み合わせの例として，たとえば $R=20\text{k}\Omega$，$C=0.22\mu$F などが考えられます．

ノッチ周波数においては，原信号と LPF 出力の大きさが完全に等しいとは限らないので，R_1 の調整により最大ノッチが得られるようにします．かりにこの二つの信号の大きさが等しければ，$R_1=R_2+R_3$ となります．

R_2 と C_2 によるパッシブ LPF は，LPF 出力に現れるクロックの漏れを除去するもので，信号レベルがこの漏れにくらべて十分大きければなくてもかまいません．通常は R_2C_2 によるポールが，f_{notch} の 12～15 倍になるように R_2，C_2 を決定します．

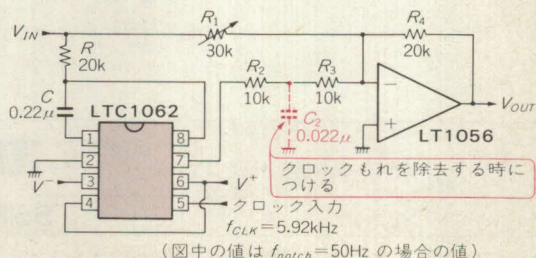
ところで，SCF はサンプリング定理が適用され，(1/2)f_{CLK} 以上の周波数は扱えません，しかし LTC1062 の場合，内部でエリアシングひずみが生じない構成になっているので，とくに注意する必要はありません．

たとえば前の例で，$f_{notch}=50$Hz の場合ですと $f_{CLK}=5.92$kHz で，サンプリング定理では 2.96kHz 以上の周波数は入力できないのですが，ここでは 2.96KHz 以上の周波数を入力してもなんら差し支えありません．このことは LPF として用いるときもあてはまり，本 IC の大きな特徴のひとつです． 〈更科 一〉

（トランジスタ技術 1988 年 1 月号付録）

〈図 14〉 SCF を用いたノッチ・フィルタ

（図中の値は f_{notch}＝50Hz の場合の値）

スイッチト・キャパシタ・フィルタ LTC1060を用いてf_0をクロックで制御できる ステート・バリアブル型ローパス/バンドパス・フィルタ

LTC1060

ステート・バリアブル・フィルタを実際に設計する場合，抵抗やコンデンサの精度およびその比をそろえる必要があり，ディスクリートで組むのは得策ではありません．

ここでは，スイッチト・キャパシタ・フィルタを利用したステート・バリアブル型によるユニバーサル・フィルタ・ビルディング・ブロックIC（図15）を使っています．ブロック図に示したように，クロックで制御されたスイッチト・キャパシタによる積分器2個と加算器，それにプログラマブルなサミング・ポイントから構成されています．

図16は外付け部品が抵抗のみで2次のバンドパス，ローパス・フィルタを構成した例です．

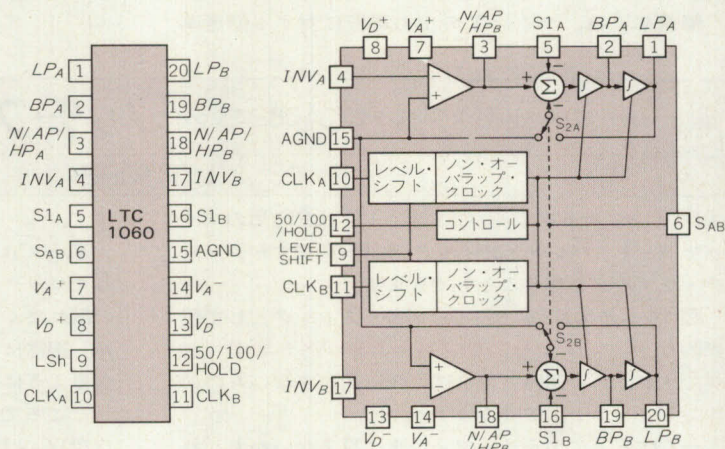
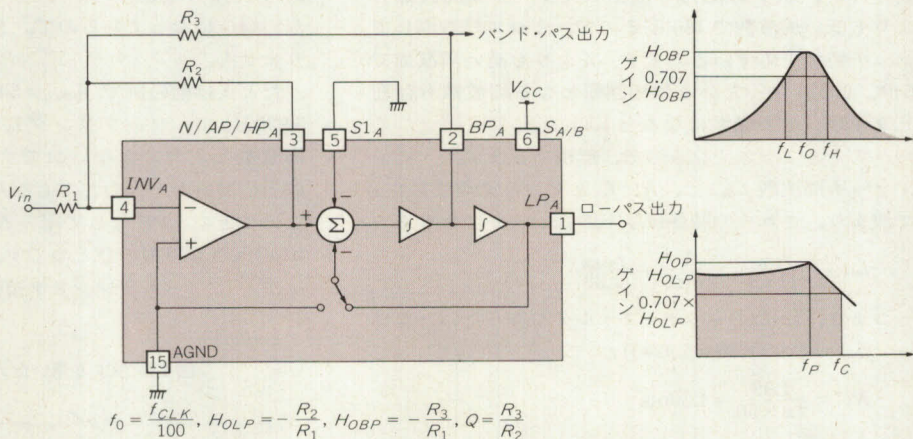
このICはGB積が高く，30kHzまでの帯域で使用可能です．中心周波数f_0はクロック周波数により可変できるので，f_0のプログラムが可能な便利な回路です．

〈佐井行雄〉

（トランジスタ技術　1990年10月号）

〈図15〉
ユニバーサル・フィルタ・ビルディング・ブロックIC LTC1060

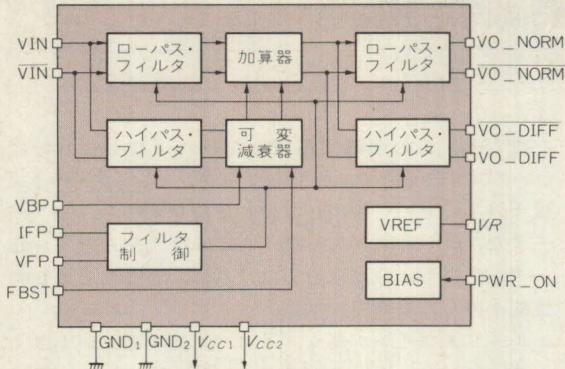
〈図16〉
LTC1060を使ったステート・バリアブル・フィルタ

$$f_0=\frac{f_{CLK}}{100},\ H_{OLP}=-\frac{R_2}{R_1},\ H_{OBP}=-\frac{R_3}{R_1},\ Q=\frac{R_3}{R_2}$$

差動入出力を備え f_cとブースト量を外部でコントロールできる 高周波フィルタ（f_c=5～13MHz）

SSI32F8011

SSI32F80シリーズは，電気的に特性をコントロールできるプログラマブル高周波フィルタです．F80シ

〈図 17〉 32F8011 のブロック図

〈図 18〉 32F8011 の基本応用回路

リーズはカットオフ周波数別に四つの IC があります．

- F8011…f_C=5〜13MHz
- F8020…f_C=1.5〜8MHz
- F8030…f_C=250k〜2.5MHz
- F8000…f_C=9〜27MHz

ここではこの中から F8011 を取り上げます．基本的な取り扱い方は F80 シリーズで共通です．

● F8011 の特徴

F8011 はハード・ディスク・ドライブの信号処理(波形等化)に適しており，カットオフ周波数 f_C とその点でのブースト量を CPU でコントロールしやすくなっています．特徴としてつぎの 3 点が挙げられます．

① カットオフ周波数(f_C)が可変

② f_C におけるブースト量を任意に設定できる

③ 通過帯域内での群遅延変動がきわめて小さい

SSI32F8011 のブロック図を図 17 に示します．出力(NORM，DIFF)には同じ群遅延特性をもたせており，イコライザ特性や帯域幅を変化させても影響を受けません．

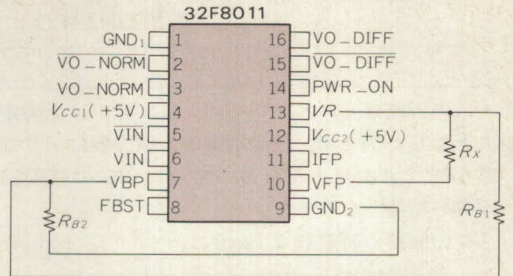
フィルタの構成としては 7 次ベッセルで，通過帯域内での群遅延変動は±0.75ns です．

フィルタ・カットオフ周波数(以下 f_C)は，5〜13MHz の間で任意に設定可能です．また，f_C において 0〜9dB のブーストをすることにより，パルス・イコライゼーションが可能です．

特性を固定して使用する場合には，外部抵抗器を三つ使用するだけですみます．また，イコライゼーション機能はロジック信号で ON/OFF できます．

F8011 は+5V 単一電源で，16 ピン DIP および SOP があります．

● F8011 の使用方法

F8011 のもっとも基本的な応用回路を図 18 に示します．この回路はフィルタの特性を固定して使用する場合です．

カットオフ周波数(f_C)は，端子 VFP に流れる電流 I_{VFP} で決まるので，抵抗 R_X を加減することにより任意に設定できます．端子 VR は基準電圧源で，標準値で 2.2V です．R_X は次式にしたがって決定します．

$$R_X\ [\mathrm{k\Omega}] = \frac{11.92}{f_C\ [\mathrm{MHz}]}$$

この場合 IFP 端子はかならずオープンにしなければなりません．

f_C におけるブースト値(FB)は，端子 VBP に加わる電圧で決まるので，抵抗 R_{B1}，R_{B2} の比によって調整できます．

$$\frac{R_{B1}}{R_{B2}} = \frac{1.884}{(10^{(\mathrm{FB[dB]}/20)}-1)} - 1$$

ただし，VR より引き出せる電流は 2mA が限度なので，その範囲内で抵抗値を決めてください．

ブーストを行う場合の注意点として，ブーストすることによって R_X により設定したカットオフ周波数に対して，実際に−3dB になる周波数は高くなります．したがって，ブーストをしたうえでなおかつ通過帯域幅を変えたくない場合は，f_C の設定値を低くする必要があります．

入出力はともに外付けのキャパシタで AC 結合してください．入力信号の最大レベルは差動で 1.5V_{P-P} で，差動入力抵抗の標準値は 4.0kΩ です．また，両出力に接続される負荷の推奨値は 1kΩ 以上です．

〈甲斐沢勝彦〉

◆引用文献◆

(1) TDK，SSI32F8011 プログラマブル IC フィルタ，データシート，1991 年 2 月.

(2) SSI，SSI32F8011 Programmable Electronic Filter Application Note，July 1991.

(トランジスタ技術　1991 年 12 月号)

OPアンプを用いて等価的に時定数を大きくした 長時間時定数回路

AD542

この回路はOPアンプを使用し，見かけ上時定数を大きくした例です．差動増幅器と積分器により帰還回路を構成すると，入出力の特性はRCの直列回路と同等の特性となります．

この回路の時定数T(sec)は，

$$T=\left[1+\frac{R_2}{R_1}\right]\cdot R_t\cdot C$$

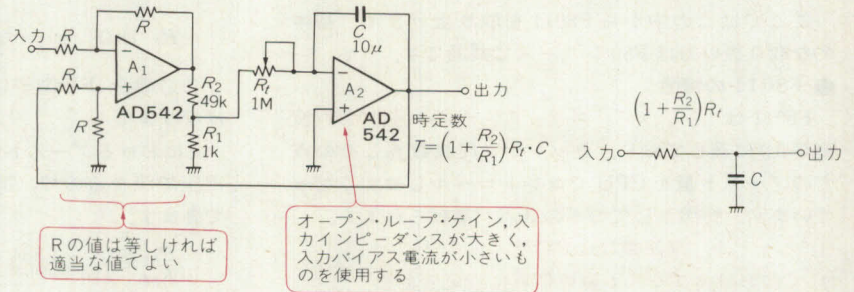
となり，見かけ上時定数の抵抗を大きくできます．かりにR_tを1MΩ，Cを10μFとすれば，$(1+R_2/R_1)$を50にすることにより，時定数を500秒にすることができます(たとえば$R_1=1k\Omega$，$R_2=49k\Omega$)．このようにすると，コンデンサの容量を小さくできますから，漏れ電流の小さなフィルム・コンデンサが使用できます．

ただし，この回路で注意しなければならないのはOPアンプの選定で，回路のオープン・ループ・ゲインは十分高いものを使用しなければなりません．

また，OPアンプの入力バイアス電流や入力インピーダンスにも十分注意をしなければ，思ったとおりの性能が得られません．

ループ・ゲインが高く，入力バイアス電流が小さく，入力インピーダンスが大きいOPアンプとして，FET入力のAD542(アナログ・デバイセズ社)がありますので参考にしてください．〈松田　透〉

(トランジスタ技術　1986年12月号)

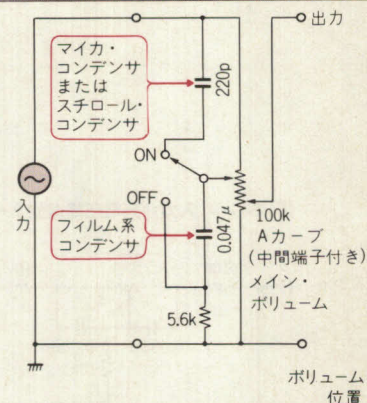
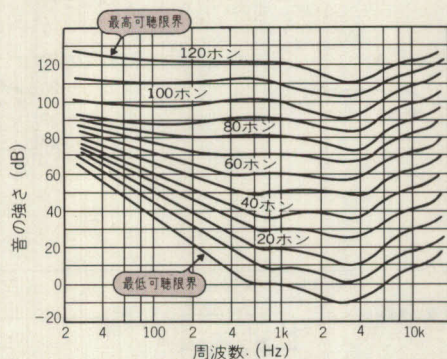
〈図19〉 長時間時定数回路

低音と高音をブーストする　ラウドネス回路

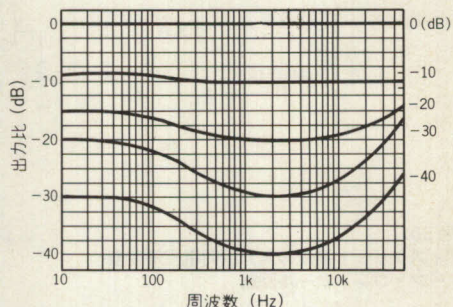
人間の耳には，音が小さくなるほど高音と低音が聴こえにくくなるという特性があります．そこで，この補正として小音量時にはあらかじめ低音と高音をブーストするようにしたのがラウドネス・コントロール回路です．図20に回路例を示します．

図中のボリュームは音量調整用のメイン・ボリュームで，これに連動した回路とすることによって，図21に示すように音量が小さいほど，低音と高音をブーストできるようになっています．〈石井　哲/赤間平也〉

（トランジスタ技術　1985年1月号）

〈図20〉
ラウドネス回路

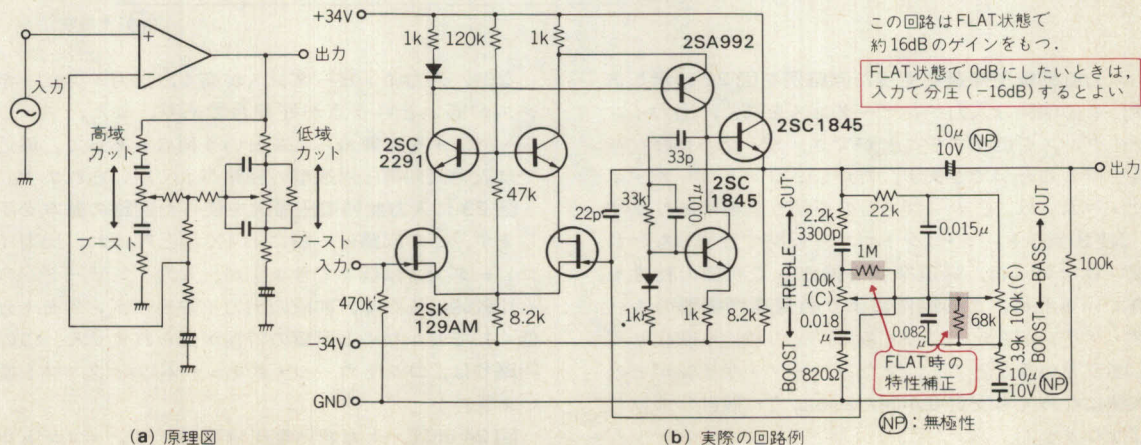
出力
マイカ・コンデンサまたはスチロール・コンデンサ
220p
ON
OFF
入力
フィルム系コンデンサ
0.047μ
100k
Aカーブ
（中間端子付き）
メイン・ボリューム
5.6k

〈図21〉
フレッチャ・マンソンの曲線とラウドネス回路の特性例

（a）フレッチャ・マンソンの曲線
（同じ強さと感じるレベルを線で結んだもの）

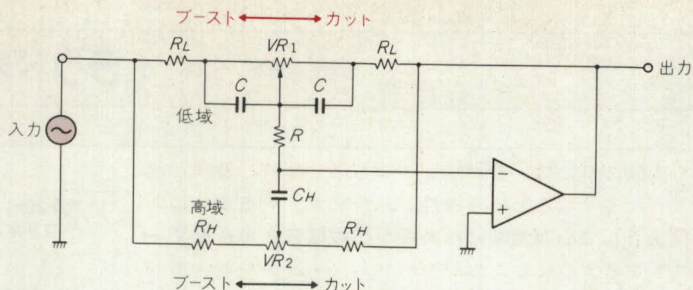
ボリューム位置
0（dB）
−10
−20
−30
−40
出力比（dB）
周波数（Hz）

（b）ラウドネス回路の特性例

帰還経路の周波数特性調整でコントロールを行う　NFB型トーン・コントロール回路

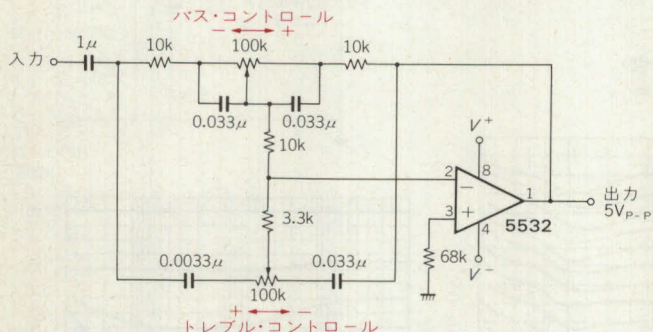
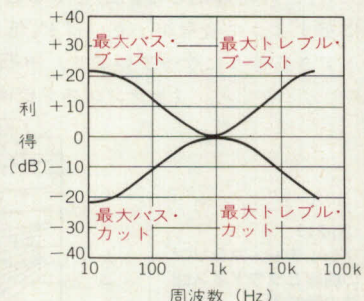
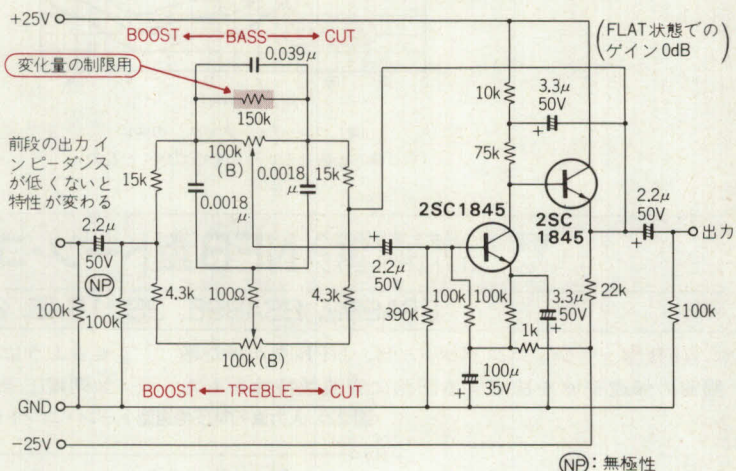
2SA992, 2SA995, 2SC1845, 2SK129AM

NFB型トーン・コントロールは，NFBをかけた増幅器の帰還率βを決定する回路に周波数特性をもたせるように構成した回路で，入力直列電圧帰還や入力並列電圧帰還が使われます．

〈図22〉入力直列電圧帰還型トーン・コントロール回路

（a）原理図　　（b）実際の回路例

〈図 23〉
入力並列電圧帰還型回路
(BAX 型)の基本

〈図 24(a)〉 **入力並列電圧帰還型トーン・コントロール回路**

〈図 24(b)〉 **周波数特性**

利得 (dB): +40, +30, +20, +10, 0, −10, −20, −30, −40
最大バス・ブースト
最大トレブル・ブースト
最大バス・カット
最大トレブル・カット
10, 100, 1k, 10k, 100k
周波数 (Hz)

〈図 25〉
ディスクリート構成の入力並列電圧帰還型トーン・コントロール回路

入力直列電圧帰還を使った回路例を図 22 に示します．この回路は入力インピーダンスを高く，出力インピーダンスを低くすることができ，SN 比の良好な特性を得ることができます．ただし，コントロール・ボリュームには，C カーブのものを使う必要があります．

NFB 型のトーン・コントロール回路で注意しなければいけない点は，帰還率 β を操作して所望の特性を得ているため，この操作により負帰還増幅器のループ・ゲインが変化し，ひずみ率などの特性も変化してしまうということです．また，ループ・ゲインがどの状態になっても安定度が保たれるように設計しなければなりません．

なお，入力インピーダンスが高く，出力インピーダンスが低いという点が好都合であり，また，フラット・アンプをも兼ねられるという利点もあって，最近では入力直列電圧帰還型の回路がよく用いられます．

図 23 に入力並列電圧帰還を使った回路の基本を示します．この回路は一般に BAX 型と呼ばれ，出力インピーダンスは低くできますが，入力インピーダンスも比較的低くなり，前段の出力インピーダンスを十分低くしておかないと所望の特性が得られません．この回路では，コントロール・ボリュームは B タイプを使います．

図 24(a)は，入力並列電圧帰還型トーン・コントロ

ール回路をOPアンプを使って実現した回路です．同図(b)はこの回路の周波数特性で，$f=1$kHz に対して，最大で±20dB のブースト/カットが得られています．

また図25はディスクリートで構成した例です．

〈石井　哲/赤間平也〉

（トランジスタ技術1985年1月号，1988年1月号付録）

バッファ・アンプとパッシブ・フィルタを組み合わせた CR 型トーン・コントロール回路

2SC1845

図26(a)に原理図を示す CR 型トーン・コントロール回路は，コンデンサと抵抗で構成したローパス・フィルタとハイパス・フィルタを組み合わせた回路の特性をボリューム，スイッチなどで操作できるようにしたものです．NFB型のトーン・コントロールにくらべると，S/N やダイナミック・レンジの点で設計が難しい面がありますが，NFB型のようにトーン・コントロール位置によってひずみ率が変化するというようなことはありません．

CR 型の回路は，かならず定損失があり比較的低入力インピーダンス，高出力インピーダンスのため入出力にバッファ・アンプを必要とします．定損失の大きさは，一般的に15dBから20dBあり，バッファ・アンプでこれだけの利得を稼ぐ必要があります．トーン・コントロール部の前段でこの利得を稼ぐと，S/N 的には有利ですが，ダイナミック・レンジの面では不利になります．後段で利得を稼ぐ場合はこの逆となります．バッファ・アンプのダイナミック・レンジが十分に大きい場合は前段で，そうでない場合は後段で利得を稼ぐようにするのがよいでしょう．

図26(b)に示す具体例では，トーン・コントロール部の前段に，18dBの利得をもったバッファ・アンプを入れています．出力にはバッファを設けていませんが，次段につながる回路の入力インピーダンスが低い場合は，エミッタ・フォロワなどのバッファを入れる必要があります．コントロール用のボリュームは，聴感上の特性変化と回転角を合わせるためにAカーブのものを使います(図27参照)．　〈石井　哲/赤間平也〉

（トランジスタ技術　1985年1月号）

〈図26〉 CR 型トーン・コントロール回路

(a) 原理図

(b) 実際の回路例

〈図27〉 ボリューム変化の特性例

優れた特性が得られる **グラフィック・イコライザ**

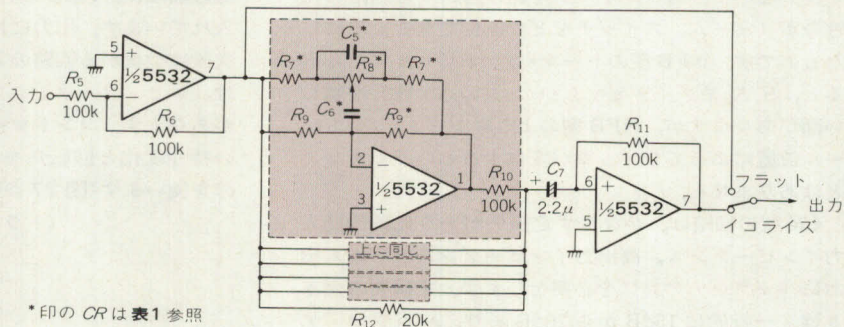
NE5532

NE5532タイプのOPアンプは，入力ノイズ5nV/Hzの低ノイズ特性と10MHzの小信号帯域幅をもっているので，オーディオ信号の処理に向いています．

図28はグラフィック・イコライザ部で，R_9のセッティングによりバンドパスあるいはノッチ・フィルタとなります．グラフィック・イコライザとしては，必要な段数分だけこの回路を用意します．そのときの定数は**表1**のようになります．回路規模は専用ICを用いたものにくらべると，かなり大規模になりますが，特性面ではこちらのほうが優れた特性が得られます．

〈更科　一〉

（トランジスタ技術　1988年1月号付録）

〈図28〉*RIAA* イコライザ

*印の *CR* は**表1**参照

〈表1〉図28の *CR* の値

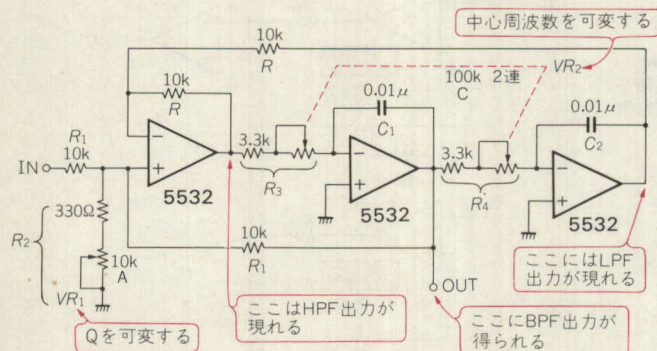
$R_8=25kΩ$ $R_7=2.4kΩ$ $R_9=240kΩ$			$R_8=50kΩ$ $R_7=5.1kΩ$ $R_9=510kΩ$			$R_8=100kΩ$ $R_7=10kΩ$ $R_9=1MΩ$		
f_0	C_5	C_6	f_0	C_5	C_6	f_0	C_5	C_6
23Hz	1μF	0.1μF	25Hz	0.47μF	0.047μF	12Hz	0.47μF	0.047μF
50Hz	0.47μF	0.047μF	36Hz	0.33μF	0.033μF	18Hz	0.33μF	0.033μF
72Hz	0.33μF	0.033μF	54Hz	0.22μF	0.022μF	27Hz	0.22μF	0.022μF
108Hz	0.22μF	0.022μF	79Hz	0.15μF	0.015μF	39Hz	0.15μF	0.015μF
158Hz	0.15μF	0.015μF	119Hz	0.1μF	0.01μF	59Hz	0.1μF	0.01μF
238Hz	0.1μF	0.01μF	145Hz	0.082μF	0.0082μF	72Hz	0.082μF	0.0082μF
290Hz	0.082μF	0.0082μF	175Hz	0.068μF	0.0068μF	87Hz	0.068μF	0.0068μF
350Hz	0.068μF	0.0068μF	212Hz	0.056μF	0.0056μF	106Hz	0.056μF	0.0056μF
425Hz	0.056μF	0.0056μF	253Hz	0.047μF	0.0047μF	126Hz	0.047μF	0.0047μF
506Hz	0.047μF	0.0047μF	360Hz	0.033μF	0.0033μF	180Hz	0.033μF	0.0033μF
721Hz	0.033μF	0.0033μF	541Hz	0.022μF	0.0022μF	270Hz	0.022μF	0.0022μF
1082Hz	0.022μF	0.0022μF	794Hz	0.015μF	0.0015μF	397Hz	0.015μF	0.0015μF
1588Hz	0.015μF	0.0015μF	1191Hz	0.01μF	0.001μF	595Hz	0.01μF	0.001μF
2382Hz	0.01μF	0.001μF	1452Hz	0.0082μF	820pF	726Hz	0.0082μF	820pF
2904Hz	0.0082μF	820pF	1751Hz	0.0068μF	680pF	875Hz	0.0068μF	680pF
3502Hz	0.0068μF	680pF	2126Hz	0.0056μF	560pF	1063Hz	0.0056μF	560pF
4253Hz	0.0056μF	560pF	2534Hz	0.0047μF	470pF	1267Hz	0.0047μF	470pF
5068Hz	0.0047μF	470pF	3609Hz	0.0033μF	330pF	1804Hz	0.0033μF	330pF
7218Hz	0.0033μF	330pF	5413Hz	0.0022μF	220pF	2706Hz	0.0022μF	220pF
10827Hz	0.0022μF	220pF	7940Hz	0.0015μF	150pF	3970Hz	0.0015μF	150pF
15880Hz	0.0015μF	150pF	11910Hz	0.001μF	100pF	5955Hz	0.001μF	100pF
23820Hz	0.001μF	100pF	14524Hz	820pF	82pF	7262Hz	820pF	82pF
			17514Hz	680pF	68PF	8757Hz	680pF	68pF
			21267Hz	560pF	56PF	10633Hz	560pF	56pF
						12670Hz	470pF	47pF
						18045Hz	330pF	33pF

利得/中心周波数/Qを独立に制御できる

パラメトリック・イコライザ

NE5532

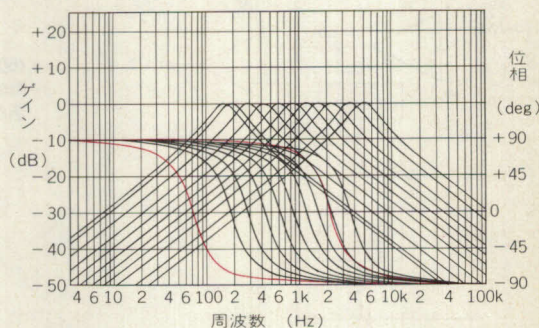
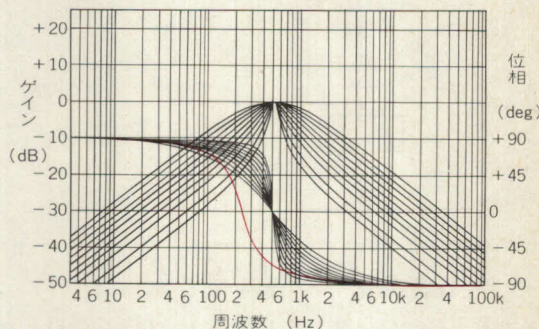
グラフィック・イコライザは特定周波数帯域の利得を増加させたり，減衰させたりするものですが，パラメトリック・イコライザはさらにそのQまで可変できるようにしたものです．このパラメトリック・イコライザは，Qを可変できるバンドパス・フィルタをOPアンプ回路の帰還ループ内に入れることで実現できます．

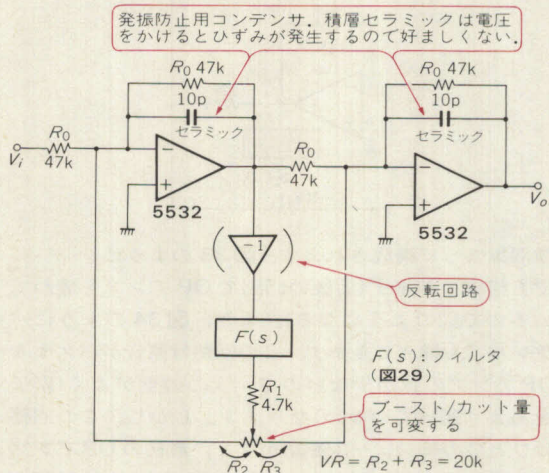
〈図29〉Qと周波数を可変にしたバンドパス・フィルタ

まずバンドパス・フィルタの回路図を図29に示します．この回路の伝達関数$T(s)$は，

$$T(s)=-\frac{\frac{2a}{C_1R_3}s}{s^2+\frac{2a}{C_1R_3}s+\frac{1}{C_1C_2R_3R_4}}$$

ただし，$a=(R_1/\!/R_2)/\{(R_1/\!/R_2)+R_1\}$

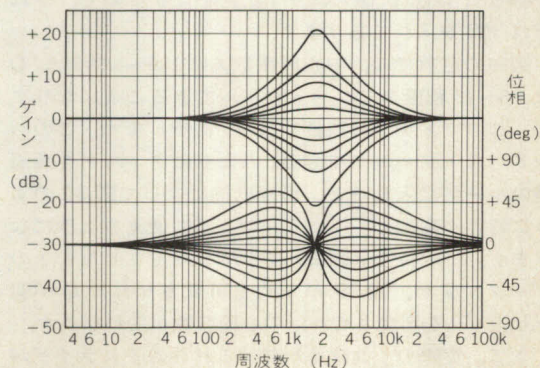
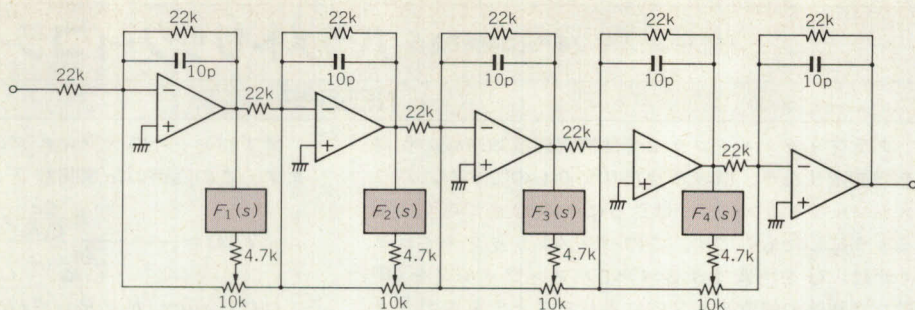
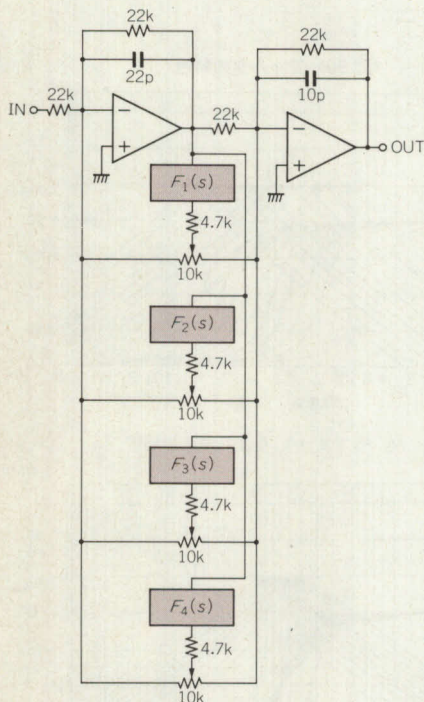
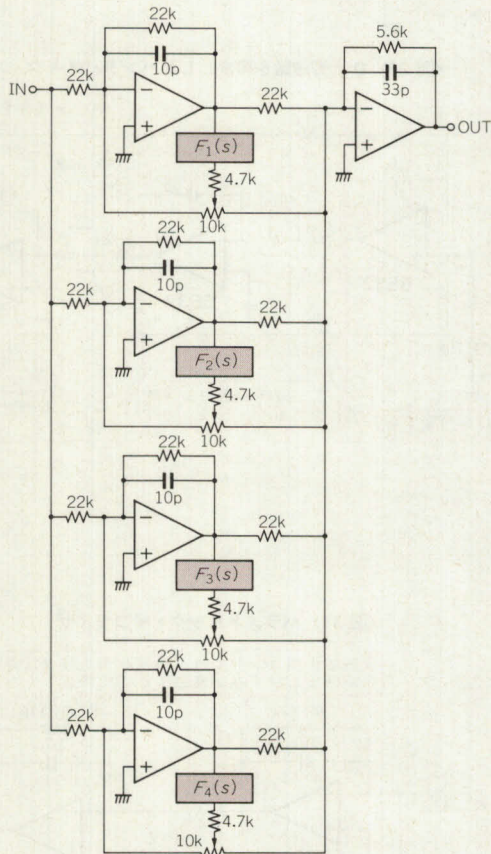
と表されるので，

〈図30〉フィルタの特性

(b) R_3, R_4を変えた場合の周波数特性

(c) R_2を変えた場合の周波数特性

〈図31〉パラメトリック・イコライザ

$$\frac{V_o}{V_i}=\frac{1+\beta F(s)}{1+\alpha F(s)} \text{ または } \frac{1-\beta F(s)}{1-\alpha F(s)} \text{（反転回路付き）}$$

$$\alpha=\frac{R_0R_3}{R_1(R_2+R_3)+R_2R_3}$$

$$\beta=\frac{R_0R_2}{R_1(R_2+R_3)+R_2R_3}$$

〈図32〉パラメトリック・イコライザの周波数特性

$$\omega_0=\frac{1}{C_1C_2R_3R_4},\quad Q=\frac{1}{2a}\sqrt{\frac{C_1}{C_2}\cdot\frac{R_3}{R_4}}$$

となり，$C_1=C_2$，$R_3=R_4$にすると，$Q=1/(2a)$となります．これからわかるように，R_3，R_4でQを変えることなく周波数(抵抗値に反比例)を，R_2で周波数に関係なくQ(抵抗値に比例)を変化できるので，それぞれ VR を入れてあります．

図中の定数では，中心周波数f_0は150〜4.8kHz，Qは1.5〜16程度までコントロールできることになります．このフィルタの特性を**図30**に示します．このバンドパス・フィルタを**図31**のようにフィルタを負帰還のループに入れると，可変抵抗によって**図32**のように特性が変化してイコライザとして使えるようになります．この特性は**図29**の VR を可変させたときのデータですが，**図29**のVR_1を可変させればQが変化し，VR_2を可変させれば中心周波数が変わります．

さて，実際のイコライザ部はこれらのイコライザが数個集まって構成されます．**図33**のようにシリーズでも構成できます(前後の回路でOPアンプを兼ねているので図のようになる)．また，**図34**のようにパラレルでも構成できます．この回路は原音がパスするOPアンプの数が少ないので，音の鮮度がよく(素子をあまり通っていない)なります．しかし，この回路はひとつのモジュールを動かすと，最初のOPアンプの帰還量が変化するので，ほかのモジュールの状態も変わってしまいます．そこで，**図35**の回路を考えました．これだと，信号パスも短く，ほかのモジュールにも影響を与えません．

〈松本郁広〉

(トランジスタ技術　1990年2月号，1991年3月号)

スイッチト・キャパシタ・フィルタLMF60を用いた 3Dアンプ(f_c=60～600Hz)

LMF60CIN100

SCFの応用例として，3Dシステム用オーディオ・アンプを紹介します．3Dとは図36に示すように，本来のステレオ出力に加えて，低域だけL+Rのモノラル出力を出してやろうというものです．音楽信号では低域はほとんどの場合モノラルになっています．人間の耳も低域は指向性があまりないため，このような方法が可能なわけです．

音質を極限まで追求したものではありませんが，ステレオ・ラジカセや音声多重テレビなどに低音増強用のウーハを追加するときに使用することができます．特にカットオフ周波数を60Hz～600Hzまで連続で可変できますので，使用するスピーカ・システムや音楽ソースにより，そのつど好みのカットオフ周波数を選択できるのが特徴です．

使用する周波数帯域が低いので，LMF60に限らずMF6も使用できます．パワー・アンプの部分には5本足のオーディオ用パワー・アンプIC LM1875Tを使用して最大25Wを得て(8Ωのとき)います．発熱がだいぶあるので，大きめのヒート・シンクを使用します．

図37に3Dオーディオ・アンプの回路図を示します．LMF60の内蔵OPアンプで，LチャネルとRチャネルをミックスします．つぎにフィルタ回路を通し，低域分だけを取り出します．SCFの出力には，サンプリング・ノイズやクロック成分の漏れ(カットオフ周波数の100倍の周波数)が含まれていますので，次段のバッファ・アンプにローパス・フィルタの機能をもたせます．またパワー・アンプの部分でも，3Dオーディオ・アンプでは不要な1kHz以上の信号をカットするようにしています．

製作上の注意としては，9番ピンと11番ピンまわりの内蔵クロック信号は，振幅が$10V_{P-P}$ある大きなノイズ源ですので，入力信号とはできるだけ配線を離すようにします．またパワー・アンプ系の電源とフィルタ系の電源とで共通インピーダンスをもたないように配線をします．

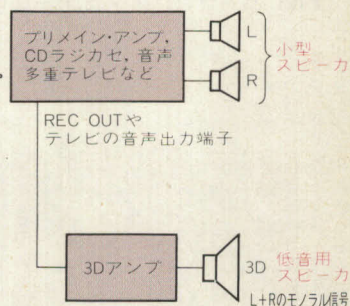
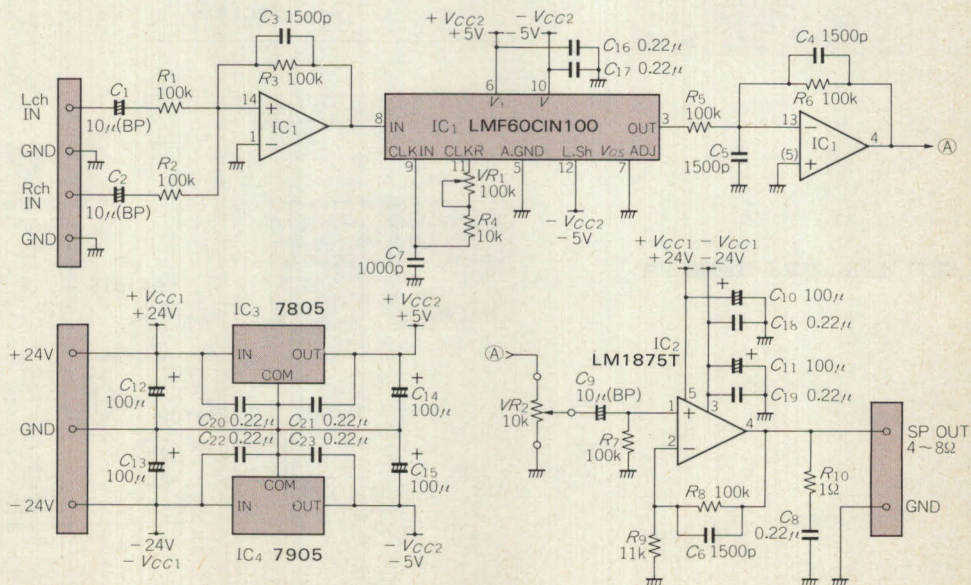
〈末木 豊〉

◆引用文献◆

(1) ナショナルセミコンダクター，データシート，LMF60.

(2) 今田悟；アナログ・フィルタの基礎知識，トランジスタ技術，1988年2月号，p.423，CQ出版社

(トランジスタ技術　1990年9月号)

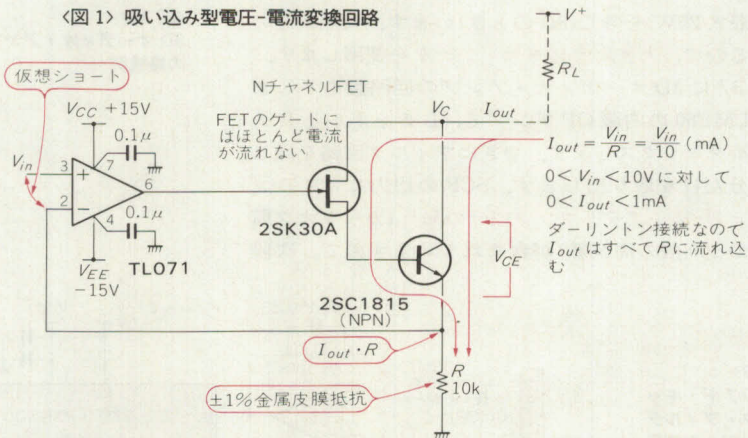
〈図36〉 3Dオーディオ・アンプの接続例

〈図37〉 スイッチト・キャパシタ・フィルタIC LMF60を使用した3Dオーディオ・アンプの回路

高精度で大電流が得られる　電圧-電流変換回路

2SC1815, 2SK30A, TL071

この回路は，出力電流 I_{out} を基準抵抗 R に流し，電圧降下 $I_{out} \cdot R$ が入力電圧 V_{in} と常に等しくなるように負帰還をかけています(図1)．したがって，$I_{out} = V_{in}/R$ です．

FETとトランジスタをダーリントン接続しているのは，高精度で大きな出力電流を得るためです．精度が低くてよい場合は，トランジスタ1段で十分です．また出力電流が小さくてよい場合には，FET1段で十分です．さらに出力電流を大きくしたい場合は，トランジスタをダーリントン接続します．

〈図1〉吸い込み型電圧-電流変換回路

動作範囲
$0 < V_{in} < 10$Vにおいて，トランジスタが飽和しない範囲すなわち V_C は $V_{in} + V_{CE}$ より下がることはできない．抵抗負荷 R_L の場合には
$$V_{in} < \frac{R}{R + R_L}(V_{CC} - V_{CE})$$
V_{in} の範囲を広げるには，R を大きくとって I_{out} を小さく設定する．なお I_{out} の上限は $I_{out} < 100$mA (2SC1815)，2SC2120ならば $I_{out} < 500$mA ぐらいまで使える

動作範囲
$-10\text{V} < V_{in} < 0$ においてトランジスタが飽和しない範囲．抵抗負荷 R_L の場合は，
$$V_{in} > \frac{R}{R + R_L}(-V + V_{CE})$$

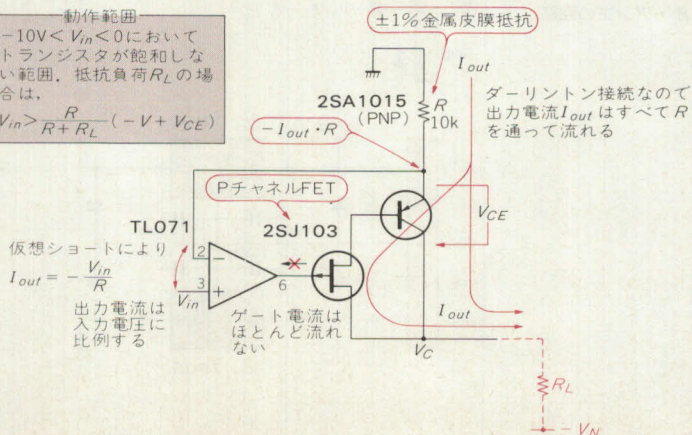
〈図2〉吐き出し型電圧-電流変換回路

なお，この回路では負荷は正電源に接続します．負荷をグラウンドに接続する用途には，回路の基準電位をグラウンドより低い電位に移します．また精度を高くするには，基準となる抵抗 R に誤差の少ないものを用い，OP アンプにはオフセットの小さいものを使うようにします．

図2は吐き出し型の電圧-電流変換回路で，動作原理はまったく同じです．FET を P チャネルに，トランジスタを PNP に替え，回路の正負を入れ替えただけです．
〈宮崎　仁〉

◆参考文献◆

(1) テキサス・インスツルメンツ，TL071 データシート．

（トランジスタ技術　1990 年 10 月号）

吸い込み/吐き出しの両方向に電流の流せる 電圧-電流変換回路

TL071

吸い込み/吐き出しの両方向に動作する電流源です．入力が正のとき出力は吸い込み，入力が負のとき出力は吐き出しになります(図3)．

回路の原理は，出力電流 I_{out} を基準抵抗 R_5 に流し，その電圧降下が $-V_{in}$ に等しくなるように負帰還をかけています．すなわち，$I_{out} = -V_{in}/R_5$ です．ただし，出力は吐き出し方向を正としています．

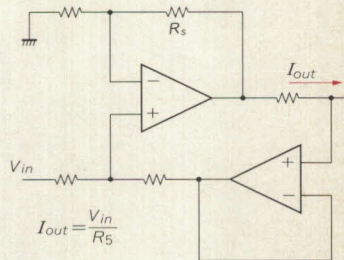
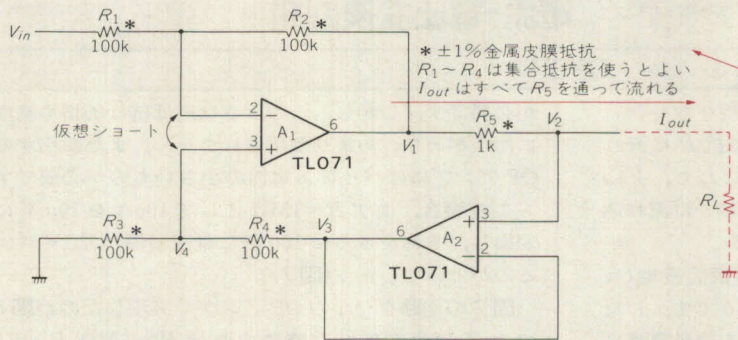
図4のように，OP アンプの非反転入力側を回路の入力とすることもできます．この場合，出力電流の方向が逆になり，$I_{out} = V_{in}/R_5$ となります．

R_1〜R_4 は，抵抗値そのものはあまり精度は必要ありません．ただし，抵抗バランスが悪いと定電流性が損なわれますから，相対精度のよくそろったものを用います．集合抵抗を使うとよいでしょう．〈宮崎　仁〉

◆参考文献◆

(1) テキサス・インスツルメンツ，TL071 データシート．

（トランジスタ技術　1990 年 10 月号）

〈図4〉
出力電流の方向を逆向きにする

〈図3〉 バイラテラル型電圧-電流変換回路

$$\begin{cases} V_2 = V_1 - I_{out} \cdot R_5 \\ V_3 = V_2 \\ V_4 = \frac{1}{2} V_3 \end{cases}$$

さらにOPアンプの仮想ショートにより

$V_4 = \frac{1}{2}(V_{in} + V_1)$

したがって，V_1〜V_4 は消去されて

$V_{in} = -I_{out} \cdot R_5$

$I_{out} = -\frac{V_{in}}{R_5}$　となり，

出力電流は入力電圧に比例する

動作範囲

$-10\text{V} < V_{in} < 10\text{V}$

ただしOPアンプが飽和しないこと

抵抗負荷(R_L)の場合は，$I_{out}(R_5 + R_L)$ がOPアンプの出力飽和電圧の範囲であることが必要，すなわちおよそ，

$$|V_{in}| < \frac{R_5}{R_5 + R_L} \times 12\text{V}$$

なお，I_{out} の上限は $I_{out} < 10\text{mA}$

I_{out} が定電流となるためには出力インピーダンス＝∞が必要．$R_1 = R_2$，$R_3 = R_4$ が満たされないと出力インピーダンスは∞にならない．ここで，$R_2 = R_1 + \varDelta$，$R_4 = R_3 + \varDelta'$ という誤差をもつとすると，

$$\frac{R_1}{R_1 + R_2} \fallingdotseq \frac{1}{2} + \frac{\varDelta}{4R_1}$$

$$\frac{R_3}{R_3 + R_4} \fallingdotseq \frac{1}{2} + \frac{\varDelta'}{4R_3}$$

このとき回路の出力インピーダンスは

$$R_O = \frac{2 + \frac{\varDelta'}{R_3}}{\frac{\varDelta}{R_1} - \frac{\varDelta'}{R_3}} R_5$$

と計算される($\varDelta = \varDelta' = 0 \rightarrow R_O = \infty$)．

抵抗精度が $x \times 10^2$(%)とすると最悪時で

$$R_O \fallingdotseq \frac{1+x}{2x} R_5$$

となる．

すなわち

精度	出力インピーダンス
5%	10.5kΩ
1%	50.5kΩ
0.1%	501kΩ

大電流まで扱える **電流-電圧変換回路**

TL071, OP07

原理はもっとも簡単で，入力電流 I_{in} を基準抵抗 R に直接流し込みます［図5(a)］．出力は $V_{out}=I_{in}\cdot R$ です．

R が小さければかなりの電流を流せます．たとえば，$R=10\Omega$ で±1Aまで変換できます．ただし，抵抗の最大定格には注意が必要です．

また，R は回路の入力インピーダンスになるので，信号源のインピーダンスが十分に高くないと電流値に誤差が生じます．とくに，入力電流が小さい場合は，図(b)のように電圧増幅回路を組み合わせて，R を小さくするとよいでしょう．

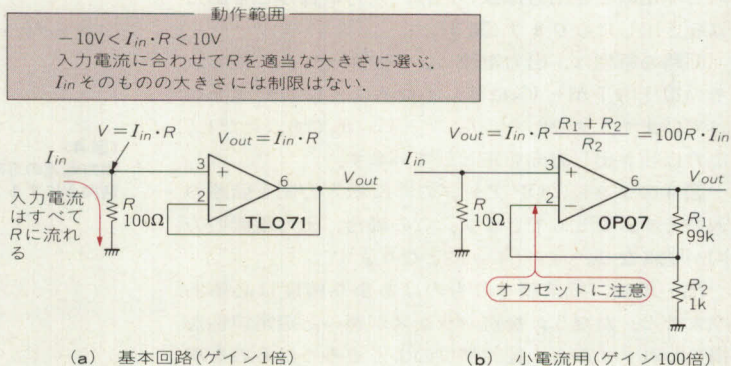
精度を上げるためには，抵抗に高精度抵抗を用いるほかに，入力オフセット電圧の小さいOPアンプを用い，さらに入力電流が小さいときは入力バイアス電流の小さいFET入力型OPアンプを用います．〈宮崎 仁〉

◆参考文献◆

(1) アナログ・デバイセズ，OP07 データシート．

（トランジスタ技術 1990年10月号）

〈図5〉 裸の抵抗による電流-電圧変換回路

(a) 基本回路（ゲイン1倍）　(b) 小電流用（ゲイン100倍）

入力抵抗が小さく微小電流が扱える **電流-電圧変換回路**

OP07

OPアンプの反転増幅回路から入力抵抗を取り除いた回路です．入力電流 I_{in} はすべて帰還抵抗 R に流れ込み，電圧降下 $I_{in}\cdot R$ を生じます．すなわち，$V_{out}=-I_{in}\cdot R$ です．I_{in} はOPアンプの出力端子に流れ込むので，大電流の変換はできません（図6）．

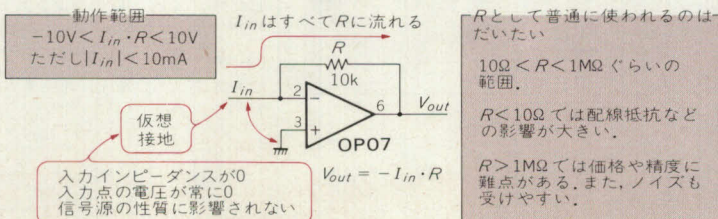
この回路は，OPアンプの反転入力が仮想接地（≒0V）なので，入力インピーダンスはほぼ0です．したがって，信号源インピーダンスが低くても信号電流には誤差は生じません．

微小電流の変換には，大きな帰還抵抗が必要です．たとえば，10nAを1Vに変換するには，$R=100M\Omega$ が必要です．しかし，このような高抵抗は価格や精度に難点があり，あまり使用されません．また使用するOPアンプにはバイアス電流の小さいものが必要です．

この場合，まず $R=1M\Omega$ にして10nAを10mVに変換し，それをさらに100倍に電圧増幅して1Vにするのがよいでしょう（図7）．

図7の回路を一つのOPアンプで実現したのが図8です．T型帰還抵抗回路にすれば $R_1=1M\Omega$, $R_2=9.9k\Omega$, $R_3=100\Omega$ という組み合わせで10nAを1Vに変換できます．

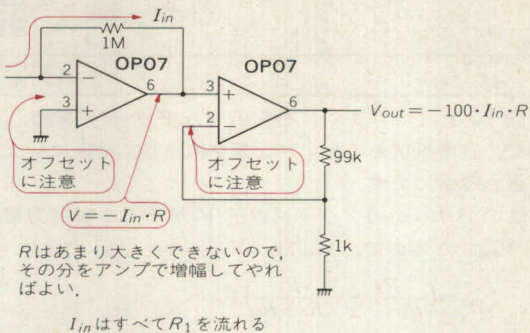
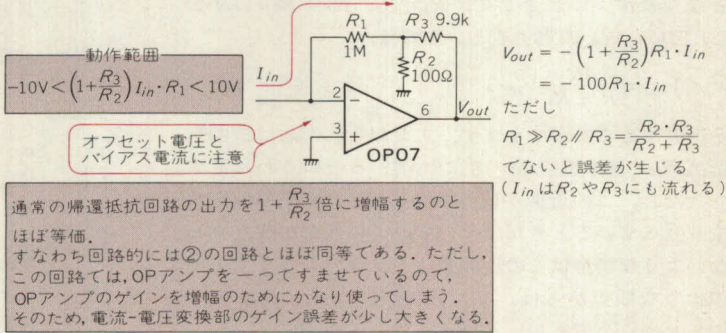
この回路は R_1 の電圧降下を $(1+R_3/R_2)$ 倍に増幅し

〈図6〉 帰還抵抗による電流-電圧変換回路

ています．しかし，開ループ・ゲインの大きいOPアンプを使わないと，ゲイン誤差が大きくなってしまいます．またオフセット電圧も$(1+R_3/R_2)$倍されるのでこちらも注意が必要です．　〈宮崎　仁〉

◆参考文献◆

(1) アナログ・デバイセズPMI，OP07データシート．

（トランジスタ技術　1990年10月号）

〈図7〉２段構成にしてゲインをかせぐ

〈図8〉
T型帰還抵抗による電流-電圧変換回路

簡単で精度の高い　抵抗-電圧変換回路

OP07, TL071

抵抗値測定の基本は，抵抗に定電流を流して抵抗値に比例した電圧を発生させることです．この回路では，被測定抵抗がOPアンプの帰還ループに入っていて，入力電流値は基準電圧源と入力抵抗で決まります(図9)．

広い範囲の抵抗値を高精度で測定するには，入力電流を適当な大きさに切り替えます．この回路では，入力抵抗の切り替えによって簡単に実現できます．

なお，R_3とシリーズに入っているVRは，A_1の出力が-2V ちょうどになるように調整します．これには温度特性の優れたサーメット型を使います．〈宮崎　仁〉

（トランジスタ技術　1990年10月号）

〈図9〉帰還抵抗型抵抗-電圧変換回路

SW	I_{ref}	R_X
R_5	10mA	<1kΩ
R_6	1mA	<10kΩ
R_7	100μA	<100kΩ
R_8	10μA	<1MΩ
R_9	1μA	<10MΩ

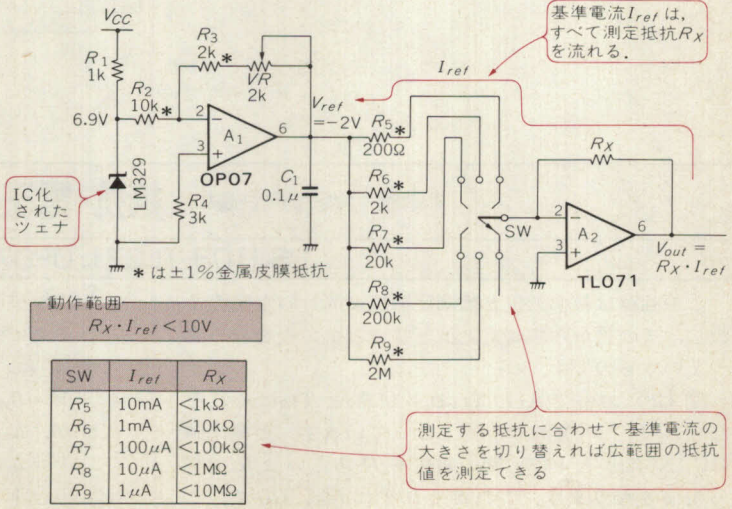
抵抗ブリッジを用いた **抵抗-電圧変換回路**

OP07, LM385

図10は抵抗ブリッジを利用した抵抗-電圧変換回路で，基準抵抗とのわずかな差を検出して電圧にしようというものです．

このブリッジのブリッジ電圧 V がそのまま出力電圧 V_{out}になるので，V_{out}は，

$$V_{out}=\left(\frac{R_X}{R_1+R_X}-\frac{R_3}{R_2+R_3}\right)V_{ref}$$

となります．いまここで，$R_1=R_2$，$R_X=R_3+\varDelta R$ とし，$\varDelta R \ll R_1$と仮定すると，上式は，

$$V_{out}=\frac{\varDelta R}{R_1+R_3}\,V_{ref}$$

と近似することができます．すなわち，V_{out}は被測定抵抗 R_Xと基準抵抗 R_3の差に比例するというわけです．

ただし，この近似が成り立つのは$\varDelta R \ll R_1$の仮定が成り立っているときだけなので，この仮定が成り立たないような場合はこの近似式は使えなくなります．そのような観点からは，V_{ref}を高くして R_1，R_2を大きくしたほうが望ましいといえるでしょう．

この回路で面倒なのは，ブリッジの電源/GNDをほかの部分と独立に用意しなければならないという点です．これを避けるには図11のようにブリッジ電圧 V を差動入力アンプで受けるようにします．

以上のように述べてくると，あまりメリットのない回路のように思われるかもしれませんが，R_Xが離れていても大丈夫で，遠隔測定が可能というメリットがあります．

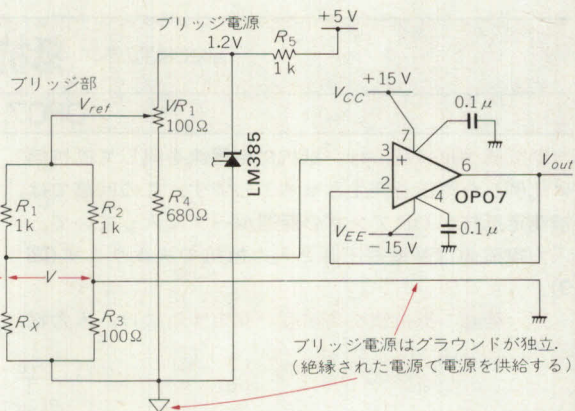
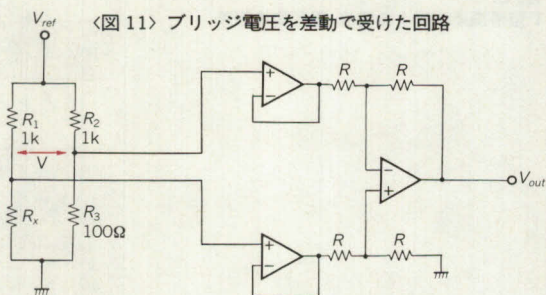
〈宮崎　仁/更科　一〉

◆参考文献◆

(1) ナショナル・セミコンダクタ，LM385データシート．

（トランジスタ技術　1990年10月号）

〈図11〉 ブリッジ電圧を差動で受けた回路

〈図10〉 抵抗ブリッジ型抵抗-電圧変換回路

遠隔測定が可能で直線性も優れた **抵抗-電圧変換回路**

2SJ103, TL071, OP07

この回路は基準抵抗と被測定抵抗に等しい定電流を流し，その差から被測定抵抗と基準抵抗の差を求めようというものです．

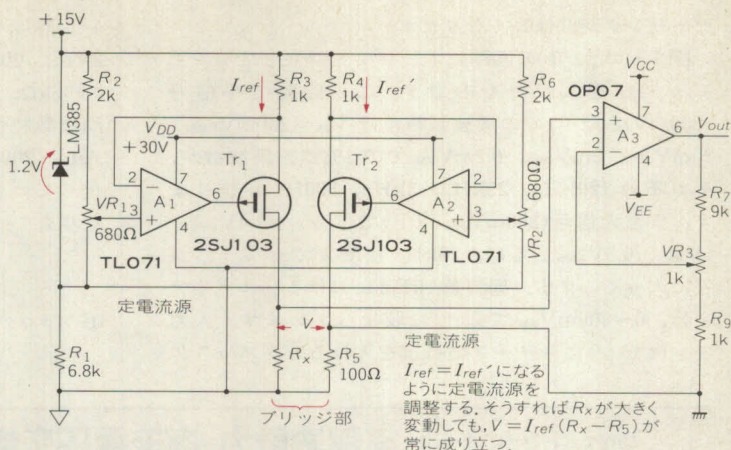
図12において A_1と Tr_1および A_2と Tr_2はそれぞれ吐き出し型の定電流回路となっています．定電流値は，IN^+端子と＋15V間の電圧を R_3あるいは R_4で割った値となります．これがそれぞれ I_{ref}，I_{ref}'で，この電流が被測定抵抗 R_Xと，基準抵抗 R_5に流れることで，そこに電圧降下が生じます．この抵抗の電圧降下の差 V は，

$$V=I_{ref}\cdot R_X-I_{ref}'\cdot R_5$$

ですが，$I_{ref}=I_{ref}'$，$R_X=R_5+\varDelta R$ とすると，

$$V=I_{ref}\cdot\varDelta R$$

となり，V は被測定抵抗と基準抵抗の差に比例する

〈図 12〉定電流型抵抗-電圧変換回路

ことになります．

VR_1，VR_2でI_{ref}，I_{ref}'が1mAになるように調節し，VR_3でA_3の利得が10倍になるように設定すると，出力V_{out}は，

$$V_{out}=\frac{\Delta R}{100}$$

となります．

なおこのままではA_1，A_2側とA_3側で電源/GNDが独立に必要になってくるので，それを避けるためにはA_3を差動で受けるようにします．またR_xは遠くに置いて，遠隔測定が可能です．〈宮崎 仁／更科 一〉

（トランジスタ技術 1990年10月号）

専用IC AD636を用いて 0.2Vrmsフルスケールの 実効値-直流電圧変換回路(RMS-DCコンバータ)

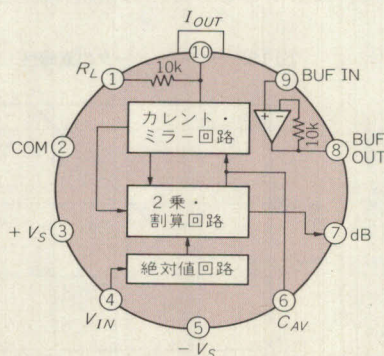
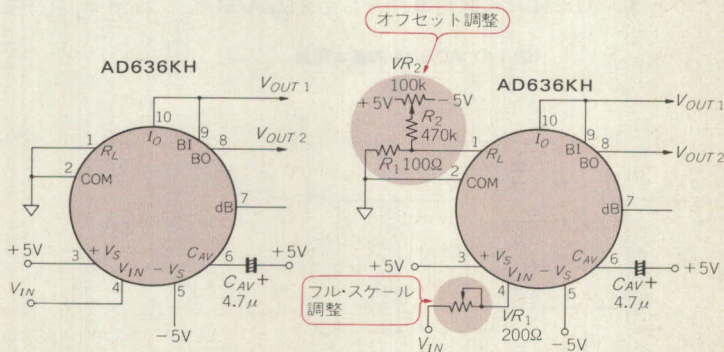
AD636

AD636を用いると，0.2Vrmsフルスケールの RMS-DCコンバータが簡単に実現できます．

図13(a)がピン配置図です．4ピンに加えられた入力信号は，絶対値回路で負側が折り返され，さらに2乗・割算回路で実効値に変換されます．出力は10ピンから電流出力(ソース方向)されますが，1ピンをGNDに落とすことにより電圧出力で取り出すことも可能です．

ただそのままでは出力インピーダンスが10kΩと高いので，10ピンと9ピンを結んで内部のバッファを用いて，8ピンより低インピーダンスで取り出すようにします．なお4ピンの入力インピーダンスは6.7kΩとなっているので，入力信号は十分低インピーダンスである必要があります．

図13(b)が電圧出力として取り出すときの基本回路で，通常は低インピーダンス出力のV_{OUT2}を使います．C_{AV}は低周波域特性を決めるもので，C_{AV}が大きいほど低周波域(100Hz以下)の誤差が小さくなりますが，

〈図 13〉AD636によるRMS-DCコンバータ

（a）ピン接続図（キャン・タイプ）　（b）基本回路　（c）フルスケール調整とオフセット調整を付け加える

セトリング時間は長くなります．

図13(c)は，(b)の回路にオフセット調整とフルスケール調整を入れたものです．この回路で小信号(200mV$_{RMS}$以下)での周波数特性は V_{IN}=200mV$_{RMS}$，20mV$_{RMS}$，2mV$_{RMS}$，0.2mV$_{RMS}$での1%誤差周波数が，それぞれ120kHz，25kHz，3kHz，300Hzとなります．また大信号(200mV$_{RMS}$以上)では V_{IN}=1.4V$_{RMS}$，1V$_{RMS}$，0.5V$_{RMS}$ともに，70kHz程度まで±0.2%の誤差に入っています．周波数1kHzにおけるリニアリティは，0〜200mV$_{RMS}$で0.1%に収まっています．入力ピン(4ピン)にシリーズに抵抗を入れると，フルスケール感度を落とすことができます．フルスケールが2V$_{RMS}$，20V$_{RMS}$，200V$_{RMS}$になるときの抵抗値はそれぞれ58kΩ，630kΩ，6.5MΩとなりました．このときの周波数特性は20V$_{RMS}$レンジまでほとんど変わりませんが，200V$_{RMS}$レンジでは，入力抵抗が大きいため悪化していき，10kHzを超えると急激に誤差が大きくなります．

〈松井邦彦/更科　一〉

◆参考文献◆

(1) アナログ・デバイセズ・データブック．

（トランジスタ技術　1991年4月号）

200MHzまで実用になる 高周波電力-直流電圧変換回路(RFパワー・メータ)

AD834

AD834はDC〜500MHzで使用できる高周波用乗算器ICです．高周波での使用を考えて設計されているため，入力のフル・スケール・レンジが±1V〔±1.3V(max)〕と小さいので，低周波での応用ではかえって使いにくいようです．クリッピング・レベルが1.3Vなので，1V$_{RMS}$までの入力電圧に対応できます(ただしクリッピング・レベル以上は，特性は悪くなる)．

また，入力バイアス電流が45μA，出力が電流であることを考えても，AD834は1MHz以上の高周波で活躍するICといえます．

● AD834の基本的な使い方

図14に基本回路を示します．AD834の出力電流 I_{OUT} は，

$$I_{OUT}=4\text{mA}\cdot XY/(1\text{V})^2 \quad \cdots\cdots(1)$$

で示されます．

したがって，XとY入力に1Vを入力すると，出力には(1)式から4mAの電流が得られます．もちろん，電流を電圧に変換するには，図14のように抵抗をつなぎます．

このとき，AD834には同相電流として8.5mAが流れていますから，$R_1=R_2$にしてこれをキャンセルします．

さて，抵抗 R_1，R_2 を50Ωにすると，$X=Y=$1Vのときの出力電圧 V_{OUT} は，

$$V_{OUT}=4\text{mA}(2\cdot 50\Omega)=0.4\text{V} \quad \cdots\cdots(2)$$

となります．

AD834のひずみ率は100MHz時に−50dB(Y入力)/−44dB(X入力)と小さい値です．またフィードスルーも小さくて，100MHzでも−50dB程度に収まっています．

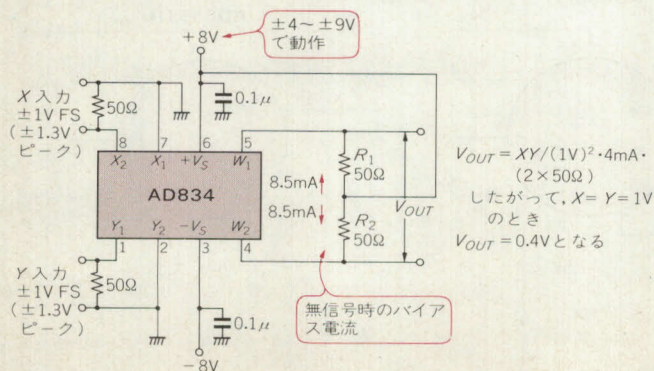
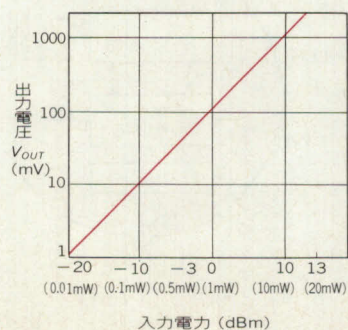
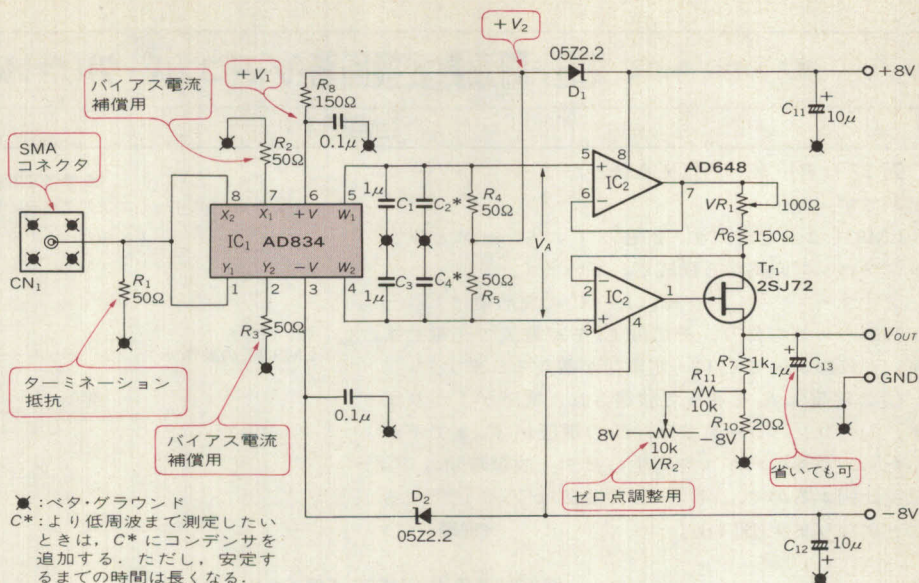
● RFパワーメータ

AD834を用いたRFパワー・メータを図15に紹介します．AD834の位相誤差は5MHz時に0.08°，50MHz時に0.8°ときわめて小さいので，高性能が期待できます．

高周波でのパワーはターミネーション抵抗での電力値で示します．ここでは R_1=50Ωにしています．したがって，V_{IN}=1V$_{RMS}$入力時のパワー P は，

$$P=V_{IN}^2/50\Omega=20\text{mW}$$

です．したがって，20mWのときに出力電圧 V_{OUT} を

〈図14〉AD834の基本回路

〈図16〉パワー・メータの直線性 (f=50MHz)

〈図15〉
RFパワー・メータ回路

$2V_{DC}$になるようにIC_2のゲインを決めます．

AD834の負荷抵抗R_4とR_5は50Ωですから，(2)式より$1V_{RMS}$入力時のAD834の出力電圧V_Aは0.4Vです．

C_1〜C_4はローパス・フィルタを形成しています．$C_1=C_2=1\mu F$で100kHzくらいまで測定できますが，もっと低周波(たとえば10kHz)で使用するときは，$10\mu F$のタンタル・コンデンサを付けるとよいでしょう．

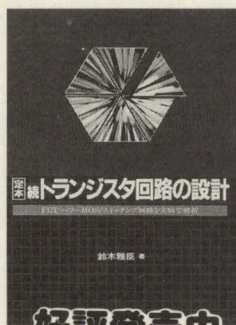
$V_A=0.4V$のとき$V_{out}=2V$にしますから，IC_2でのゲインGは，$G=5$にします．

$$G=R_7/(R_6+VR_1) \quad \cdots\cdots(3)$$

ですから，VR_1によって$G=4$〜7まで調整ができます．

VR_2はオフセット電圧調整用で，$\pm V_S(R_{10}/R_{11})$の調整範囲をもたせています．図の定数では±16mVです．

〈松井邦彦〉

(トランジスタ技術1991年4月号)

高速・高精度が得られる **電圧-周波数変換回路(*V-F*コンバータ)($f=V_{IN}$ (kHz))**

LM331

図17は専用IC LM331を使った*V-F*コンバータ回路です.

LM331は，定電流源，2組のコンパレータとフリップフロップ回路から構成されています.

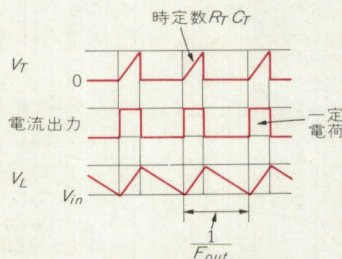
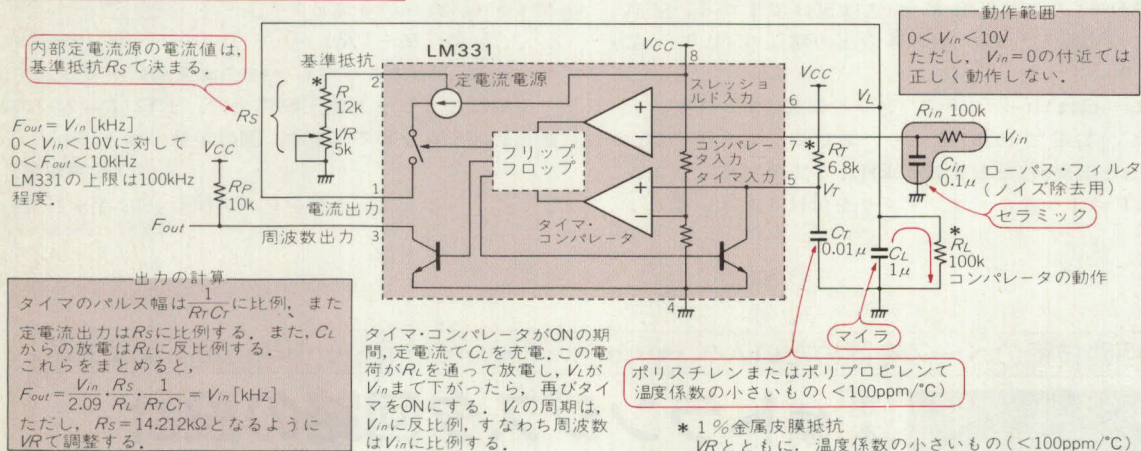
タイマ・コンパレータは，R_T・C_Tの充放電により一定幅のパルスを作り，その間C_Lを定電流で充電します．これによってC_Lに一定電荷が蓄えられます.

C_Lの電荷はR_Lを通って放電され，電圧が下がります．入力コンパレータでは，C_Lの電圧がV_{in}まで下がったら，つぎのパルスを発生します．放電時間はV_{in}に反比例するので，パルスの周波数はV_{in}に比例することになります(図18)．〈宮崎　仁〉

◆参考文献◆

(1) ナショナル・セミコンダクター，LM331データシート

(トランジスタ技術　1990年10月号)

〈図18〉 LM331の動作

〈図17〉 専用IC LM331を使った*V-F*コンバータ

積分器とコンパレータを組み合わせた **電圧-周波数変換回路*V-F*コンバータ)($f=50\cdot V_{IN}$(Hz))**

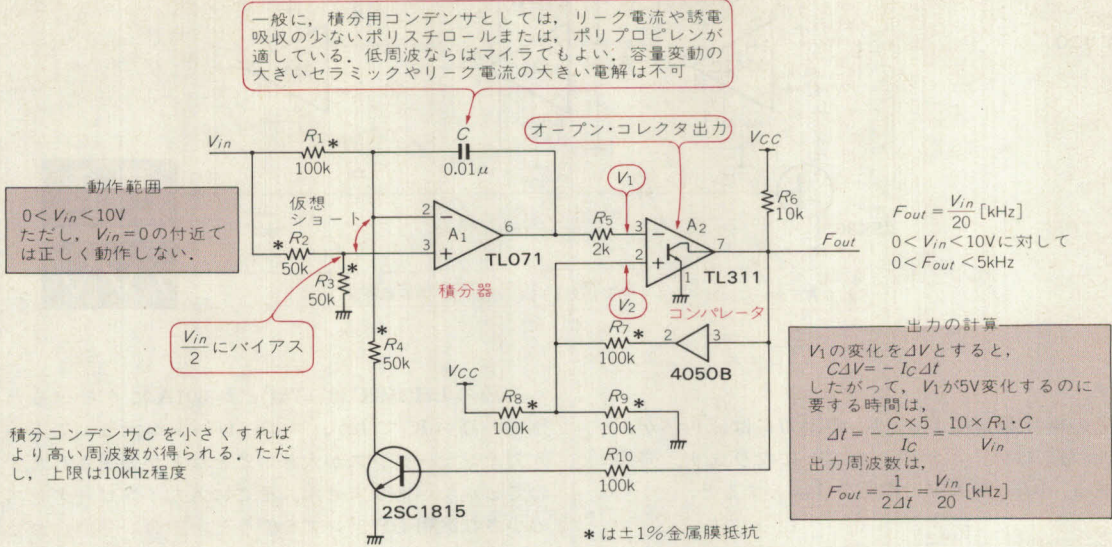
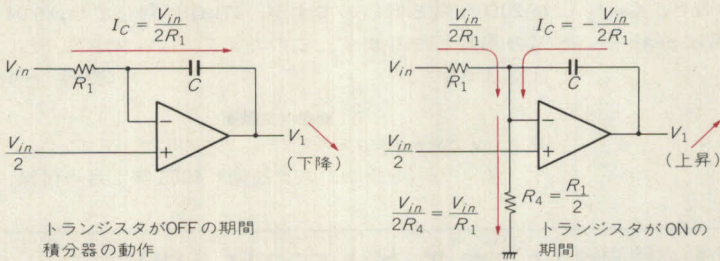
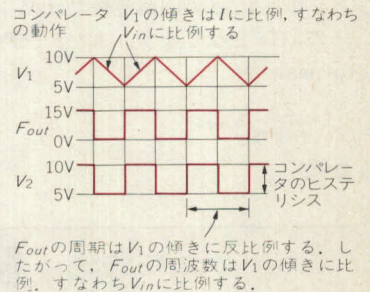
LM331

図19が積分器とコンパレータによる*V-F*コンバータ回路です．A_1は積分器です．トランジスタがOFFのとき一定電流$V_{in}/2R_1$で充電され，トランジスタがONになると同じ電流で放電されます(図20).

コンパレータA_2は，正帰還によってV^+とV^-の二つのスレッショルドをもちます．4050BはV^+とV^-の値を正確に設定するために必要なものです．積分電圧が上昇してV^+に達したらトランジスタがONになり，下降してV^-に達したらトランジスタはOFFになります.

これによって，コンパレータ出力は，V_{in}に比例する周波数の方形波となります(図21)．〈宮崎　仁〉

(トランジスタ技術　1990年10月号)

〈図19〉 積分器とコンパレータによるV-Fコンバータ回路

〈図20〉 トランジスタON/OFFによる積分器の動作の違い

〈図21〉 各部の動作波形

三角波と方形波が得られる高精度 電圧-周波数変換回路(*V-F*コンバータ)(f=7.5·V_{IN}(kHz))

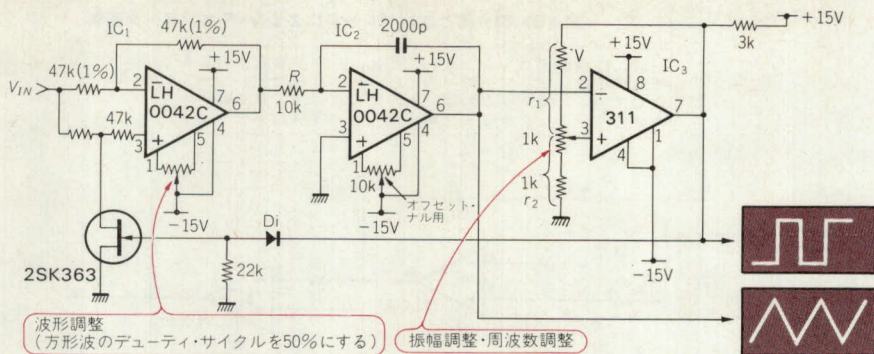
LH0042C, LM311

FET入力のOPアンプと，高速コンパレータの組み合わせで，精密なVCOが作れます(図22)．入力のLH0042は，ボルテージ・フォロワとインバータの切り替え器になっていて，次段の積分器に供給する絶対値が等しく，符号が反対で一対の電圧を作ります．

2段目は普通の積分器で，311は正帰還をかけてコンパレータとフリップフロップを兼用しています．この回路では，3½桁程度の広範囲なコントロールが可能です．

いまIC₃の出力が"H"レベルだとします．そうするとDiは逆バイアスされるので，FETのゲートはGNDレベルになり，FETはONします．これによってIC₁のIN⁺端子はGNDに落ちるので，IC₁は利得−1の反転増幅器として働きます．入力にV_{IN}が加えられているとすると，IC₁の出力は−V_{IN}になり，IC₂でこれが積分されて，IC₂の出力は(V_{IN}/CR)tとなります．$V_{IN}>0$とすると，IC₂の出力は時間とともに直線的に上昇していくことになるわけです．そしてIC₂の出力，すなわちIC₃のIN⁻端子電圧がIN⁺端子電圧よりも高くなるとIC₃の出力は"L"レベルになります．

IC₃の出力が"L"レベルになると，FETのゲートを負側にバイアスして，FETはOFFになります．そうするとIC₁のIN⁺端子はV_{IN}に等しくなるので，帰還抵抗に電流は流れなくなり，IC₁は利得1の非反転増幅器として働くようになります．そうするとIC₁の出力にはV_{IN}がそのまま現れ，IC₂の出力は−(V_{IN}/CR)tとなり，時間とともに直線的に下降していくことになります．そしてIC₂の出力がIC₃のIN⁺端子電圧よりも低くなると，IC₃の出力は"H"レベルにな

〈図 22〉
精密な VCO

ります．

以上の繰り返しにより，IC_2の出力には三角波が，IC_3の出力には方形波が現れることになります．発振周波数は，IC_3の最大出力電圧を V_{OM}とすると，

$$f_{osc}=\frac{V_{IN}}{4CR\cdot\frac{r_2}{r_1+r_2}\cdot V_{OM}}$$

となります．この回路定数では $V_{IN}=10V$ のとき，$f_{osc}=75kHz$ となります．また，三角波の振幅は peak-to-peak で，

$$\frac{2r_2}{r_1+r_2}V_{OM}$$

です．

初段の LH0042C は，741 とか 301A にくらべると価格の高い IC ですが，スルーレートが大きいこと，入力インピーダンスが大きいことなどが要求されますのでしかたがありません．そこに入力インピーダンスの小さな汎用 OP アンプを使うと，正負の利得合わせがめんどうになります．

アナログ・スイッチに使用している 2SK363 は，R_{ON} が 20Ω 程度と低いのですが，47kΩ に対しては，0.04%の誤差となります．このため，R_{ON}の大きな FET は使えません．

〈更科　一〉

◆参考文献◆

(1) ナショナル・セミコンダクター，リニア IC データブック．（トランジスタ技術　1985 年 1 月号付録）

タイマ IC 555 を用いた 電圧-周波数変換回路(V-F コンバータ)(f=800・V_{IN}(kHz))

NE555

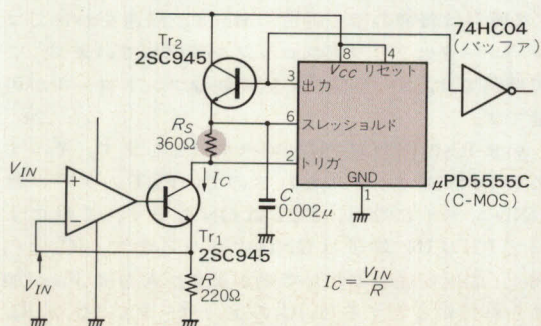
タイマ IC 555 を用いると簡単に V-F コンバータを作ることができますが，そのままではリニアリティがよくありません．そこで電圧-電流変換回路を組み合わせます．

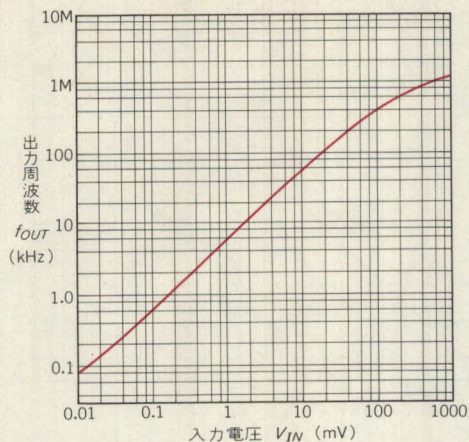
回路図を図 23 に示します．回路の動作は，Tr_1が常に C の電荷を放電させる方向に一定電流を流し続けます．放電の結果，トリガの電位が $V_{CC}/3$ 以下になると出力が “H” になって，C が $V_{CC}-0.6V$ までチャージされます．

通常の動作ではスレッショルドの電位が(2/3) V_{CC} 以上になると出力は “L” にもどりますが，C のチャージが短時間で行われるので，出力が “L” にもどる遅れ時間のうちに C はフルにチャージされます．ちなみに，この遅れ時間は内部のコンパレータとフリップフロップの遅れです．

出力が “L” にもどると，Tr_2のエミッタ-ベース間は逆バイアスとなり，C は Tr_1のコレクタ電流 I_Cのみによって放電されます．Tr_2のエミッタ-ベース間の耐圧から，V_{CC}は 5.5V までに制限されます．

結局，C がチャージされてから $V_{CC}/3$ まで放電されるまでの時間が Tr_1の I_Cに逆比例するので，低電流域では I_Cと周波数が比例するのです．式で表すと，

〈図 23〉 CMOS 555 の V-F 変換回路

〈図 24〉 μPD5555C の特性
〔図 23 の回路　$R_S=0$，$C=250$pF〕

〈図 25〉 μPD5555 の特性
〔図 23 の回路，$R_S=360\Omega$，$C=2000$pF〕

$$f=\frac{V_{IN}}{CR\left(\frac{2}{3}V_{CC}-V_{BE}\right)}$$

となり，図中の定数では $f \fallingdotseq 860\times10^3\cdot V_{IN}$ となります．電流が大きくなって充放電の時間が近くなると，比例関係がくずれ，周波数はのび悩みます．

図 24 は**図 23** の $R_S=0$，$C=250$pF としたときの特性です．低電流側でも直線性が悪くなっているのは，Tr_1のコレクタしゃ断電流 I_{CBO}や h_{FE}の低下による誤差と，Tr_2のエミッタ-ベース間逆バイアスのリーク電流，それにコンデンサ C 自身のリーク電流などが合計されたものです．

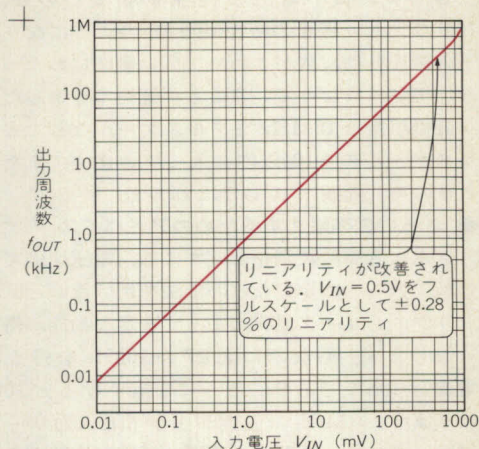



図 23 の回路では，周波数ののび悩みを補正するために R_Sを加え，C の値を 8 倍にして少し最高周波数を下げました．この結果，**図 25** のようにリニアリティが改善されました．

これによれば，0.5V (340kHz) をフルスケールとしたときに，フルスケールに対して±0.28 %の直線誤差となっています．R_Sを入れることによって，放電時間を $R_S\cdot C$ (図の値では 720ns) だけ短縮して補正作用を行っていますが，この値は $C=0$ としたときの発振周期に近いものになります．

また，この回路は V_{CC}の変動によって直接影響されます．電源電圧は基準電圧としての安定度が必要です．

〈中野正次〉

◆参考文献◆

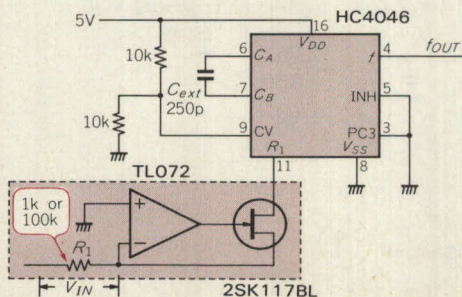
(1) 中野正次，アナログ回路のグレードアップ技法，CQ 出版社．

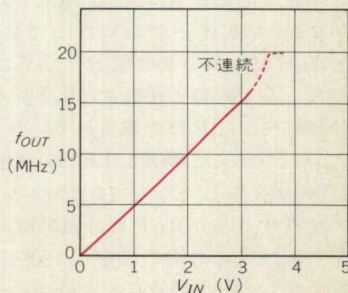
(トランジスタ技術　1988 年 3 月号)

10⁵の周波数レンジが得られる 電圧-周波数変換回路(V-F コンバータ)(f=10・V_{IN}(kHz))

2SK117BL

74HC4046 を用いると，高周波の V-F コンバータが簡単に作れますが，そのままでは周波数レンジが狭く，直線性もよくありません．そこで OP アンプを使った電圧-電流変換回路を作って，この電流で発振周波数を制御するようにするとこの欠点をなくすことができます．

回路図を**図 26** に示します．R_1の端子から流出する電流を FET と OP アンプを使って強制的に V_{IN}に比

〈図 26〉◀ 電流制御化した V-F コンバータ

〈図 27〉▶ 図 26 の特性
(74HC4046 使用)

例させます．この回路の実測特性を図27に示します．

さらに，微小電流の特性を取るために，R_1を100kΩとした場合の特性が図28のようになり，R_1端子の電流と周波数がきわめて広い範囲にわたって，ほぼ比例関係になっていることが確認できました．

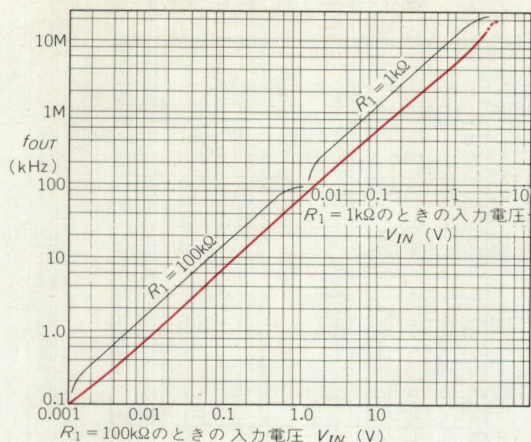
直線誤差は12MHzをフルスケールとしたとき，フルスケールの±1%以内に入っています．また，このときの可変範囲は10^5以上とれます．

● さらに広帯域化するためのアドバイス

さらに低周波数側をのばすには，電圧比例でなく，対数入力→指数変換などの手法を用いないとノイズやドリフト，リーク電流によって安定な動作が得られなくなります．ちなみに図27の100Hzを得るための電流は10nAであり，さらに2桁下げると100pAになります．CMOSは温度が上がると入力リーク電流が増えるので，高温での使用は低周波の特性を悪化させます．

全体の周波数を下げるには，単純にCの値を大きくすればよく，発振回路の遅れの影響が減少する分リニアリティが良くなります．逆に周波数を上げるためにCの値を小さくしても，最高周波数はその割には上がりません．また，リニアリティも悪くなります．

たとえば，$C=0$にしても最高周波数は38MHz程度で，図28の($C=250$pFのとき)2倍強ですが，Cの比率は浮遊容量を5pFとすると1/25であり，全面的にのび悩んでいることがわかります．最高周波数が上がらなくても最低側は上がりますから，可変範囲も

〈図28〉 R_1を変えたときの図14の特性(74HC4046使用)

狭くなります．

以上のことから，広帯域V-Fコンバータとしてはリニアリティを多少犠牲にしても，20MHzくらいまでが74HC4046のカバー範囲といえそうです．

このような電流制御方式は，標準版4046にも同様に適用できますから，コストと性能によって選択できることになります．〈中野正次〉

◆参考文献◆

(1) 中野正次，アナログ回路のグレードアップ技法，CQ出版社

(トランジスタ技術 1988年3月号)

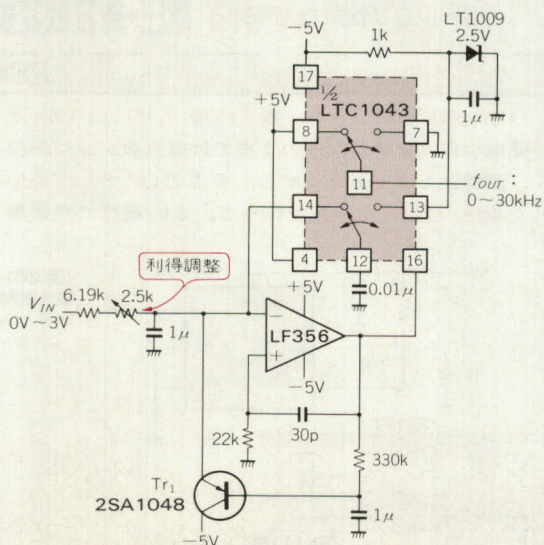
スイッチ・キャパシタ・フィルタを使ってリニアリティの優れた 電圧-周波数変換回路(V-Fコンバータ)($f=10 \cdot V_{IN}$(kHz))

LTC1043, LF356

OPアンプの反転回路の入力抵抗に相当するところに，スイッチト・キャパシタ・フィルタ(SCF)を用いるとF-Vコンバータができますが，逆に帰還抵抗のところにSCFを用いるとV-Fコンバータを作ることができます．

図29がその回路で，最初LF356のIN⁻端子が負であったとすると，その出力は正になっています．これがLTC1043の16ピンに接続されていますが，16ピンが正であると12ピンと13ピンがショートされていて14ピンがオープンになっています．そうすると0.01μFには負の基準電圧−2.5Vが接続され，0.01μFはほとんど瞬時に充電されます．そうしているうちにIN⁻端子の1μFは充電されていきIN⁻端子が0Vより大きくなった瞬間，LF356の出力は負になり，LTC1043の12ピンと14ピンがショートされます．

そうすると0.01μFには負の電荷が充電されているので，LF356のIN⁻端子の1μFの電圧を負に押し下げます．以上の繰り返しで発振が持続されます．一方

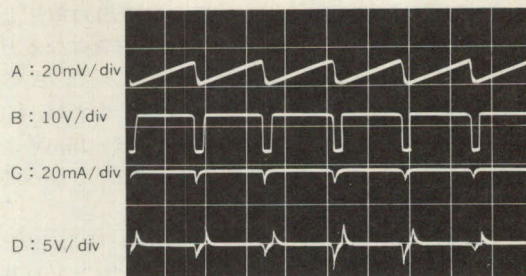
〈図29〉 V-Fコンバータの回路

LTC1043の11，7，8ピンのスイッチ状態は12，13，14ピンのスイッチングに同期しているので，結局11ピンの出力には入力電圧に比例した周波数が現れることになります．

LF356の出力からIN^+端子への30pFと22kΩによる正帰還は，出力が負になってIN^-端子を負に押し下げる動作を確実にするものです．これがないと，IN^-端子が完全に負にはならないうちに出力が正に戻ってしまい，発振が持続しなくなる可能性があります．

以上の動作を示した波形図が図30です．Aは LF356のIN^-端子電圧，BはLF356の出力電圧，Cは0.01μFに流れる電流，DはLF356のIN^+端子電圧です．

Tr_1は定常動作時は関係ありませんが，電源投入時に立ち上がらないという現象を防ぐものです．仮に電源投入時，LF356のIN^-端子が正だったとすると出力は負で，LTC1043の12ピンと14ピンがショートされていて，Tr_1がないといつまでたっても発振がスタートしません．このようなときTr_1があると，LF356のIN^-端子を強制的に負にして，発振スタート可能な状態とすることができます．

入力のゲイン調整用固定抵抗2.5kΩは，$V_{IN}=3V$を入力して$f_{OUT}=30kHz$になるようにします．これ

〈図30〉各部の波形

により，$V_{IN}=0〜3V$に対して$f_{OUT}=30kHz$が得られ，リニアリティは0.005%程度となります．温度ドリフトは入力抵抗(6.19kΩ+2.5kΩ *VR*)と0.01μF，および基準電圧に依存します．このため0.01μFには温度係数−120ppm/°Cのスチコンを用い，6.19kΩにはこれと反対の+120ppm/°Cの抵抗を用いるようにし，また基準電圧には温度係数15ppm/°CのLT1009を用いています．〈更科　一〉

◆参考文献◆

(1) リニアテクノロジー，LTC1043データシート．（トランジスタ技術　1988年1月号付録）

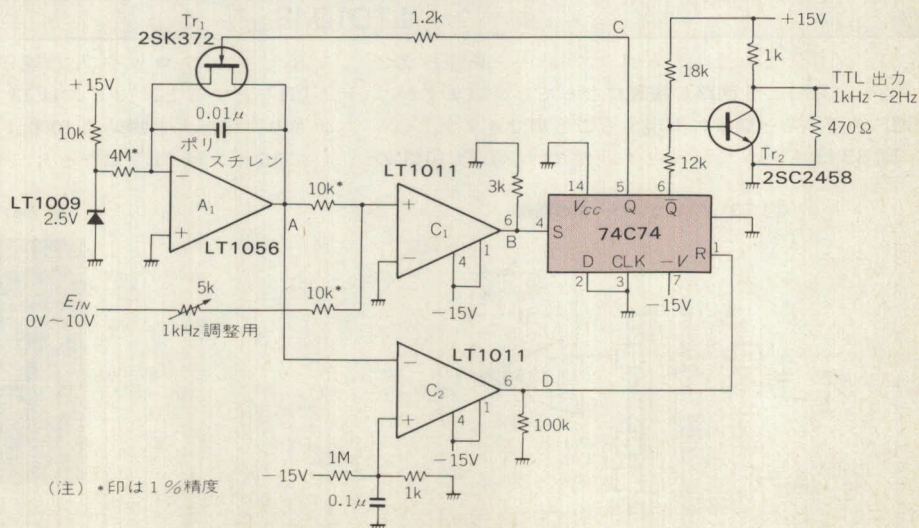
電圧と周波数が逆比例する

電圧-周波数変換回路(*V-F* コンバータ)

LT1056, LT1011

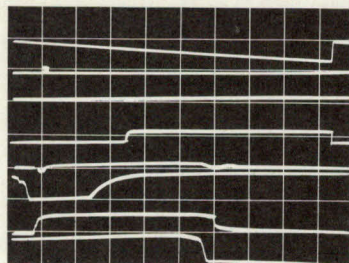
通常 *V-F* コンバータというと，電圧に対して周波数がリニアに変化するものですが，たとえばガス・センサや流量計など電圧の逆数に対して周波数がリニアに変化してほしいようなときもあります．本回路は，0〜10Vの入力電圧に対して，周波数が1kHz〜2Hzまで変化する *V-F* コンバータです．

本回路を図31に示します．A_1は積分器で，LT1009で作られた2.5Vの基準電圧を積分し，A_1の

〈図31〉
V-F コンバータの回路図

出力は時間とともに零電位から負の方向に大きくなっていきます．C_1はコンパレータで，A_1の出力電圧と入力電圧E_{IN}の合成で得られるIN^+端子が負になると，出力は“L”になります．C_2もコンパレータで，A_1の出力とIN^+端子電圧(＝－15mV)を比較しますが，C_1のIN^+端子が負になるときはA_1の出力は－15mVよりも低くなっているので，C_2の出力は“H”となっています．

これより，74C74(DFF)のセット端子は“L”，リセット端子は“H”となるので，Q出力は“H”となり，Tr_1をONさせて0.01μFの電荷を放電させます．これでA_1の出力が－15mVよりも高くなると，C_2の出力は“L”になります．しかし，このときすでにC_1の出力は“H”になっているので，Q出力は“L”となりFETをOFFさせ，ふたたびA_1は積分を開始します．以上の繰り返しで，この回路は発振を持続します．出力は74C74の$\overline{Q}$出力から取り出し，Q_2でTTLレベルに変換して送り出しています．

各部波形を図32に示します．AがA_1出力，BがC_1出力，Cが74C74のQ出力，DがC_2出力で，E～HはそれぞれA～Dの時間軸を500倍に拡大したものです．

ところで通常の*V-F*コンバータは，積分回路のスロープ(傾斜)を変えて発振周波数をコントロールするのがほとんどですが，本回路では積分回路のスロープは一定で，この積分回路出力と入力電圧の和をGNDレベルと比較しており，たがいに極性が逆なので積分期間は入力電圧に比例することがわかります．

たとえば入力電圧E_{IN1}のとき積分期間がT_1だったとして，入力電圧が2倍になると積分出力も2倍になる必要があるので，積分期間も2倍となり，周波数では1/2になることになります．すなわち入力電圧が2倍になったのに対して，出力周波数は1/2になったわけです．

〈図32〉各部の波形

調整は，入力電圧E_{IN}＝50mVを与え，このとき出力周波数が1kHzになるように5kΩ *VR*を回します．これでE_{IN}＝0～10Vに対して，出力周波数は1kHz～2Hzが得られ，精度は0.05%，温度特性は基準電圧(LT1009)，＊印のついた抵抗の温度係数が十分に小さければ積分コンデンサ0.01μFの温度係数が支配的になるので，ここにはスチコンを使うようにします．

〈更科 一〉

◆参考文献◆

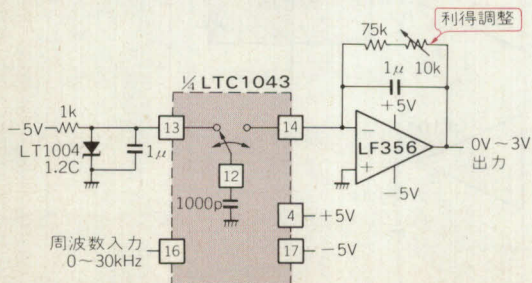
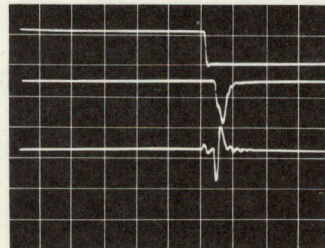
(1) リニアテクノロジー，LT1011 データシート．
(トランジスタ技術　1988年1月号付録)

スイッチ・キャパシタ・フィルタ LTC1043を使ったリニアリティの優れた 周波数-電圧変換回路(*F-V*コンバータ)($V=\frac{f_{IN}(kHz)}{10}$)

LTC1043

リニアリティの優れた*F-V*コンバータを作ろうとすると，けっこう回路が複雑になってしまいますが，SCFを用いると簡単に実現することができます．

図33は*F-V*コンバータ回路です．LTC1043の16ピンがクロック入力端子で，最初このピンが“H”とすると，12ピンは13ピンとショートされており，ほとんど瞬時に1000pFは充電されます．つぎに16ピンが“L”になると，そのネガティブ・エッジ

〈図33〉F-Vコンバータの回路

〈図34〉各部の波形

で12ピンは14ピンとショートされ，1000pFの電荷は電流となって，すばやくLF356のフィードバック・ループにある1μFに流れます．その瞬間はこの電流によりLF356の出力は負になりますが，LF356の動作が追いつくと，負帰還作用でIN⁻端子が0Vになるまで出力は今度は正になります．

このようすを表したのが図34で，Aが16ピンの電圧，Bが1000pFに流れる電流，CはLF356の出力です．ただしCのみACカップルした波形なので，DC成分は出ていません．以上の動作を繰り返すと，LF356の出力は帰還コンデンサの1μFで平均化され，LTC1043の16ピンに入力されるクロック周波数に比例した電圧となります．

LF356の帰還抵抗はDCゲインを決めるものです．クロックに30kHzを入力したとき，出力が正確に3Vになるように10kΩの半固定抵抗を調整すると，0〜30kHzの周波数に対して，0〜3Vの出力電圧が得られることになり，リニアリティは0.005%程度が得られます．

温度ドリフトは1000pFのコンデンサと，LF356の帰還抵抗，および基準電圧(13ピン電圧)に依存します．そのため，1000pFには温度係数が−120ppm/°Cのスチロール・コンデンサを使い，75kΩの抵抗には反対の温度係数+120ppm/°Cをもったものにします．また基準電圧を作り出すのには，バンド・ギャップ基準電圧IC(20ppm/°C)を用いています．

なお，入力周波数は，特にデューティ・サイクル=50%である必要はありませんが，充電の都合上，最小100nsのパルス幅が必要です．

〈更科 一〉

◆参考文献◆

(1) リニアテクノロジー，LTC1043 データシート．

（トランジスタ技術　1988年1月号付録）

高速コンパレータを用いた

ECL↔TTLレベル変換回路

NE527N

NE527(シグネティックス)は15nsの高速コンパレータで，電源には正負の電圧を必要としますが，かならずしもバランスしている必要はありません．ただし負電源はグラウンドに対し，少なくとも−6V以下でなければなりません．

図35はECLレベルのロジック回路とTTLレベルのロジック回路を結ぶためのインターフェースです．標準のECLロジックの出力振幅は−0.8Vから−1.8V(室温)なので，ここでは電流電圧を負側にシフトしてそれを対応させています．

また逆にTTLレベルからECLレベルの変換を行うのが図36です．

ここでは高速スイッチングのために，ECLロジックで要求されている値よりもわずかに出力電圧が低くなっています．そこで，R_2とダイオードによってゲート供給電圧と，出力電圧を0.7Vシフトさせています．

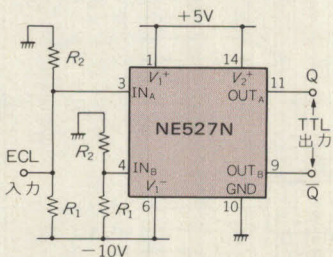
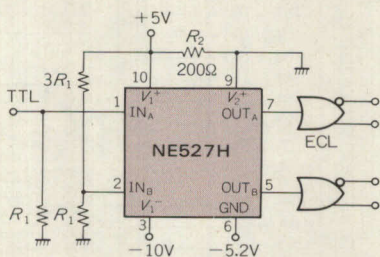
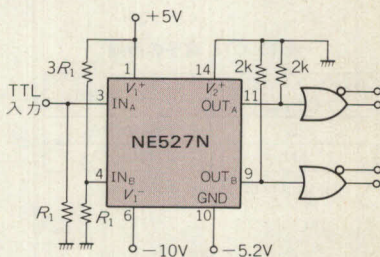
また図37のような抵抗によるプル・アップの方法もありますが，この場合スピードはやや遅くなります．

〈更科 一〉

◆参考文献◆

(1) フィリップス・シグネティックス，NE527H データシート

（トランジスタ技術　1988年1月号付録）

〈図35〉ECL→TTL変換

〈図36〉TTL→ECL変換

〈図37〉TTL→ECL変換

MB88331を使って簡単にできる

20チャネル3V↔5Vロジック・レベル変換回路

MB88371

電池動作の携帯用パソコンなどでは，動作時間を長くするために消費電力を少しでも減らす方向の回路設計が要求されます．ロジック回路の電源電圧を5Vから3Vに下げると，消費電力はほぼ半減できます．

しかし，既存の周辺機器は5V電源(5V系)で動作するよう設計されており，なんらかのインターフェース回路が，3V電源(3V系)と5V系の間で必要になります．

● MB88371の機能

今回紹介するMB88371(富士通)は，3V系ロジックと5V系ロジックの双方向インターフェース回路を20ch内蔵した，CMOSレベル・コンバータです．

図38にブロック図を示します．

8chのブロック2系統からなり，各ブロックを独立にコントロールすることができます．このため入出力関連のコントロールは，たとえば図39のように，5V系のCPUから3V系のメモリを使用する場合は，1個目の8chブロックでメモリのアドレス信号を，2個目の8chブロックでデータ信号を，残りの4chブロックをCE/OE/CSなどの制御信号に割り振って使用できます．また，CTL端子による信号方向は，表1のようになります．

5V系の端子には保護回路が付加しており，5V系と3V系の電源をまったく別々にON/OFFしてもICが破壊しないようになっています．

5V側の出力ドライブ能力はシンク電流＝6mAと大きく，セントロニクス・インターフェースではドライバを介することなく，ラインを直接駆動できます．

● アプリケーション

ノート・パソコンなどで，周辺ICを含めたCPUボードを3V動作させる場合の，プリンタ・インターフェースへの応用を考えてみました．

事実上，現在のプリンタはセントロニクス・インターフェースが標準で，プリンタ側には36ピン・コネクタが用意されています．

しかし，実際に必要なのは，DATA，$\overline{\text{STROBE}}$，BUSY，$\overline{\text{ACK}}$の4種類で，その他の信号線はプリンタ・メーカによってさまざまのようです．

BUSY信号と$\overline{\text{ACK}}$信号は同じタイミングでアクティブとなるため，$\overline{\text{ACK}}$信号を使用しなくてもハンドシェイクが行えます．また，たいていのプリンタのコネクタには＋5Vを出力しているピンがあるので，ここから5V側の電源を供給することができます．

図40に回路例を示します．

5V系のシステムでは，CPUから8255Aを介して，セントロニクス・インターフェースのコネクタにつなぎます．しかし，3V系のCPUで同じことをする場合，8255Aは5Vでしか動作しないため，使用できま

〈図38〉MB88371のブロック図

〈表1〉CTL端子の機能

コントロール入力 CTL_m	信号方向
L	PB_n ⇨ PA_n
H*	PB_n ⇦ PA_n

＊：Hレベルは $V_{CCB}+0.3V_{(max)}$

〈写真1〉MB88371の外観

せん．そこで，MB88371 でレベル・コンバートをします．

CPU と 8255A 間のデータ送受信には，(PB_{00}～PB_{07}) と (PA_{00}～PA_{07}) を使用します．データの伝送方向の制御は RD 信号を反転させて CTL_0 で行います．

制御信号はそのままパラレル I/O に入力されるよう，CTL_1 と CTL_2 は GND に落とします．

8255A 相当のパラレル I/O で，3V 動作が可能なものがあれば MB88371 とパラレル I/O を入れ替えてもよいでしょう．5V 側の端子には，保護回路が内蔵されており，ドライブ能力も十分にあるので，直接コネクタに接続してもなんら問題はありません．

● 電源電圧 3V 化への展望

現在，論理 LSI の電源電圧については 5V から 3V または 3.3V への移行が具体的に始まっています．

これは，①消費電力の削減，②信号振幅が小さくなることによる放射雑音の低減，③半導体素子の低電圧動作による信頼性(寿命)の向上といったメリットが注目されているためです．

このような電源電圧の移行期に当たって，既存の 5V 系と 3V 系の機器の混在は避けがたく，暫定的な解決手段として，この IC は有用かと思われます． 〈佐藤武志〉

◆参考文献◆

(1) 富士通，MB88371 データシート．

(トランジスタ技術　1991 年 9 月号)

〈図 39〉 5V 系 CPU と 3V 系メモリとのインターフェース例

〈図 40〉 セントロニクス・インターフェースへの応用例

＊：コネクタ測の端子(D_0～D_7，$\overline{STROBE}$，BUSY)は 10kΩ で V_{CCA} にプルアップする．

知っておきたいOPアンプとアナログ・スイッチの型番

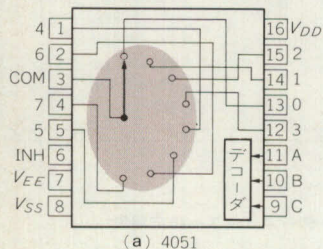
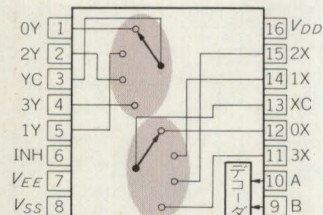
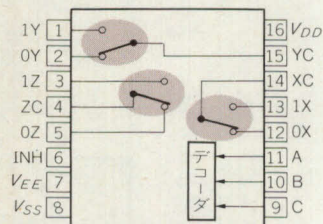
● 信号を増幅するにはOPアンプ…2～3品種知っていれば十分

ディジタルICの代表がTTLだとすれば，アナログICの代表はOPアンプです．OPアンプの用途はというと信号を増幅すること，例えばマイクロフォンなどのセンサからの数mVの信号を数Vオーダに増幅したりするときに使います．

OPアンプはたんに信号を増幅するというだけですから，多くの機能をもつディジタルICなどにくらべるとずっと少ない品種でよさそうなものですが，これまたトランジスタ並みの多品種模様です．何がそんなに違うのかというと，増幅する際の忠実度の差がいろいろと多品種を生み出しているのです．でも，OPアンプもトランジスタと一緒で，特別なことをする気がなければ代表的な何品種さえ知っていれば困ることはありません．よく使われているものを**表1**に示しておきましょう．

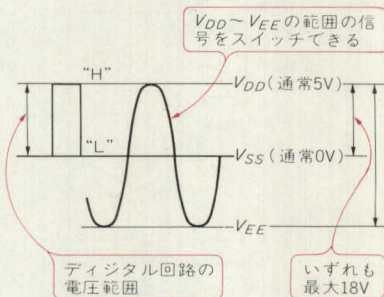
● よく使うアナログ・スイッチはCMOSとJ-FET

アナログ・スイッチを使いやすさから選ぶと，CMOSの標準ロジック・シリーズから生まれた4051，4052，4053が代表的です．この構成を**図1**に示します．

〈図1〉代表的なアナログ・スイッチIC

(a) 4051

(b) 4052

(c) 4053

制御入力				ONするチャネル		
A	B	C△	INH	4051	4052	4053
L	L	L	L	0	0X,0Y	0X,0Y,0Z
H	L	L	L	1	1X,1Y	1X,0Y,0Z
L	H	L	L	2	2X,2Y	0X,1Y,0Z
H	H	L	L	3	3X,3Y	1X,1Y,0Z
L	L	H	L	4	—	0X,0Y,1Z
H	L	H	L	5	—	1X,0Y,1Z
L	H	H	L	6	—	0X,1Y,1Z
H	H	H	L	7	—	1X,1Y,1Z
*	*	*	H	すべてOFFです		

△4052は除く
*H,Lに関係しない

(d) 動作真理値表

(e) 扱える信号範囲

これらのアナログ・スイッチは，ON/OFFを制御するディジタル信号をコントロール端子に加えれば，それによってON/OFF(実際は数100Ωのオン抵抗，数MΩのオフ抵抗)を行います．

「CMOSのアナログ・スイッチは嫌いだ！」という人もいます．そんな人は，悪戦苦闘(たのしみ)しながら“これぞアナログ技術の粋”という感じで，カスタムな高性能アナログ・スイッチを作っています．これには，ごく普通のJ-FETが使われています．国産では東芝がJ-FETを頑張って作っているようです．**表2**に，アナログ・スイッチ用J-FETの主なものを示します．　**〈小林芳直〉**

(トランジスタ技術　1989年5月号)

〈表2〉アナログ・スイッチ用J-FETの特性(東芝)

型　名	V_{GDS}	オン抵抗	入力容量
2SK362	−50V	80Ω	13pF
2SK363	−40V	20Ω	75pF
2SK364	−40V	50Ω	30pF

〈表1〉OPアンプもこのくらい知っていれば十分です

	TL081C	TL082C	TL084C	4558	OP07
特　徴	FET入力 1回路	FET入力 2回路	FET入力 4回路	バイポーラ，低雑音2回路	低オフセット電圧
入力オフセット電圧	5mV	5mV	5mV	0.5mV	60μV
入力バイアス電流	30pA	30pA	30pA	40nA	2nA
ゲイン1になる周波数	3MHz	3MHz	3MHz	3MHz	0.6MHz
スルーレート	13V/μs	13V/μs	13V/μs	1.9V/μs	0.3V/μs

特性はtyp値を示してあります．ここに示したOPアンプは，もうかなり大量に使われているので低価格です．JFET入力型を使っておけば，スピードも適度にあるし回路設計上の細かい注意点が，かなりクリアできます．

設定した抵抗値の範囲でブザーが鳴る

抵抗値チェッカ

LM339

許容誤差5％の抵抗の中には，その抵抗値が表示値の本当に5％あるものから，1％以下しかないものまでが混じって販売されています．とくにアナログ回路では，しばしば正確な値の抵抗が必要になることがあります．そのような場合にはディジタル抵抗計などで測定し，選別しなくてはなりません．

ここで紹介する抵抗値チェッカは，基準抵抗と比較して測定抵抗が設定されている許容誤差内に入っていればブザー音がし，そうでないものはブザーが鳴らないというものです．

許容誤差範囲内は VR によって±0％～±5％まで任意に設定できますので，これにより一目ならぬ一耳で希望する抵抗の選別ができます．

● 抵抗値チェッカの原理

図1に抵抗値チェッカの全回路図を示します．電源は±1.5V の単三電池で動作します．

図1でコンパレータ A_1，A_2は V_Cの電圧が V_L，V_Hの電圧の範囲内に入っていれば，出力が“H”レベルとなるウィンド・コンパレータです．出力が“H”レベルのとき，コンパレータ A_3は発振します．

このようすを実際に例を示して計算をしてみます．

まず，＋－間電圧＝3V，基準抵抗＝1000Ω とします．そして，許容誤差可変 VR を5％側へ回し切った状態で V_L，V_Hの電圧はつぎのとおりです．

$V_L=1.462$V（小数点4桁以下切り捨て）

$V_H=1.537$V

つぎに，R_X間に基準抵抗より－5％の誤差をもつ950Ω の抵抗を接続するとそのときに V_Cの電圧は，

$V_C=1.461$V

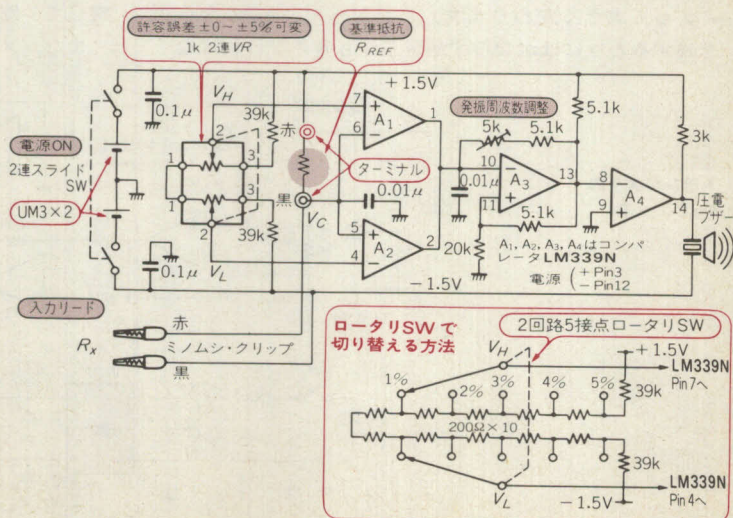
となり，同様に＋5％の誤差をもつ1050Ω の抵抗を接続すると，

$V_C=1.536$V

となります．いずれもわずかな差はありますが，十分な範囲内に入っていることがわかると思います．

● 製作のポイント

今回は試作ということもあり，許容誤差設定用に

〈図1〉 抵抗値チェッカ全回路

1kΩ2 連 *VR* を使用しましたが，多連の *VR* にはギャンギング・エラーといって相互間に抵抗値のばらつきがありますので，図 1 に示すように，200Ω 抵抗と 2 回路 5 接点ロータリ SW を使用した回路を用いたほうが，より実用的だと思います．2 連 *VR* を使用する場合は，たがいの抵抗値がそろったものを使用してください．また，許容誤差の目盛りは実際に測定して印を付けてください．

基準抵抗ターミナルはジョンソン・ターミナルなどでよいと思います．R_X入力リードには，ミノムシ・クリップを使いましたが，大量の抵抗を選別する場合，もう少し速く接続のできるものがよいと思います．

アナログ回路では正確な値の抵抗が必要になると述べましたが，ここで使用している 39kΩ の抵抗 2 本も，抵抗値がそろっていないと困ります．〈藤田　稔〉

◆参考文献◆

(1) トランジスタ技術 SPECIAL No.12，特集 入門ハードウエア手作り測定器のすすめ
（トランジスタ技術　1985 年 9 月号）

簡単な回路でできる h_{FE} チェッカ

TL084CN

小信号トランジスタで増幅回路を組む場合，h_{FE}を測定することにより最適のコンプリメンタリ・ペアを見つけることができると便利です．

そこで，h_{FE}のリニアリティのチェック（I_Cの違いによる h_{FE}の変化）も可能なように，ベース電流の切り替え機能のある h_{FE}チェッカを紹介します．

● h_{FE}チェッカの原理

直流で測ったトランジスタのエミッタ接地電流増幅率，つまりコレクタ電流 I_Cをベース電流 I_Bで割った値（I_C/I_B）が h_{FE}です．

一般に，スイッチング用あるいはパワー用トランジスタは大電流で使うために，小信号用のパラメータだけでは設計できません．しかし，大きな電圧と電流で h_{FE}を測ろうとすると，そのバイアスによる電力で発熱してしまいますので，非常に短い時間だけ電流を流してパルス的に測ることになります．これがパルス h_{FE}です．

h_{FE}，パルス h_{FE}のいずれもバイアス，とくに電流によって大きく変わります．したがって，h_{FE}の大小を論ずるときにはかならず測定条件も考えなければなりません．

小電流で使うトランジスタの h_{FE}は，少ない電流で速く立ち上がり，大電流のところで低下してしまう傾向があるのに対し，大電流用のトランジスタは立ち上がりが遅い代わりに，大電流のところまで h_{FE}が低下しないように，リニアリティをよくするように設計されています．

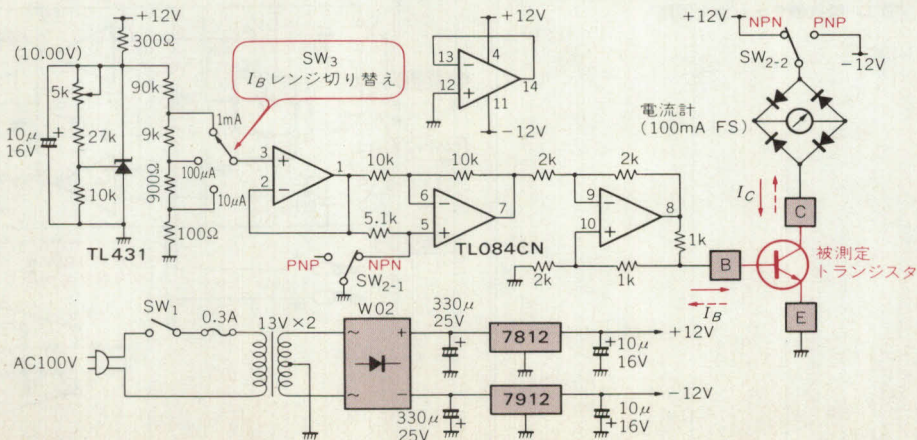
● h_{FE}チェッカの回路

図 2 は本器の回路で，ベース電流として一定電流（1mA，100μA，10μA）を流した状態でコレクタ電流を測定し，ベース電流で割って h_{FE}を求める方法のものです．

PNP と NPN の切り替えは，コレクタ電圧の極性を切り替えると同時に基準電圧の極性を反転させ，ベース電流の極性を反転させています．

コレクタ損失が大きくなるような測定の場合は，できるだけ短時間ですませるようにしないと，最悪の場合，トランジスタを破壊する可能性もありますので注意してください．

また，メータ式の電流計のかわりに，ディジタル・

〈図 2〉
トランジスタの h_{FE}チェッカ

マルチメータの電流レンジを使用すれば，さらに便利なものとなるでしょう．〈坂本勝己〉

◆参考文献◆
(1) テキサス・インスツルメンツ，リニア・サーキット・データブック'90

（トランジスタ技術　1985年9月号）

V_{CE}とI_Cを測定できる h_{FE}チェッカ

TL072，TL074，MC1494

最近のテスタの中には，h_{FE}が測れるものもあるようですが，コレクタ電流などの測定条件を変えることはできません．h_{FE}はコレクタ-エミッタ間電圧(以下V_{CE})やコレクタ電流(以下I_C)の関数であり，実際使用する条件で測定する必要があります．

そこでV_{CE}およびI_Cを単独で設定し，h_{FE}の値を直流電圧で出力するh_{FE}測定ツールを考えてみました．I_Cは1mA単位で1m～39mAまで，V_{CB}は1V単位で1m～19Vまでディジタル・スイッチで設定することができ，h_{FE}の測定範囲は10～1000です．

● 本器の動作原理

トランジスタのh_{FE}を測るには，コレクタ電流I_Cとベース電流I_Bをそれぞれ測定し，その比I_C/I_Bを求めればよいわけです．ある設定されたI_Cに対するh_{FE}を求める場合，必要なI_Cが流れるようにベースに電流を流し，その電流I_Bを設定したI_Cで正規化します．そして，その逆数を求めればh_{FE}が得られます．これが本器の動作原理です．

図3がベース電流測定部の回路図です．I_CおよびV_{CE}を設定された値に一定に保ち，そのときのI_BをI_Cで正規化して電圧V_Bとして出力します．IC_{1-a}はI_Cを一定に保つためのI_Bコントロール回路で，IC_{1-b}はV_{CE}を一定に保つための回路です．

R_1～R_6はI_C検出抵抗で，この端子電圧が一定になるように，I_B検出抵抗(R_7～R_{12})を通してIC_{1-a}より被測定トランジスタにI_Bを供給しています．S_{1-a}～S_{1-d}は1mAの桁の電流を設定するディジタル・スイッチでS_{2-a}～S_{2-d}で10mAの桁を設定します．表1に1mAの桁を設定するS_1の動作のようすを示します．4本の抵抗を適当に並列接続することにより，1m～9mAまで任意の電流を得ています．

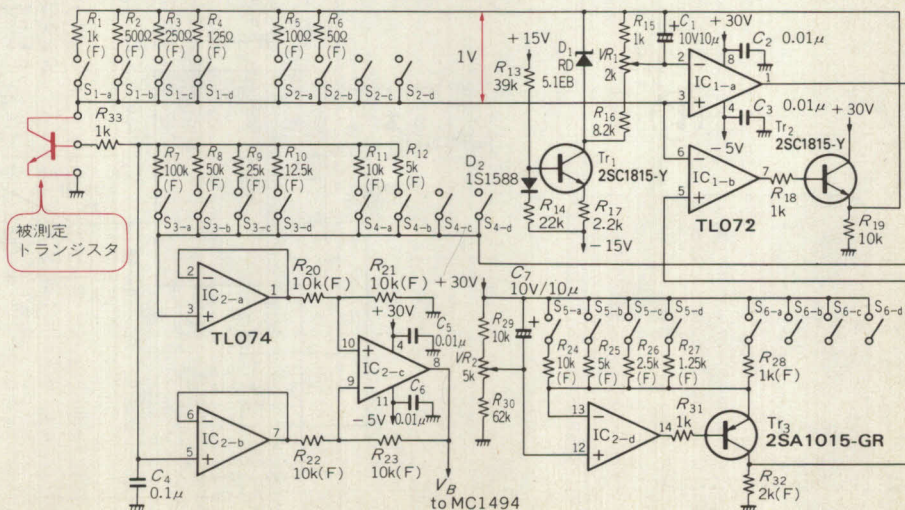
I_Bはベースに直列に抵抗を入れ，その端子間電圧を測定すれば求められます．そして，このI_B検出抵抗を，I_Cに反比例して変えればその端子間電圧はI_Cにより正規化され，h_{FE}が変化しなければI_Cを変化させてもこの端子間電圧は変化せず，h_{FE}に対応した値となります．このようすを図4に示します．

R_7～R_{12}がI_B検出抵抗です．S_{3-a}～S_{3-d}およびS_{4-a}～S_{4-d}をI_Cの設定に合わせて切り替えることにより，合成抵抗を変化させ，その端子間電圧をI_Cで正規化しています．

D_1はI_Cを一定にするための基準電圧を作ります．D_1のカソード電圧がV_{CE}の設定値により変化するので，Tr_1により定電流動作をさせています．

IC_{1-b}は，被測定トランジスタのコレクタ電圧が，あらかじめ設定したV_{CE}と常に等しくなるように，前記I_C設定回路の電源電圧をコントロールしています．

IC_{2-d}は，このV_{CE}を設定するための回路です．定電流回路を構成し，R_{32}へ流す電流を変えることにより所定のV_{CE}を得ています．

〈図3〉h_{FE}測定ツールの測定部回路

S_{5-a}～S_{5-d}が1Vの桁を，S_{6-a}～S_{6-d}が10Vの桁を設定するためのディジタル・スイッチです．この組み合わせによりR_{24}～R_{28}を適当に合成し，必要な電流を得ています．

IC_{2-a}～IC_{2-c}は，I_B検出抵抗の端子間電圧を，GNDからの電圧に変換するための差動増幅回路です．

この出力V_Bは，I_Cにより正規化されたI_Bに対応した電圧で，この値の逆数がh_{FE}に対応します．本器では$h_{FE}=100$のとき，$V_B=1V$になるように設定しています．

図5は，V_Bの逆数を得るための割算回路部の回路図です．IC_3は電流出力型のアナログ乗算器ですが，これを使って除算回路を構成しています．

入力電圧V_Bと出力電圧V_{hFE}の関係を，$V_{hFE}=1/V_B$になるように定数を定めたので，$V_B=1V$，つまり$h_{FE}=100$のとき出力電圧V_{hFE}は1Vになります．h_{FE}が10のときはV_{hFE}は0.1Vに，またh_{FE}が1000のときは10Vになります．

IC_3の最大入力電圧は±11Vなので，過大入力が印加されないようにD_3およびD_4により保護しています．10ピン端子つまりV_Bの最大値が11V，9ピン端子つまり$-V_{hFE}$が−11Vなので，本器のh_{FE}の測定範囲は約10～1000までとなります．

● 調整および使用部品

まず，I_C定電流回路の調整です．VR_1によりIC_{1-a}の反転入力端子2ピンとTr_2のエミッタ間の電圧を1Vに合わせます．これにより，$I_C=1/R_C$（R_C：I_C検出抵抗の合成値）となります．

つぎに，V_{CE}設定回路です．VR_2により，IC_{2-d}の非反転入力端子12ピンと+30Vの間が5Vになるように調整します．これにより，$V_{CE}=10/R_{VCE}$（R_{VCE}：V_{CE}設定抵抗の合成値）となります．

割算器の調整は以下の手順で行います．

① R_{46}のVR_6側をGNDに接続し，IC_3の10ピンに外部から直流分5.5V，振幅$9V_{P-P}$の正弦波（1～10V）を入力する．出力に正弦波成分がなくなるようにVR_5を調整する．

② R_{46}のVR_6側をGNDにしたままで，10ピンに直流10Vを加える．出力が0VになるようにVR_3を調整する．

③ R_{46}のVR_6側と10ピンとを接続し，上記①と同様に正弦波を入力する．出力に正弦波成分がなくなるようにVR_4を調整する．

④ 10ピンに直流0.1Vを加え，出力電圧が10VになるようにVR_6を調整する．

以上で調整は終了です．

なお，S_1～S_6はディジタル・スイッチで，0～9までの設定値に対して，4ビットの2進化された出力が得られるものです．

最後に測定範囲の拡大について考えます．本器は小

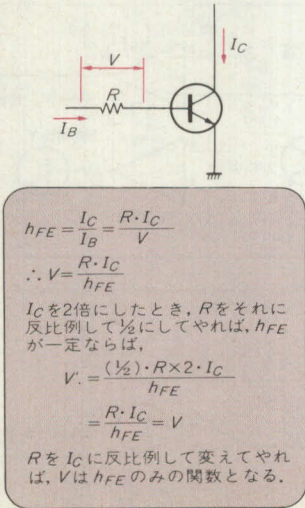
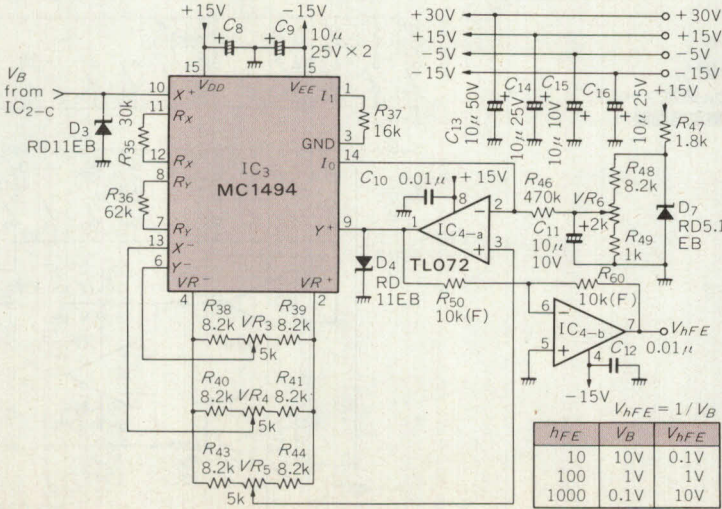
〈表1〉ディジタル・スイッチで抵抗を合成する

設定値	S_{1-a}～S_{1-d}のON/OFF				合成抵抗 R	定電流出力 $I=\frac{1V}{R}$
	a	b	c	d		
	1kΩ	500Ω	250Ω	125Ω		
0	0	0	0	0	∞〔Ω〕	0〔mA〕
1	1	0	0	0	1000	1
2	0	1	0	0	500	2
3	1	1	0	0	333	3
4	0	0	1	0	250	4
5	1	0	1	0	200	5
6	0	1	1	0	167	6
7	1	1	1	0	143	7
8	0	0	0	1	125	8
9	1	0	0	1	111	9

〈図4〉ベース抵抗をコレクタ電流で正規化する

〈図5〉ベース電圧の逆数を得るための割算回路

h_{FE}	V_B	V_{hFE}
10	10V	0.1V
100	1V	1V
1000	0.1V	10V

信号用トランジスタを対象にしましたので，I_Cは1m〜39mAとしましたが，I_C検出抵抗の組み合わせを増やせばAオーダまで可能です．そのときにはTr₃のコレクタ損失や電源の容量などに注意してください．また，低電流域への拡大も可能ですが，その場合I_Bが小さくなるため，OPアンプのバイアス電流やノイズに注意してください．

V_{CE}は19Vまでにしてありますが，これはOPアンプの電源電圧および入力電圧範囲の制限によります．IC_1〜IC_2にLM344のような高電源電圧OPアンプを使うか，フローティング電源方式にすればV_{CE}を高くすることができます．

〈村上明久〉

◆参考文献◆

(1) テキサス・インスツルメンツ，リニア・サーキット・データブック'90

（トランジスタ技術　1985年9月号）

非常に簡単な構成のI_{DSS}チェッカ

78L10

FETのI_{DSS}は$V_{GS}=0$Vのドレイン電流です．この値を測定しておくと回路設計のときに便利です．

とくに差動アンプのように特性のそろったFETを使う必要のある場合，I_{DSS}をそろえておけばだいたい特性は同じと考えてさしつかえありません．

図6がI_{DSS}チェッカの回路図です．回路を簡単にするためにNチャネルFETの測定専用にしました．

006P電池を2本シリーズで使って18Vを作り出し，3端子レギュレータ(78L10)で10Vを作り出しています．これに10mAの電流計を入れて，被測定FETのドレインに電圧を印加しています．ゲートとソースは短絡して，マイナス電源につないでいます．

主要な部品は10mAの電流計，スイッチ，電池という簡単なものです．FETを接続するソケットはICソケットを流用します．接触不良を防ぐために金メッキしたものを使いました．

電流計はレンジを切り替えて，フルスケール10mAまたは30mAとして使用します．

I_{DSS}はFETが飽和領域に入っている限り，V_{DS}にはほとんど依存しませんが，FETの種類によっては耐圧が10Vないものもあるので注意してください．

この回路では，NチャネルFET専用としていますが，PチャネルFET用とするには，電池と電流計の極性を反対にして，3端子レギュレータをマイナス用(79L10)にするだけです．3SJタイプの測定をしなくてもよいならば，図6の回路の一部を変更して，図7のようにすれば2SJタイプの測定もできるようになります．

〈鈴木憲次〉

◆参考文献◆

(1) ナショナル・セミコンダクター，78L10データシート

（トランジスタ技術　1991年1月号）

〈図6〉I_{DSS}チェッカの回路図

〈図7〉2SJタイプの測定

D
G₂
G₁
S
Pch
Nch
S
G
D
2SJタイプFET

NチャネルFETとは，ソースとドレインを入れ替えることによって，ソースを＋電源に，ドレインを－電源につなぐ．

スイッチにより，ゲートを＋電源につなぐ．

1/fノイズの大きさを判定する

OPアンプ・ノイズ・チェッカ

AD580, LF353

センサなどの微小信号を増幅する増幅器の初段にOPアンプを用いる場合は，低ドリフト，低ノイズのものが必要となります．

また，信号源が高インピーダンスですと，電流性のノイズ分が増加し，使用できるOPアンプはさらに制限を受けます．

オフセット・ドリフトは，ゼロ点補正回路など回路上の工夫により補正することもできますが，OPアンプの素子ノイズの低減は不可能です．

増幅器の出力に現れるノイズのうち，増幅器の一次遅れ時定数により高周波成分は除去されますが，低周波成分はそのままふらつきとして出力に現れます．そして，OPアンプのノイズは1/fノイズといって超低周波成分ほど大きいのでさらにやっかいです．

ノイズ量を保証したOPアンプも市販[2]されていますが高価です．バイポーラの高精度OPアンプ(OP07など)は電圧性ノイズは少なく個々のばらつきも小さいのですが，電流性ノイズはFET入力に比較して100～1000倍と大きくなります．

信号源が高インピーダンスの場合は，FET入力OPアンプのほうが有利となりますし，高抵抗によるノイズも増大しますので，安価で標準的に使われているBi-FET(ナショナル・セミコンダクターの登録商標)の利用が考えられます(OPアンプによるノイズだけを抑えても全体のノイズ量は低下しない)．

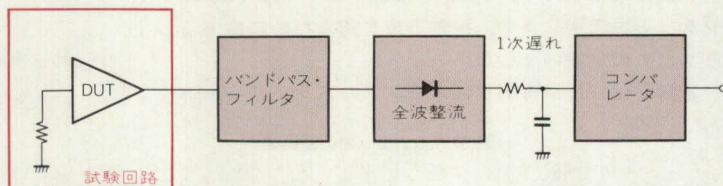
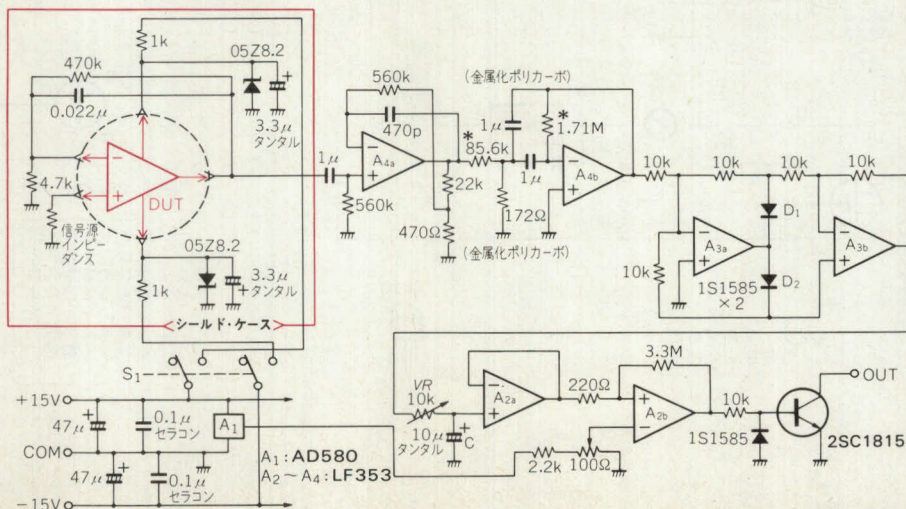
Bi-FETのノイズ量はバイポーラに比較して，製造プロセス上のためか個々のばらつきが非常に目立ちますので，ノイズ選別がどうしても必要となります．

ノイズ選別で不良になったOPアンプは，素子のノイズ量が影響しない後段に使用します．購入したOPアンプはむだなく使用できますが，これも標準品をノイズ選別するメリットです．

● 本器の動作原理

原理は簡単です．図8に原理図を示しますが，実際に試験回路でOPアンプを動作させ，注目している低周波成分だけバンドパス・フィルタで抽出し，全波整流して直流に変換します．これをコンパレータに入力し，設定電圧と比較することにより，ノイズ量を判定します．バンドパス・フィルタは増幅器の帯域と同一にしてもよいし，1～10Hz範囲の周波数でQを非常に高くしたものでも可能です．ノイズのスペクトラムで特定周波数が不連続になっているとは考えられないからです．

● 本器の回路構成と注意事項

〈図8〉ノイズ選別器のブロック図

〈図9〉OPアンプのノイズ選別回路

具体的なノイズ選別器の回路図を図9に示します．

OPアンプはできるだけ使用状態に近づけます．入力端子は信号源のインピーダンスに相当する抵抗器でグラウンドに落とします．また，外来ノイズの影響を受けないよう電源回路にフィルタを入れ，試験回路をシールド・ケースに入れます．

A_{4a}，A_{4b}のバンドパス・フィルタは中心周波数10Hzで，Qが50という特性となっています．＊印の付いた抵抗は精度を必要とするので，数個の抵抗器を組み合わせています．

A_{3a}，A_{3b}が全波整流回路です．A_{4b}の出力が正のときは，D_1=ON，D_2=OFFとなり，負のときは逆にD_1=OFF，D_2=ONとなることにより，A_{3b}が反転アンプあるいは非反転アンプとして働き，全波整流を行います．

A_{3b}の出力に続くVRとCで平滑し，それをバッファA_{2a}で受けて，コンパレータへと続きます．ここでA_{2a}の出力はノイズに比例したDC電圧が現れるので，この電圧でノイズ・レベルの判定をすることもできます．

A_{2b}はヒステリシス・コンパレータです，IN^-端子で判定レベルを設定していますが，この電圧はフィルタの特性にも影響されますので，限度見本などを作って決定します．

また，判定するまでの時間は，OPアンプに通電投入後の過渡影響がなくなってから判定しなければなりません．S_1に連動するタイマ回路を図9に加えて自動化を図ると，人間のミスによる誤判定もなくなると思います．

OPアンプのなかには，通電後5分くらい経過してチップ温度が上昇するとノイズが増加するものがありますのでそれも考慮して判定時間を決定する必要があります．

〈冨田豊文/更科　一〉

◆参考文献◆

(1) Donn Soderquist；Minimization of Noise in Operational Amplifier Applications, PMI, AN15.
(2) バーブラウン，OPA111 データ・シート，PDSJ-526B.

（トランジスタ技術　1985年9月号）

任意の波形のp-p値を直読できる ピーク-ピーク電圧チェッカ

TL071CP, LF356H, TL080CP, TL061CP

信号の振幅を図る場合，正弦波ならばミリバルや最近ではデジボルなどを使って行いますが，その他の波形に対しては一般的にオシロスコープが用いられています．

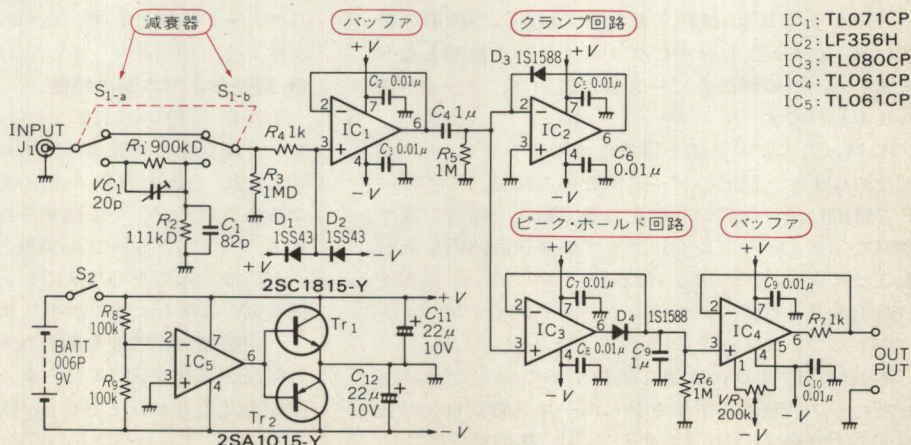
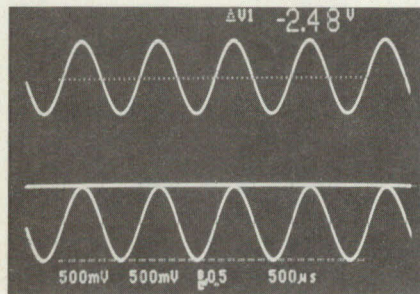
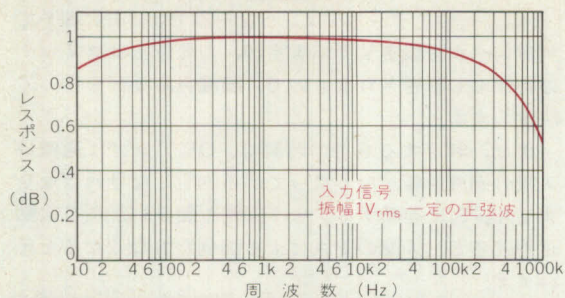
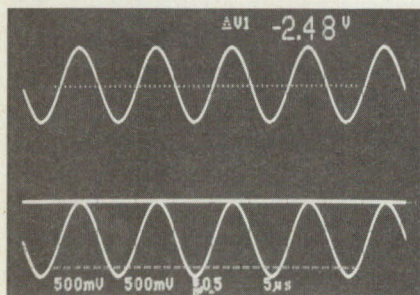
しかし，オシロスコープ上ではCRTの直線ひずみや輝線幅による読み取り誤差などがあり，測定精度は2％程度で，再現性もその程度です．

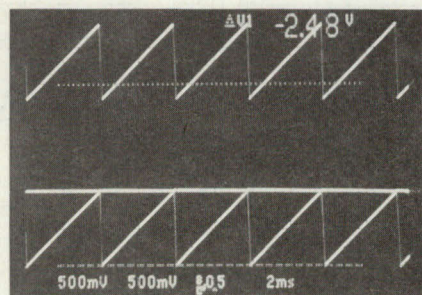
ここで紹介するのは，信号の波形に関係なくp-p振幅を直流に変換するツールです．これならばディジタル電圧計で読めますから，人によって測定値が違うということもなく，再現性は十分でしょう．

● 本器の回路動作

図10が本器の回路図です．S_{1-a}～S_{1-b}は減衰器で，1/1と1/10の減衰比を切り替えます．1/1，1/10ともに入力インピーダンスは1MΩにしています．IC_1はゲインが1のバッファ・アンプです．D_1，D_2は過大入力時の入力保護用です．

IC_2はクランプ動作をします．C_4により直流分をカットします．IC_2において，反転入力のレベルが非反転入力よりも低く(GNDレベルよりもマイナスに)な

〈図10〉
p-p値測定ツール回路

〈写真 1〉◀
1kHz の正弦波入力に対する各部の波形

〈写真 2〉▶
30Hz の正弦波入力に対する各部の波形

〈写真 3〉◀
100kHz の正弦波入力に対する各部の波形

〈写真 4〉▶
直流分を含んだ信号に対する各部の波形

ろうとすると，出力よりD_3を通して帰還がかかり，プラス側へ持ち上げようとします．その結果，入力波形の最低レベルがGNDレベルよりも低くならないように動作します．つまり，入力波形の最低レベルがGNDにクランプされるわけです．

このようにIC_2の反転入力端子では，入力波形の最低レベルがGNDレベルにクランプされた波形となりますから，この波形のピーク値を読めば，p-p値が得られるわけです．

IC_3は，このピーク値を得るためのピーク・ホールド動作をします．波形のピーク値を得るには，ダイオードで整流し，コンデンサでその最大電圧を保持します．本器ではダイオードをOPアンプの帰還回路内に入れることにより，ダイオードの順方向電圧降下の影響を改善するとともに，コンデンサへの充電インピーダンスを下げています．

本器は，信号のp-p値を調整するためのツールとしたため，調整のしやすさからホールド時間は1秒程度とあまり長くしていません．C_9とR_6の時定数によりホールド時間を定めています．

IC_4はバッファ・アンプです．VR_1はオフセット電圧調整用で，系全体のオフセットをここで補正しています．

電源には9Vの006Pを用い，IC_5とTr_1，Tr_2により9Vを2分割にして，±4.5Vを各ICに供給しています．

● 調整および本器の特性

調整は1/10の減衰器と出力のオフセットの2箇所です．減衰器の調整は，入力に1kHz程度の方形波を加え，IC_1の出力波形にオーバシュートやダレがなくなるように，VC_1を調整するだけです．これは，オシロスコープのプローブの調整と同じです．

VR_1は，入力をGNDにショートしたとき，出力電圧が0Vになるように調整します．

一定振幅の正弦波を周波数を変えて加えたときの出力電圧の変化を図11に，また1kHz正弦波を加え，振幅を変化させたときの出力電圧の変化を図12に示します．

低域での出力電圧の低下は，クランプ回路およびピーク・ホールド回路の時定数によるものです．また，高域の低下の原因は，クランプ回路の応答速度が追いつかないためです．このようすを**写真1～写真4**に示します．

写真1は1kHz正弦波を入力したときの入力波形(上の波形，破線はGNDレベル)，IC_2の反転入力端子波形(クランプされた波形，破線はGNDレベル)および出力波形です．IC_2の入力波形がGNDレベルにクランプされ，そのピーク電圧が出力されているようすがよくわかります．

写真2は30Hzの正弦波を入力したときの各部の波形です．出力にリプルが乗っているのがわかります．**写真3**は100kHzの正弦波を入力したときの各部の波形です．クランプ回路が追いつかず，波形の最低レベルがGNDより低くなってしまっています．

本器は1kHz前後の信号の調整用としましたが，より高い周波数領域で使用するならばIC_2には，LF357など高速なものを使用します．また，低い周波数領域を伸ばすならば，C_4，R_5およびC_9，R_6の時定数を大きくします．

写真4は，直流分を含んだのこぎり波を入力した場合の各部の波形です．直流分や波形に影響されずにp-p値が得られています．

ダイナミック・レンジは大きいほうはOPアンプの最大出力振幅で，小さいほうはクランプ回路のオフセットなどで決まり，40dB程度とあまり広くありません．小レベルの信号の測定には，IC_1にて信号を増幅すればよいでしょう．

また，リプル電圧など大きな直流電圧が重畳している場合には，入力にコンデンサを入れてACカップリングにすればよいでしょう． **〈村上明久〉**

◆参考文献◆

(1) テキサス・インスツルメンツ，リニア・サーキット・データブック'90

(トランジスタ技術　1985年9月号)

電池に負荷をかけずに測定が行える

バッテリ内部抵抗測定器

8038, LF356, 4214

ICのCMOS化が進んでいる現在，電子機器の小型化，省エネルギー化と相まって，最近ではパソコン本体だけでなく，モータなどを駆動するプリンタにまで電池を電源とする携帯型が市販されるようになりました．

さて，そのような電池を主電源として使用する機器では，電池の性能が機器の性能や信頼性を大きく左右することもあります．とくに複数個の電池を組み合わせて使用する場合，同一種類の同一メーカの電池でも，製造時のロットの違いや保管方法の違いで電池のようなケミカル製品は特性にばらつきが出てしまいます．

電池の電圧なら3桁ぐらいのボルト・メータでの測定で十分ですが，それでは電池間にほとんど差がでてきません．ほかに性能を調べる方法としては，電池の内部抵抗を測る方法があります．この内部抵抗は電池の種類や容量により，数mΩから数10Ωまであり，電池の放電可能な電流が大きいほど内部抵抗が小さく，放電していくにつれて充電時の2～3倍以上内部抵抗が増加します．

また，メーカにより同じ種類の同容量の電池でも内部抵抗に差があり，このことからも異種メーカの電池を組み合わせて使用することは問題です．そこで，電池本体に負荷をかけることなく，内部抵抗を測定できれば電池の選別の際に何かと便利だと思います．

● 電池の等価回路

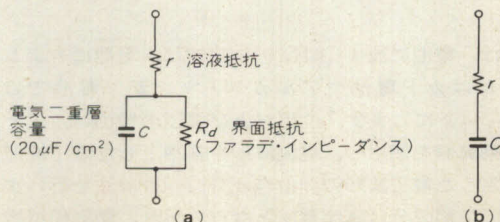
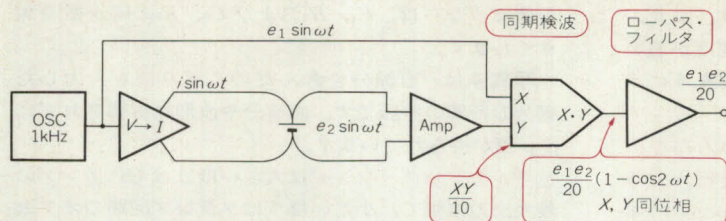
電気化学の実験において，電解溶液中に置かれた二つの電極間の等価回路は**図13**(a)のようになります．これは電池の場合も，過渡応答時の電気的等価回路として一般に使われています．この図には電池の起電力を示す電圧源がありませんが，**図13**は1kHzの電圧あるいは電流を流したときの等価回路で，溶液抵抗rが電池の内部抵抗と考えています．電気二重層容量Cは，電極と溶液との間に形成される容量で，一般に$20\mu F/cm^2$ぐらいのオーダです．界面抵抗R_dは周波数依存性のあるイオン抵抗(ファラデ・インピーダンス)です．測定周波数1kHzにおいては$R_d \gg 1/\omega C$と考えられるので，**図13**(b)のようにさらに単純な等価回路と考えます．

● 内部抵抗の測定方法

図14に測定方法を示します．電池の両端に1kHzの定電流を流し，両極間の電圧を測定する4端子法を使い，電流波形と電圧波形の位相と電圧を測定することによって，電池の内部抵抗を計算します．

測定中に電池の特性や寿命に影響を与えずに測定す

〈図13〉電池の過渡応答時の等価回路

〈図 14〉 電池の内部抵抗測定方法

〈表 2〉 電池の内部抵抗の例

	単 1	単 3
アルカリ・マンガン	100～300mΩ	200～400mΩ
ニカド	≃6mΩ	≃10mΩ

〈図 15〉 電池の内部抵抗計の全回路

正弦波発振回路　定電流回路　同期検波回路

ローパス・フィルタ $G=\times 2$ $f_c=100\text{Hz}$ 20dB/dec

$\frac{(X_1-X_2)(Y_1-Y_2)}{10}+(Z_1-Z_2)$

VR_{11}のZERO調整用 $2V_{P-P}$ 1kHz

陽極　電流出力　陰極　$20mA_{P-P}$　測定出力 0～1V　陽極　電圧入力　陰極

短絡：$G=\times 100$　オープン：$G=\times 10$

上から ×100 10mΩ, ×33.3 30mΩ, ×100 100mΩ, ×33.3 300mΩ, ×10 1Ω, ×3.33 3Ω, ×1 10Ω

るには，電池に流す1kHzの定電流は，電池にもよりますがニカド電池やアルカリ・マンガン電池では20mA以下にします．位相および電圧の検出は，アナログ乗算器を使用し，電流波形を基準とした電圧波形と測定した電圧波形の同位相成分の同期検波を行います．同位相成分は直流電圧となって現れ，測定周波数は2倍の2kHzとなるのでローパス・フィルタを通します．このことによって，ローパス・フィルタの出力は，内部抵抗に比例した電圧の出力となっています．

● 回路の製作

図15が全回路です．正弦波の発振にはハリス社インターシルの8038を使って，1kHzで約$6V_{P-P}$の出力

を得ています．VR_1で周波数，VR_2でデューティ比が50％になるように調整してください．またVR_3を調整することによって，波形ひずみが最小となるようにします．これは，オシロスコープによる目測でも1％以下のひずみにすることが可能です．VR_4を調整してIC_2の出力が$2V_{P-P}$になるようにします．

交流定電流回路の精度は，電流検出用抵抗10Ωと電流-電圧変換回路IC_4の周辺抵抗の精度で決まります．電圧検出部の増幅度は，S_{2a}が短絡時にゲインが100倍になるようにVR_5を調整します．また，VR_6～VR_{10}は，それぞれがS_{2b}によってセレクトされたとき，それぞれ100，33.3，10，3.33，1倍になるように調整します．

S_2を切り替えることにより，10mΩ，30mΩ，100mΩ，300mΩ，1Ω，3Ω，10Ω/Vの出力が測定出力端子に出力されます．S_1とVR_{11}は回路を組み込んだケース上に出します．S_1は乗算器4214のゼロ調整用でVR_{11}とともに，この回路を組み込むケースの前面パネル上に出します．測定する前に，そのつどゼロ調整をすることによって乗算器のオフセットの影響をなくします．このS_1とVR_{11}への配線は，シールド線を使用してください．

この内部抵抗計の精度はIC_4，IC_5，IC_7，IC_8の周辺抵抗の精度や$VR_{1\sim11}$までの可変抵抗の調整で，2～3％ぐらいまで上げることができます．それ以上の精度を要求する場合，それぞれのICの位相遅れを最小にしたり，乗算器や電流検出用抵抗に性能のよいものを使用すれば1％まで精度は上がるでしょう．

表2に電池の内部抵抗の代表値を示しておきました．ニカド電池がもっとも内部抵抗が低く，大電流出力用に向いていることがわかります．この電池も100％近く放電すると，内部抵抗は2～3倍上がります．

同じ種類の電池でもニカド電池ではメーカが異なれば，50％ぐらいの差があります．電池を複数個組み合わせる場合，二次電池なら1回放電させて，放電容量のそろった電池の中から，さらに内部抵抗のそろった電池と組み合わせると信頼性が高い電源となります．乾電池のような一次電池なら放電させるわけにはいかないので，この内部抵抗計が生きると思います．

〈恵比原信夫〉

◆参考文献◆

(1) 電気化学協会編，電気化学便覧，第4版，丸善．
(2) 井上徹，相澤益男，藤嶋昭；電気化学測定法(上，下)，技報堂出版．
(3) インターシル，アナログ・プロダクト総合カタログ，インターニックス(株)．
(4) バーブラウン，プロダクト・データブック1985年，日本バーブラウン(株)．

（トランジスタ技術　1985年9月号）

高精度で温度範囲の広い測温抵抗体を使った 温度測定回路（温度-電圧コンバータ）

OP07

測温抵抗体の出力は抵抗値です．したがって，抵抗-電圧変換で電圧値に変換し，それを増幅します(図16)．

測温抵抗体の場合，導線抵抗が問題になります．測定抵抗体は一般に0°Cで100Ωと，比較的低い抵抗値です．そのため，補償抵抗を用いたり，3線式配線にするなどの導線補償が必要な場合があります．

また測温抵抗体は，100°Cにつき約0.4％の非直線性があります．他の温度センサにくらべれば，直線性は良好ですが，やはりリニアライズが必要な場合もあります．

〈宮崎　仁〉

（トランジスタ技術　1990年10月号）

〈図16〉測温抵抗体を使った温度測定回路

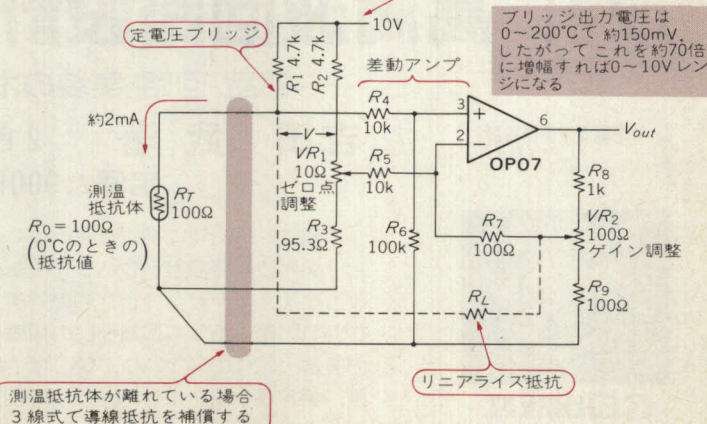
測温抵抗体の温度-抵抗特性は規格としては1°Cごとの抵抗値が表にまとめられている．
近似的には，次の近似式で求めることができる．

$$R_t / R_0 = a + bt + ct^2 + dt^3$$

R_t；t°Cでの抵抗値，R_0；0°Cでの抵抗値＝100Ω
$a = 1$, $b = 3.97497 \times 10^{-3}$, $c = 5.89736 \times 10^{-7}$
$d = 8.28362 \times 10^{-15}$
ただし，これは0°C～630°Cでの近似式である．
$t < 0$°Cのときは違う式になる．

高精度で温度範囲の広い
熱電対を使った

温度測定回路(温度-電圧コンバータ)

OP07

熱電対は2種類の金属線の一端を接続したものです．接続端を測温接点，開放端を基準接点(冷接点)と呼びます．測温接点と基準接点の温度差に比例した熱起電力を発生するので，それを増幅します(図17)．

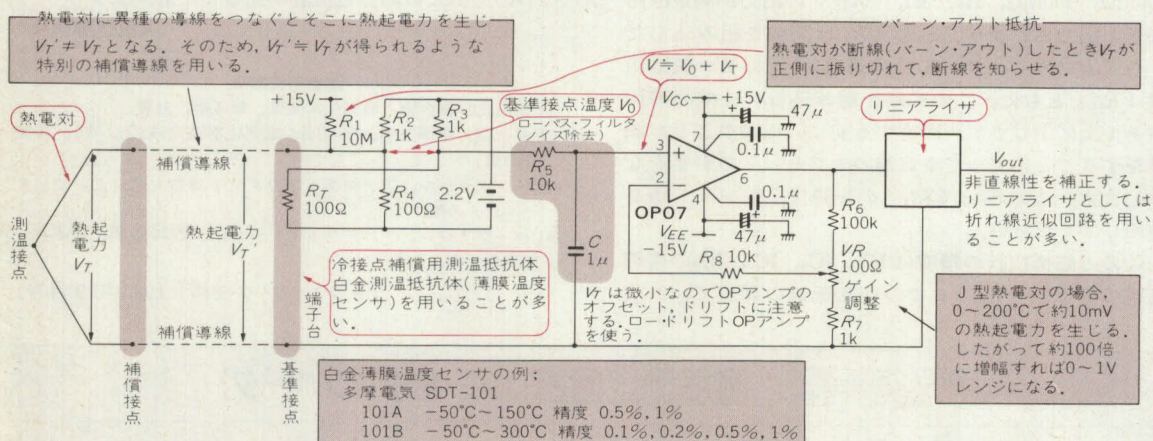
センサ自体が電圧出力なので，たんに電圧増幅すればよいわけですが，いくつか問題があります．

まず，熱起電力は温度差に比例するので，基準接点の温度を知る必要があります(冷接点補償)．一般には，基準接点温度を別のセンサで測定します．熱起電力は，フルスケールでも10～80mV程度という微小電圧です．したがって増幅には高精度のOPアンプを用います．また，熱起電力は直線性が悪いので，何らかのリニアライズが必要です．

離れた場所の温度を測定する場合に，熱電対に異種の導線を接続するとそこに熱起電力が発生します．そのため，熱電対と類似の温度特性をもつ補償導線を用いて接続します．

〈宮崎　仁〉

(トランジスタ技術　1990年10月号)

〈図17〉熱電対を使った温度測定回路

IC温度センサLM35を使った **温度測定回路(温度-電圧コンバータ)**

LM35

半導体のPN接合は温度特性をもつことが知られています．たとえばトランジスタの V_{BE} と I_C の間には，

$$V_{BE}=\frac{kT}{q}\ln\left(\frac{I_C}{I_{CBO}}\right)$$

ただし，

k：ボルツマン定数

q：電子の電荷の絶対値

T：絶対温度

なる関係があります．

この式に含まれるlnの項を利用すれば対数変換回路になり，逆に T のほうを利用すれば，温度センサになります．

図18に示すのがIC化温度センサの一例であるLM35(ナショナル・セミコンダクター)です．

図19はLM35を使った温度測定回路の一例です．

〈宮崎　仁〉

◆参考文献◆

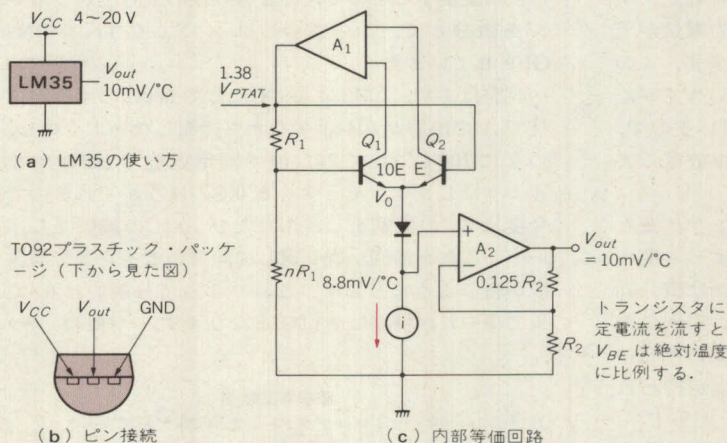
(1) ナショナル・セミコンダクター，LM35データシート

（トランジスタ技術　1990年10月号）

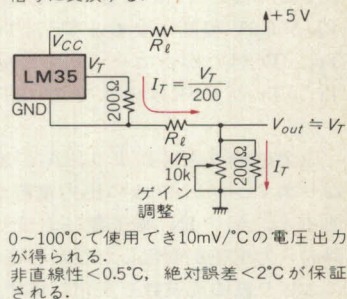
〈図18〉 IC化温度センサLM35

（a）LM35の使い方

（b）ピン接続

（c）内部等価回路

〈図19〉 LM35を使った温度測定回路

遠隔測定の場合電圧信号のままだと導線抵抗で誤差を生じるので，いったん電流信号に変換する．

0～100°Cで使用でき10mV/°Cの電圧出力が得られる．
非直線性＜0.5°C，絶対誤差＜2°Cが保証される．

IC温度センサLM334を用いた **温度測定回路(温度-周波数コンバータ)**

LT1056，LM329

LM334は3端子型の電流出力型の温度センサで，周囲温度(実際はジャンクション温度)に対して出力電流がリニアに変化するものです．

外部抵抗により初期設定電流を2μ～5mAの範囲で自由に選ぶことができますが，精度を考慮すると10μ～1mA程度が無難です．この外部抵抗を R_{SET} とすると，25°Cにおける設定電流は，

$$I_{SET}=\frac{67.7\mathrm{mV}}{R_{SET}}$$

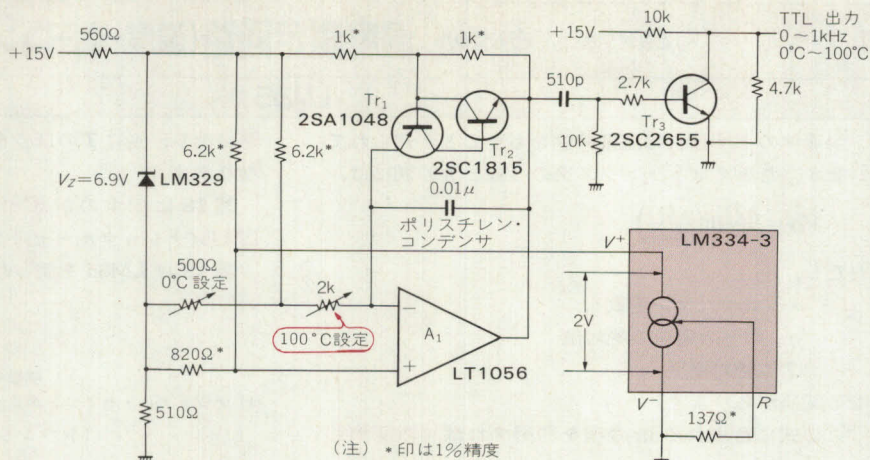
で表されます．また，動作電圧範囲は0.8～40Vと広範囲ですが，動作電圧が高くなると自己発熱が増加するので，低めの電圧で使うようにします．

このLM334を用いて温度-周波数変換回路を構成したのが図20です．LM334に接続される137Ωの抵抗が R_{SET} で，これにより25°Cにおける出力電流は494μAとなっています．この137Ωは基準となるので，極力温度係数の小さいものにする必要があります．

A_1 の IN^+ 端子電圧はLM329を分圧して，その点にLM334の温度依存性のある電流を接続して，下に引っ張っている電圧となります．具体的には約2Vとなっており，LM329のアノードの電位よりも低くなっています．

これに対して IN^- 端子側の6.2kΩと500Ω半固定抵抗の接続点はこれよりも高い電位になっており，また IN^- 端子に接続された2kΩ半固定抵抗と0.01μFのコンデンサで積分回路が構成されています．このため0.01μFは負の方向に充電されていき，結局 A_1 の出力は時間とともに電位が低くなっていきます．

ここで，Tr_1 のベースは A_1 の出力と一定電位(LM329のカソード)を抵抗分割された点に接続され

〈図 20〉
LM334 を用いた
温度-周波数変換回路

ているため，エミッタは一定電位(A_1の IN^-端子，すなわち IN^+端子に等しい)なので，A_1の出力電位が下がってくると Tr_1の V_{BE}は大きくなってきます．この V_{BE}が 0.6V 程度になると Tr_1，Tr_2は ON しますが，Tr_1，Tr_2はたがいにサイリスタ接続されているので，Tr_1，Tr_2が OFF するまで 0.01μF の電荷を放電します．

以上の繰り返しにより，A_1の出力はのこぎり波となりますが，LM334 の出力電流が温度によって変化すると，A_1の IN^+端子電圧も変化し，これは積分回路の入力電圧が変化したことに等しいので，結局このこぎり波の周波数も変化します．この変動の割合は 1：1 で，これによって温度→周波数の変換が行われたことになります．

さらに，Tr_3はこののこぎり波を TTL レベルの方形波に変換するもので，のこぎり波の立ち上がりエッジを微分して，この微分パルスにより Tr_3を ON/OFF しています．

調整はまず，LM334 を 0°Cにして 500Ω の半固定抵抗で A_1の出力が 0Hz，すなわち発振しないようにし，つぎに 100°Cにして 2kΩ の半固定抵抗で 1kHz になるようにします．そうすると 0°Cのほうがずれるので，今度は 0°Cの調整をし，ふたたび 100°Cの調整をし，……とこれを何回か繰り返して両方のポイントで周波数が合うようにします．これによって分解能は 0.1°C まで得られ，精度は±1.0°Cとなります．　〈更科　一〉

◆参考文献◆

(1) ナショナル・セミコンダクター，LM329 データシート
（トランジスタ技術　1988 年 1 月号付録）

容量型湿度センサと SCF を組み合わせた 湿度測定回路(湿度-電圧コンバータ)

LTC1043, LT1056

湿度を測定するには湿度センサを用いますが，湿度センサは通常湿度と容量がリニアな関係にあるため，これを扱いやすい電圧に変換するのはけっこう面倒です．ところが，SCF(スイッチト・キャパシタ・フィルタ)を用いると比較的簡単な構成でこれを実現することができます．ここで用いた湿度センサは，湿度 76%のときの容量が 500pF で，傾きが 1.7pF/%のものです．これだと，湿度 0%で容量は 381pF，湿度 100%で 541pF になります．

本回路の原理図を図 21 に示します．これを見るとたんなる反転加算器になっていますが，抵抗 R_1～R_3の部分にスイッチト・キャパシタを用いているのがポイントです．スイッチト・キャパシタの場合，等価抵抗はクロック周波数 f とその容量 C の積の逆数，すなわち $1/fC$ となります．したがって，各クロック周波数が等しく $C_1=C_3$とすると，出力電圧 V_0は，

$$V_0=-V_1+\frac{C_2}{C_3}V_2$$

となり，この式より C_2に湿度センサを用いると V_0は C_2に対して単調増加関数となり，また V_1を適当な値に設定することにより，湿度 0%で C_2がある値であっても，$V_0=0$ とすることができることがわかります．

実際の回路は図 22 のようになります．基準電圧は LT1009 で作っており，これを分圧することにより V_1に相当する電圧を作り出しています．また負電圧 V_2に相当する電圧を作り出しているのが，LTC1043A です．これは 7A-11A，12A-13A の各ピンが接続状態のときに 11A-12A ピン間の 0.1μF が充電され，そ

れが 8A-11A，12A-14A の各ピンが接続状態のときにこの電荷を 8A-14A ピン間の 0.1μF のコンデンサに移動させ，これによって負電圧を得ています．

R_1～R_3に相当するのが，それぞれ LTC1043B の 7B, 8B，11B ピンの部分，12B，13B，14B ピンの部分，2B，5B，6B ピンの部分で，C_1～C_3は $C_1=C_3=100$pF，C_2が湿度センサです．またクロックは同一パッケージなのですべて同じで，16 ピンをオープンにした場合クロック周波数はおよそ 150kHz となります．

LTC1043B の 12B ピンと湿度センサの間に入っている 1μF は，DC カット用です．また湿度センサと並列に入っている 22MΩ は電荷の蓄積をなくすものです．LT1056 の IN⁻端子と出力の間に入っている 0.1μF は積分効果をもたせるためのもので，これにより出力には安定した直流電圧が得られます．

調整は，湿度 5％で出力が 0.05V になるように 10kΩ の半固定抵抗を，90％で 0.9V になるように 500Ω の半固定抵抗を繰り返し合わせ込みます．これにより，湿度 0～100％で出力電圧は 0～1V となり，精度は 2％(湿度 5～90％)以内のものが得られます．

〈更科 一〉

◆参考文献◆

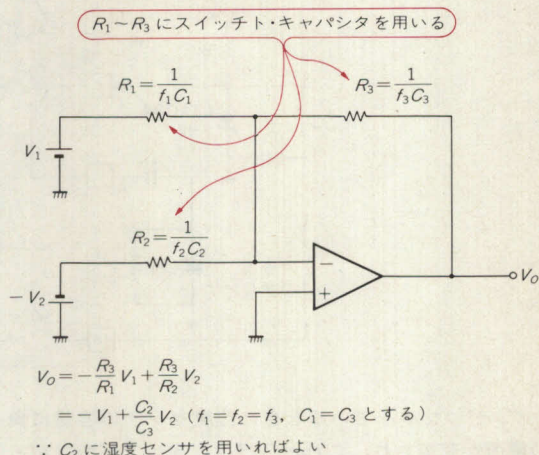
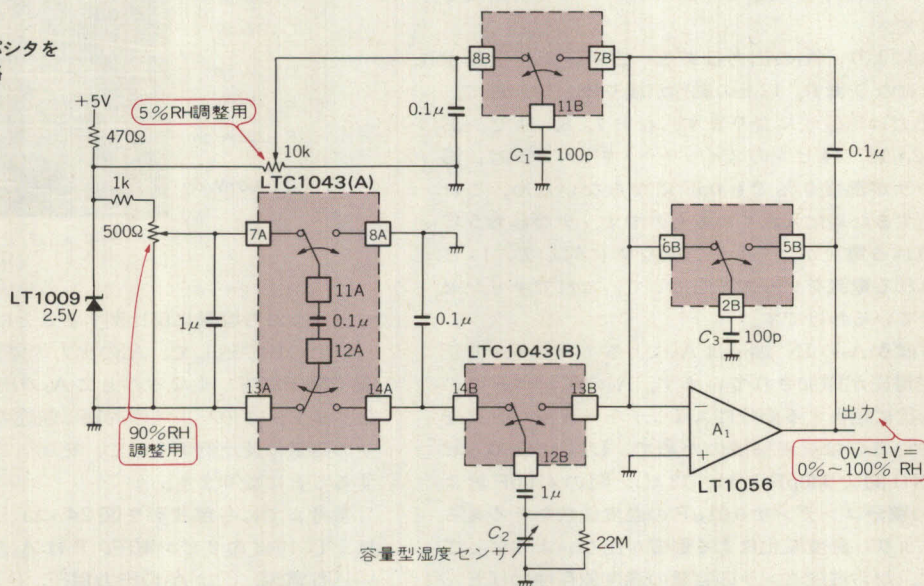
(1) リニアテクノロジー，リニアデータブック 1990

(トランジスタ技術 1988 年 1 月号付録)

〈図 21〉 湿度-電圧変換器の原理

$$V_O=-\frac{R_3}{R_1}V_1+\frac{R_3}{R_2}V_2$$

$$=-V_1+\frac{C_2}{C_3}V_2 \quad (f_1=f_2=f_3,\ C_1=C_3 \text{ とする})$$

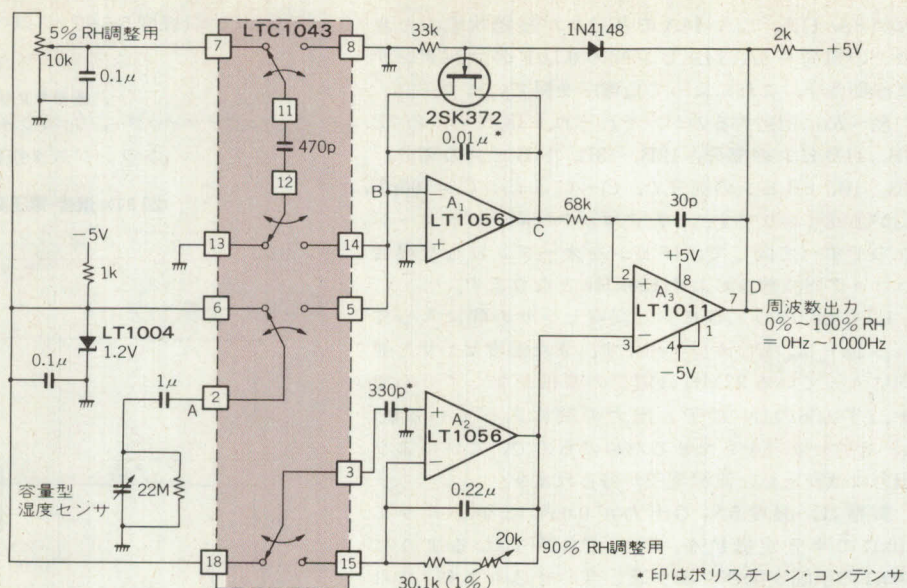
∵ C_2 に湿度センサを用いればよい

〈図 22〉
スイッチト・キャパシタを用いた湿度測定回路

容量型湿度センサと SCF を組み合わせた 湿度測定回路(湿度-周波数コンバータ)

LTC1043，LT1004

ここでは湿度を電圧ではなく周波数に変換する回路を紹介します．湿度センサはここでも同じものを用い，湿度 76％のときに容量が 500pF で，湿度に対する容量変化率は＋1.7pF/％です．

図 23 がその回路図で，基本的にはリセット型発振回路になっています．A_1は積分回路で，この積分電流が湿度に比例した電流になっています．A_2は基準電圧発生回路，A_3はコンパレータです．

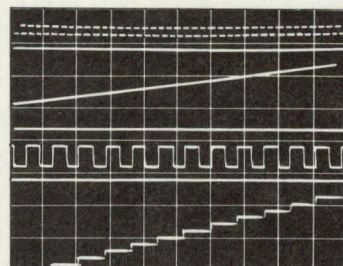
LTC1043 は 16 ピンをオープンにしておくと，約 150kHz で内部クロック回路が発振します．2 ピンと

〈図23〉 スイッチト・キャパシタを用いた湿度測定回路

6ピンがつながっているときに湿度センサの容量に負の電荷が充電され，これが2ピンと5ピンがつながるとA_1のIN^-端子の仮想ゼロ点にシンク方向に電流を流します．

これにより，A_1の出力はある一定電圧だけ上昇することになります．以上の動作が繰り返し行われて，A_1の出力は階段波になります．なお7, 8, 11ピンおよび12, 13, 14ピンのスイッチト・キャパシタは，湿度センサが湿度0%でも0pFにならないため，これを補正するために入れているものです．すなわち5ピンに流れる電流が，シンク方向なのに対して，14ピンに流れる電流をソース方向にして，これでキャンセルさせているわけです．

いっぽうA_3のIN^-端子はA_2によるインバータで正の一定電圧が印加されています．A_2のインバータの入力抵抗に相当する部分にスイッチト・キャパシタを用いているのは温度補償のためで，LTC1043の3ピン-GND間の330pFと11, 12ピン間の470pFおよびA_1の積分コンデンサ0.01μFの温度係数をそろえることにより，温度変化による影響が出ないようにしています．なお湿度センサの容量の温度依存性はほとんどありません．

A_3のIN^-端子は一定なので，A_1の出力の階段波がIN^-端子の電圧以下ではA_3の出力は“L”です．それを超すと“H”になり，A_1の積分のコンデンサに並列に入っているFETをONさせ，0.01μFの電荷を放電させます．初期状態から0.01μFがリセットされるまでの時間は，階段波の1ステップ当たりの電圧増加の大きさに反比例します．このことは，1クロックで湿度センサに蓄えられる電荷に反比例することに等しく，すなわち容量に反比例することになります．

〈図24〉 各部の波形

水平 A, B, C, D : 100μs/div
水平 E, F, G : 10μs/div

以上の繰り返しで，A_1の出力の階段波がA_3のIN^-端子電圧に等しくなるごとにA_3の出力にパルスが発生します．このパルスの周期は前述のように湿度センサの容量に反比例するので，結局周波数は容量に比例することになります．

参考までに各部波形を図24に示しておきます．AはLTC1043の2ピン電圧，BはA_1のIN^-端子から吸い込む電流，CはA_1の出力電圧，DはA_3の出力電圧です．またE, F, GはそれぞれA, B, Cの時間軸を10倍に拡大したものです．

調整は，まず湿度を5%にして出力が50Hzになるように10kΩの半固定抵抗を調整します．つぎに湿度を90%にして出力が900Hzになるように20kΩの半固定抵抗を調整します．これを何回か繰り返して，両方の点で周波数が合うようにすれば調整は終了です．これにより，湿度0〜100%に対して0〜1000Hzの周波数が得られ，精度は2%程度となります．

もしも恒湿槽がない場合は，温度5％のときを379pF，90％のときを524pFの固定コンデンサで湿度センサを置き換えて調整してもかまいませんが，センサのばらつきが10％程度はあるので，これによる誤差が生じてきます．

〈更科　一〉

◆参考文献◆

(1) リニア・テクノロジー，データブック 1990
（トランジスタ技術　1988年1月号付録）

コンデンサの容量をデジボルで直読できる 0～0.2μF/0～20μF 容量計

4066, TL084

GICを用いて容量を抵抗に変換するアダプタを紹介しましょう．本アダプタは無調整で，簡易型の容量計としては十分な性能をもっているので，作ってみる価値は十分あると思います．

図25にGICの原理図を示します．これからわかるように，合成抵抗 R は，被測定容量 C_X に比例するので，R をデジボルなどで読んでやれば，C_X の値がわかるわけです．

図25の合成インピーダンス Z は

$$Z=R_1\cdot\frac{(1/j\omega C_R)}{R_2}\cdot\frac{R_5}{(1/j\omega C_X)}$$

$$=R_1\cdot\frac{R_5}{R_2}\cdot\frac{C_X}{C_R}=R \quad \cdots\cdots(1)$$

となり，抵抗値〔$R_1\cdot(R_5/R_2)\cdot(C_X/C_R)$〕の抵抗 R と等価になります．

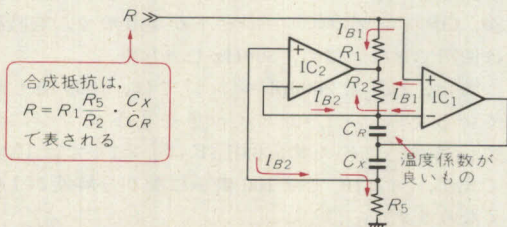
● 0～0.22μFを測定する容量計

図26に0.2μFフル・スケール(分解能100pF)の容量計の回路図を示します．R_1=100kΩ，$R_2=R_5$=10kΩ，C_R=0.1μFとしていますので，(1)式より合成抵抗 R は，

$$R=100\cdot(C_X/0.1\times10^{-6})\text{〔kΩ〕} \quad \cdots\cdots(2)$$

となります．

ここでマルチメータの抵抗レンジを200kΩとすると，C_X=0.1μFのとき，表示は100.0となり，nFの単位でコンデンサの容量を直読することができます．もちろん，マルチメータの表示は，C_X=0.01μFのときは10.0(nF)，C_X=0(オープン)のときは0.0(nF)となります．

〈図25〉 Z_3 と Z_4 をコンデンサにしたGIC回路

コンデンサの場所が重要
安定に動作するためには，OPアンプの入力バイアス電流が流れないといけない．例えばR_5をコンデンサにすると，IC_2の入力バイアス電流の行くところがなくなってしまう．そのため，R_5は必ず抵抗とする．同じ理由でR_1も抵抗となる．また，R_2とC_Rをコンデンサにすると，今度はIC_1の入力バイアス電流の行くところがなくなってしまう．したがってこの図の位置にコンデンサが接続される

● 被測定コンデンサに交流を加える工夫

説明があとになりましたが，ここで重要なことを述べておきます．それは(2)式は交流で成立し，直流では成立しないということです．その理由は，コンデンサは直流では絶縁物と同じだからです．

したがって，図26に示すように，ディジタル・マルチメータからの電圧をアナログ・スイッチ4066Bで切り替えて，交流電圧に変換する必要があります．

クロック周波数は120Hzにしていますが，クロック周波数の変動による影響はありませんので，シュミット・インバータ4584Bによる発振回路としています．

● アナログ・スイッチのオン抵抗の影響

ところで，アナログ・スイッチがGIC回路の間に入ったため，この回路ではアナログ・スイッチのオン抵抗も一緒に測定してしまいます．そのため，マルチメータの抵抗レンジは，200kΩと高めに設定しています(20kΩレンジ以下ではオン抵抗の影響を受けてしまう)．

アナログ・スイッチに4066Bを使用すると，オン抵抗は約100Ω程度(2個分)ですので，200kΩレンジでは最小桁の1digitに相当します．筆者の場合は，C_X=0の状態で最小桁の1digitが1になったり，0になったりした程度なので，別にゼロ調整は行いませんでした．運悪くオン抵抗が高いときは，アナログ・スイッチを交換するか，図27のゼロ調整回路を付加してください．

〈図27〉 ゼロ調整回路

〈図 26〉
0.2μF フル・スケールの容量計

〈図 28〉 0～20μF が測定できる容量計

● OP アンプへの特性的な条件

この容量計は，前述したように，120Hz の交流で測定していますので，OP アンプの直流的なオフセット電圧は誤差になりません．その代わり，できるだけスルーレートの高いものが必要ですので，FET 入力型の TL084 を使っています．

また，図 26 の回路では，交流的にはフィードバックがかかっていますが，直流的には何のフィードバックもかかっていません．そのため，直流サーボ回路を付加しています．この回路によって，交流電圧は常に GND を中心にしますので，電源電圧を有効に使用することができます．

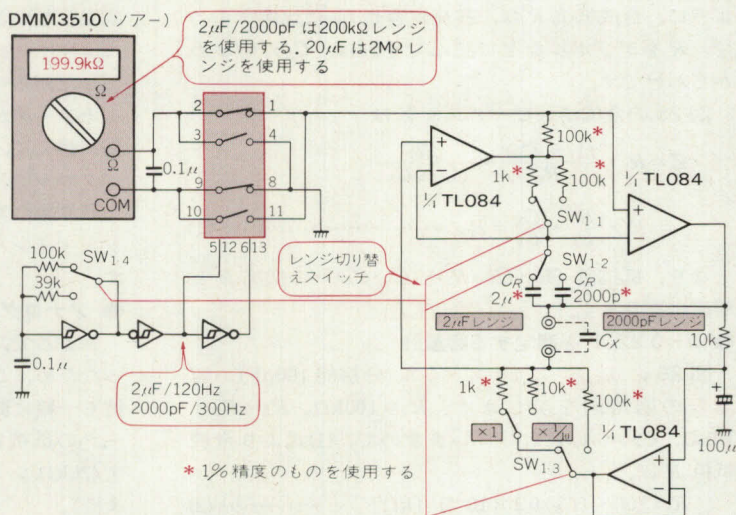
直流サーボ回路は *CR* フィルタの簡単なものです．

● 使用できるマルチメータ

筆者はソアーの 3 ½桁表示の 3510 を使用しました．200kΩ レンジでの最大測定電流が 4μA となっていますので，R_1での電圧降下が $100(\mathrm{k\Omega})\times 4(\mu\mathrm{A})=0.4\mathrm{V_{max}}$ です．

しかし，マルチメータによっては，測定電流が大きかったり小さかったりしますので，R_1での電圧降下が 0.1～1V 程度ならだいじょうぶでしょう．それ以外のものでは，R_1の値を調整(もちろん R_2と R_5も変える)してください．

3510 のほか，岩通の VOAC757(4 ½桁表示，測定電流 10μA)も実験しましたが，問題なく使用できました．

● 0p～20μF を測定する容量計

最後に，測定範囲が 0pF～20μF の容量計を図 28 に示します．表示は 200.0 ですから，小数点は無視してください．レンジは 2μF/2000pF で，測定周波数は 2μF レンジが 120Hz，2000pF が 300Hz になっています．

実は 2000pF レンジは，1kHz にしたかったのですが，OP アンプのスルーレートが足りなく，無調整では使用できないため，300Hz しました．

また，2μF と 2000pF レンジでは，1000 倍も離れているため，×1/10 スイッチを 2μF レンジに付けています．このため，0.01μF は ×1 では 10 表示ですが，×1/10 では 100 表示になり分解能が 1 桁良くなります．

2μF 以上の容量は，200kΩ レンジを 2MΩ レンジに切り替えることにより測定できます． 〈川越邦男〉

◆参考文献◆

(1) テキサス・インスツルメンツ，リニア IC データブック

(トランジスタ技術 1987 年 12 月号)

抵抗は金属皮膜，コンデンサはフィルムというのがアナログ回路の標準

アナログ回路ことにOPアンプを使う場合には，回路によって使用する抵抗に精度が必要な場合とそうでない場合がありますが，精度が必要な場合…つまり抵抗の値が直接にアンプのゲインやフィルタのカットオフ周波数に効いてくるときには，それに似合った精度の抵抗が必要になります．

世の中にあふれている炭素(カーボン)皮膜抵抗というと，普通は±5%，温度係数350ppm/°C（10°C変化すると値が0.35%変化する）くらいの精度ですが，高精度を求めるとそれこそ，1％（F級），0.5%（D級），0.1%（B級），0.05%，0.01%などというものがICをはるかに凌駕するような値段でそろえてあります．

これらはたいてい金属皮膜あるいは金属箔抵抗と呼ばれるものです（**写真1**）．

高精度抵抗は発熱しないように低消費電力で使うことも礼儀です．ふつうは1/4～1/8Wクラスのものを使用します．

アナログ回路でも精度に影響しない部分の抵抗はあります．こんなときカーボンでも十分ですが，気持ちが悪いということでOPアンプまわりはすべて金属皮膜にするという方針をもっている人もあります．

金属皮膜抵抗はカーボン抵抗よりもノイズが小さいということも，アナログ回路に使われている理由です．

アナログ回路のコンデンサとなると選択が少しややこしくなりますが，ちょっとしたフィルタとか積分回路用ではポリエステル・フィルムを使うのが相場であり，ちょっと凝ったデザインなら値段表をゴミ箱に捨てて見ないようにして，ポリプロピレン・コンデンサを発注します（**写真2**）．

これらは1000pF～1μFまでの範囲ですから積層セラミック・コンデンサを使いたくなるところですが，アナログ屋さんは絶対にセラミック・コンデンサを信号系には使いません．

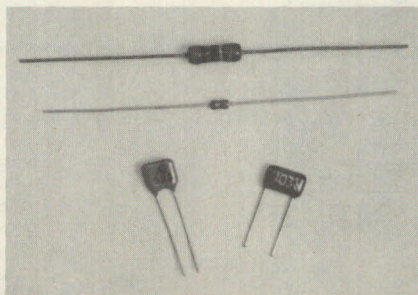
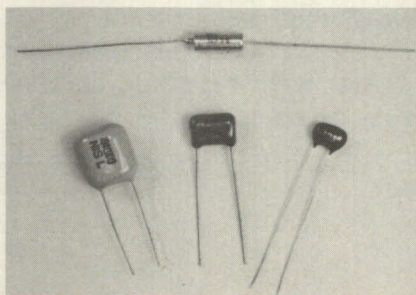
なぜアナログ回路にセラミック系のコンデンサが使えないかというと，セラミック・コンデンサはひずむ！からです．

強誘電体には強磁性体と同じように，ヒステリシス特性というものがあって，*CR*を直列にしただけでこのひずみが出てきます．

コンデンサ1個のおかげで，せっかくの電子(アナログ)回路をだいなしにされるのはかないませんから，アナログ回路屋さんは強誘電体を絶対に回路素子として使用しないのです．

大容量となるとアルミ電解コンデンサに目がいきますが，これも信号系に使うとスパイク状の電流がときどき流れて“ピシッピシッ”というノイズを出します．漏れ電流も少なく周波数特性のよいタンタル・コンデンサを使うのが常識です．

〈小林芳直〉

（トランジスタ技術　1989年5月号）

〈写真1〉アナログ回路に使う抵抗

〈写真2〉アナログ回路に使うコンデンサ

LC集中定数を用いた ディレイ・ライン回路

ディレイ・ライン

同軸ケーブルは理想的なディレイ・ラインですが，信号の伝播速度は5ns/mですから，実用的に限界があります．さらに長い遅延時間が必要な場合は，L，Cを集中定数で置き換えたディレイ・ラインが多く使われます．

ディレイ・ラインは多種市販されていて，形状もデュアル・インライン型など豊富です．図1は，遅延時間の誤差や温度特性の面が比較的楽なので，個別部品で構成したものです．

原理はまず，入力信号がLのインダクタンスに打ち勝ち，Cを充電しながら進行します．受端が正しくZ_0でマッチングされていれば，伝送されてきた電力は速やかに吸収されますが，開放されている場合は，Lの電流保持力で反射が発生し送端に戻ってきます．

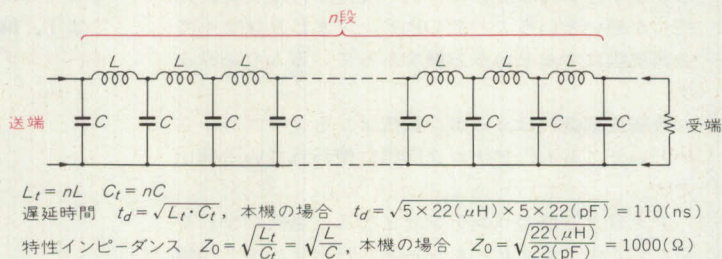
〈池田久嗣〉

（トランジスタ技術 1985年3月号）

〈図1〉ディレイ・ラインの構成

$L_t = nL \quad C_t = nC$

遅延時間 $t_d = \sqrt{L_t \cdot C_t}$，本機の場合 $t_d = \sqrt{5 \times 22(\mu\mathrm{H}) \times 5 \times 22(\mathrm{pF})} = 110(\mathrm{ns})$

特性インピーダンス $Z_0 = \sqrt{\frac{L_t}{C_t}} = \sqrt{\frac{L}{C}}$，本機の場合 $Z_0 = \sqrt{\frac{22(\mu\mathrm{H})}{22(\mathrm{pF})}} = 1000(\Omega)$

ディレイ・ラインを2本用いた 輪郭補償回路(1)

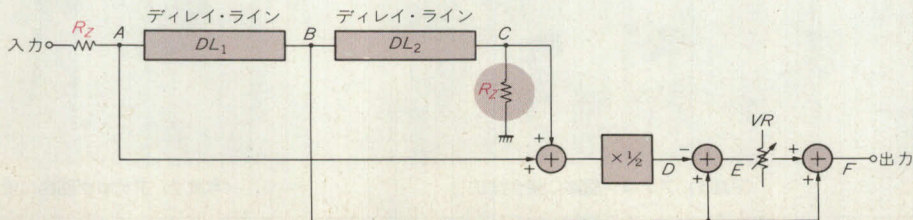
ディレイ・ライン

図2でディレイ・ラインDL_1，DL_2はそれぞれΔtの遅延時間をもち，送端，受端とも正しくR_Zでマッチングされているとします．このとき入力信号Aに対してBとCは同じ波形でそれぞれΔt，$2\Delta t$遅れた信号になります．これらを使って，

$$B - \frac{1}{2}(A + C)$$

のアナログ演算を行うと，Eとして輪郭信号が得られます［図2(b)］．

これをVRで希望値にレベル・セットしたのち，B

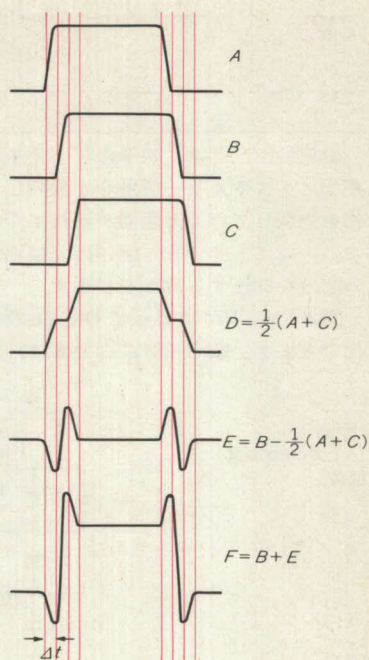
〈図2(a)〉輪郭補償回路(1)

に加えると F として輪郭補償された出力が得られます.

ここで気をつけたいのは，演算によって得られた E はすでに元の信号 A に対して Δt 遅れているということです．ですからレベル・セット後そのまま A に加えたのでは，入力波形の両側にうまくツノが出てくれません．

エンハンサのように，映像を扱う機器では，信号を分解し別々の回路で処理し，ふたたび合成という手法を採ることが多いので，時間合わせのため本来の動作に直接関係のないディレイ・ラインを別に用いることがよくあります．実際の Δt は 100～200ns に設定されますが，これくらいは Y-C 分離(映像信号を輝度成分と色信号成分に分けること)のため 3.58MHz のトラップ回路を通過するだけでも遅れてしまうのです．

〈池田久嗣〉

（トランジスタ技術　1985 年 3 月号）

〈図2(b)〉
各部の波形

ディレイ・ラインの反射を利用した

輪郭補償回路(2)

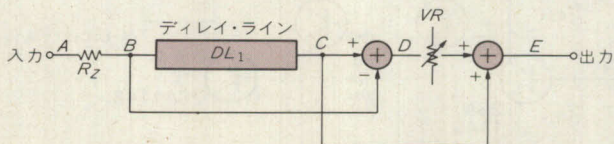
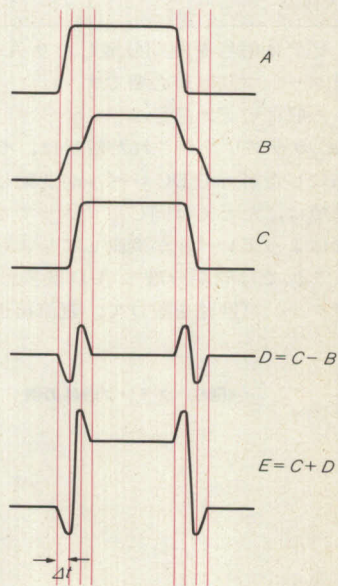
ディレイ・ライン

図 3(a)，(b)はディレイ・ラインの反射を利用して 1 個で済ませる方法です．ディレイ・ラインの受端 C は開放とし，信号はここで反射してふたたび B に戻ります．輪郭信号 $D=C-B$ を求め，VR でレベル・セット後，先例と同じ理由から元の信号としてディレイ・ライン DL_1 を通過し Δt 遅れた C を加えることによって，輪郭補償された出力 E を得ています．

図 2，図 3 両方式では，反射を利用するほうがバッファの入力容量の影響を受けやすいからか，帯域外のリンギングが少し多いようですが，効果の点では大差ありません．回路上の都合やコストを考えて決めるとよいと思われます．

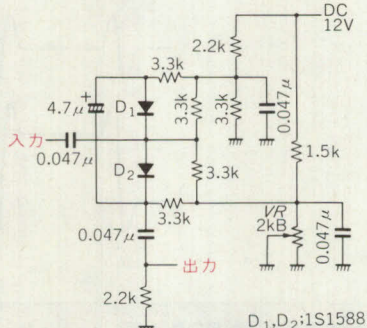
〈池田久嗣〉

（トランジスタ技術　1985 年 3 月号）

〈図3(a)〉 輪郭補償回路(2)

〈図3(b)〉 各部の波形

ノイズ成分だけを抑圧する **ノイズ・サプレス回路**

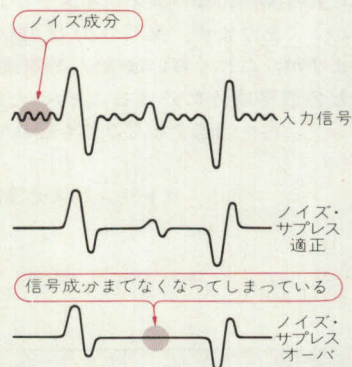
1S1588

輪郭検出回路は，映像のディテイル成分以外に，不要なノイズやカラー信号をも強調してしまいます．輪郭を強調していくと画面が荒れてくるのはこのためです．ノイズ・サプレス回路は，輪郭信号のレベルの低い部分を抑圧する働きをします．

図4では *VR* によって D_1，D_2の DC バイアスを変化できます．順バイアスのときは，入出力は交流的に導通状態で信号は素通りします．バイアス電流を減らしていくと，小レベルでの動作抵抗が上昇し，ノイズ成分の抑圧が行われます(図5)．さらに絞ると輪郭信号も減衰してしまいますので，ちょうどよい点にセットします．

〈池田久嗣〉

（トランジスタ技術　1985 年 3 月号）

〈図4〉ノイズ・サプレス回路

〈図5〉ノイズ・サプレス動作

ビデオ信号のDC分を再生する **クランプ回路**

2SA1145，2SC2705

ビデオ信号を同期分離したり A-D 変換するためにはクランプ回路が必要です．

一般にビデオ信号は AC カップリングされています．AC カップリングされた信号は，その電圧レベルの分布にしたがって DC レベルが変動しますから，そのままでは，たとえば同じ黒レベルでもそのときの信号の形によってレベルが変動してしまいます．

これでは同期分離や A-D 変換はできません．そこでクランプ回路を設けて，直流再生をします．

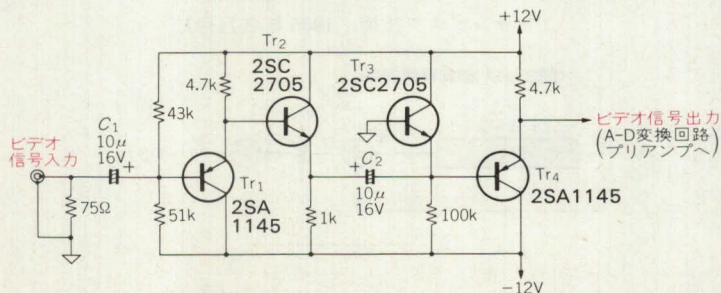
図6の C_2と Tr_3でクランプ回路を構成しています．

映像信号の部分では Tr_3は OFF しています．同期信号の部分では電圧が下がりますから Tr_3は ON し，C_2はチャージされます．つまり，このときシンク・チップが－0.6V に固定されるわけです．

前段と後段のトランジスタ Tr_1，Tr_2，Tr_4は単なるバッファです．

〈伊藤純二〉

（トランジスタ技術　1989 年 12 月号）

〈図6〉クランプ回路の例

ディスクリート・トランジスタで構成した

同期分離回路

2SA1115, 2SC2320

図7はトランジスタを使用した同期分離回路です．

Tr_1は，16.5dBの反転アンプ，Tr_2はバッファで，Tr_2のエミッタには，20－0.6(V_{BE})〔V〕をシンク・チップとした6.7V_{p-p}の反転されたビデオ信号が現れます．

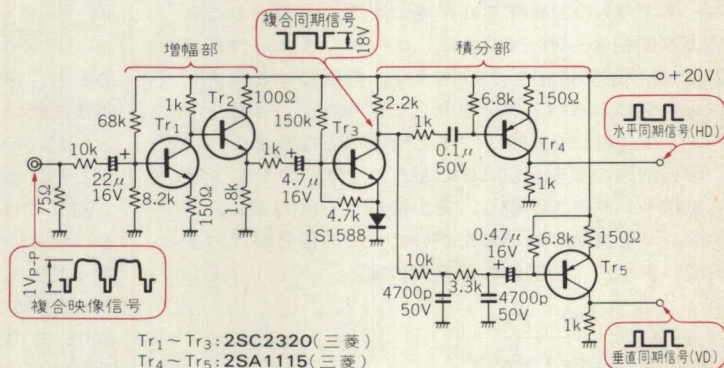
Tr_3のベースは，ダイオードとTr_3のベース・エミッタ間電圧でクランプされますので，同期信号以外の部分ではGNDレベル以下になり，したがってTr_3のコレクタには複合同期信号(下向き)が現れます．

Tr_5のベースの前には2段の積分回路があり，垂直同期期間のTr_3のコレクタが“L”レベルになる時間が長いとき，Tr_5がONし，Tr_5のコレクタに垂直同期信号が現れます．

Tr_4のコレクタには，上向きの複合同期信号が現れます．

〈山本達夫/山本好一〉

(トランジスタ技術　1985年3月号)

〈図7〉 同期分離回路

ディスクリート・トランジスタで構成した

Y-C分離回路

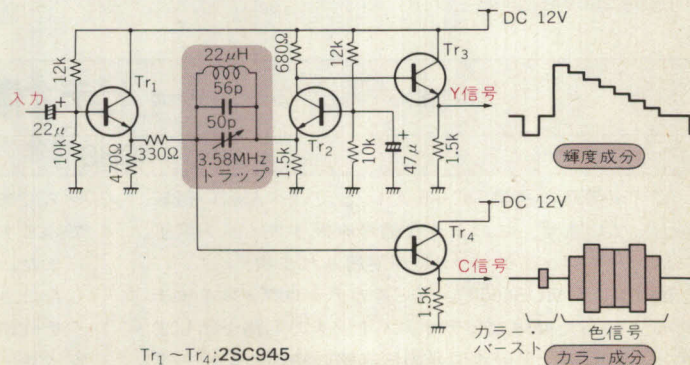
2SC945

カラー・コントロールを行う場合には，かならず複合映像信号を，カラー成分(色信号とカラー・バースト)と，輝度成分(輝度信号と同期信号)に分離しなければなりません．この操作をY-C分離といいます．一般には3.58MHz中心の帯域フィルタで行います．実用的で簡単な例を図8に示します．

330Ωの抵抗と3.58MHzトラップでフィルタを構成しています．

3.58MHzトラップはC信号に対し高インピーダンスですから，ベース接地動作のTr_2のエミッタには，C信号を除いたY信号成分電流だけ入力され，680Ωの抵抗で*I-V*変換され，Tr_3(バッファ)を通ってY信号が出力されます．

いっぽう，Tr_4のベースに現れる電圧信号は，Y信号成分のないC信号成分なので，Tr_4のエミッタにはこの信号がそのまま現れます．これにより，Tr_3のエ

〈図8〉 Y-C分離回路

ミッタにはY信号，Tr_4のエミッタにはC信号が現れ，Y-C分離が行われたことになります．

〈池田久嗣/山本好一〉

（トランジスタ技術　1985年3月号）

0°±30°の移相コントロールが可能な　移相回路

2SC945

ビデオ信号の色信号をコントロールする際，色信号の振幅だけを変化させると，クロマ(色濃度)コントロールとなり，フェイズ(色相)コントロールを行いたいときはカラー・バーストだけを可変位相の移相器に通せば可能です．

図9は，移相回路の例で，遅相部と進相部からなり，まずTr_1の遅相部でVRをコントロールすることにより位相を$-90°±30°$コントロールします．つぎにTr_2の進相部で位相を$+90°$進ませ，最後にエミッタ・フォロワによるバッファを介して信号を出力させ，トータルで位相は$0±30°$シフトしたものとなります．

移相回路の原理は図10のとおりです．コンデンサと抵抗をシリーズ接続し，その接続点を出力とし，コンデンサと抵抗の両端にたがいに逆相の信号が入力されています．この回路の伝達関数は，

$$T(j\omega)=\frac{j\omega-\dfrac{1}{CR}}{j\omega+\dfrac{1}{CR}}$$

なので，利得$|T(j\omega)|$は周波数によらず1で一定であり，位相角$\angle T(j\omega)$は，

$$\angle T(j\omega)=2\tan^{-1}\omega CR$$

となります．このため，

$$\omega=\omega_0=\frac{1}{CR},$$

すなわち

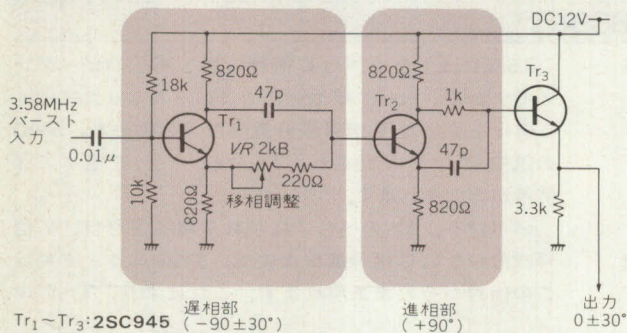
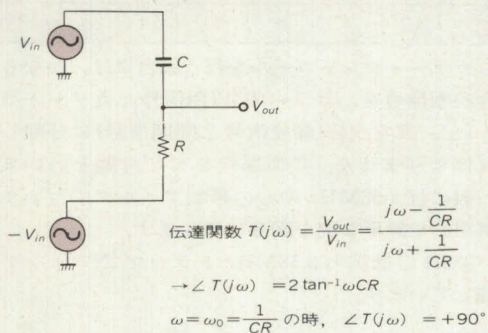
$$f=\frac{1}{2\pi CR}$$

のとき，$+90°$位相が進むことになります．以上の説明は進相動作ですが，遅相動作は図10におけるV_{in}と$-V_{in}$が入れ替わった状態なので，位相は$-90°$ずれることになります．

図9では遅相部で，図10のRを可変していることになるので，同じ周波数に対しては位相のずれ方が違ってきます．なお，図10では信号源抵抗を0としていますが，図9の回路では信号源抵抗が820Ωほどあり，その分が誤差となるので，それを見込んだ定数設定になっています．

〈池田久嗣/山本好一〉

（トランジスタ技術　1985年3月号）

〈図9〉移相回路

〈図10〉移相回路の原理

汎用CMOSアナログ・スイッチを使った　ビデオ信号切り替え回路

4066

ビデオ信号は通常DC～6MHzとたいへん広い帯域をもっています．このような信号を扱うスイッチ素子にはアナログ・スイッチICが使用されます．

図11にCMOS4000シリーズのアナログ・スイッチ4066を使った簡単なビデオ・スイッチの回路を示します．この回路はビデオ信号の伝送路の特性インピーダンスである75Ωで入力信号をターミネイト(終端)しています．

また，4066のオン抵抗(アナログ・スイッチがONしたときの残留抵抗)が数百Ωと高いため，このスイッチ回路の次段に接続する回路の入力インピーダンスを大きくする必要があります．

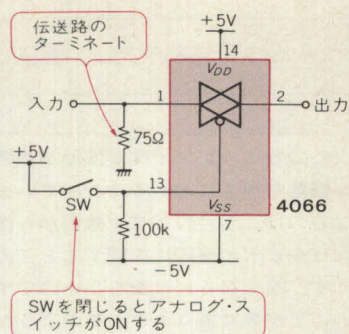
このような安価なアナログ・スイッチでも，使い方によっては実用上十分な性能を得ることができます．実際のビデオ機器にも4000シリーズのアナログ・スイッチ4066，4051，4052，4053などがよく使用されています．

しかし，より帯域の広いビデオ信号や高周波信号をスイッチする場合には，スイッチOFF時の入力から出力への信号の漏れが問題になります．この漏れの量はオフ・アイソレーションとして次式で定義されます．

オフ・アイソレーション＝

$$20\log\left(\frac{入力信号電圧}{出力(漏れ)信号電圧}\right)\ (\mathrm{dB})\ \cdots\cdots\cdots\cdots\cdots(1)$$

FETをスイッチ素子に用いたアナログ・スイッチは，ドレイン-ソース間の浮遊容量を通って入力信号が出力に漏れます．したがって，信号の周波数が高くなるほどオフ・アイソレーションは低下します．

4000シリーズCMOSアナログ・スイッチのオフ・アイソレーションは，信号周波数が10MHzのとき45dB程度です．

〈鈴木雅臣〉

〈図11〉
4066を使ったビデオ・スイッチ

◆参考文献◆
(1) ハリスRCA，CMOSデータブック
(2) 鈴木雅臣 新・低周波／高周波回路設計マニュアル，CQ出版社

（トランジスタ技術　1986年12月号）

ビデオ専用スイッチIC IH5341を使った ビデオ信号切り替え回路

IH5341

アナログ・スイッチにはビデオ・スイッチと称して，高周波領域でのオフ・アイソレーションを良くしたものがあります．

図12はビデオ・スイッチ用ICを用いたビデオ信号切り替え回路です．

IH5341(ハリス社インターシル)はCMOSモノリシック・ビデオ・スイッチで，オフ・アイソレーションは10MHzで60dB以上です．

IH5341の内部構造は図13のようなT型スイッチで，スイッチOFF時(SW_1とSW_2を開いたとき)にSW_3を閉じて，入出力の容量的な結合を小さくしてオフ・アイソレーションを改善しています．

図12の回路はDC〜30MHzの信号を扱うことができます．コントロール信号を0Vまたは+5Vにすることにより，入力1または入力2を選択して出力します．

ビデオ・スイッチの後に，高速OPアンプHA2542(ハリス社)を用いた電圧利得6dBのアンプを接続しているので，入力信号をターミネートする際に生じる−6dBの減衰量を補正し，出力インピーダンス75Ωで同軸ケーブルをドライブすることができます．

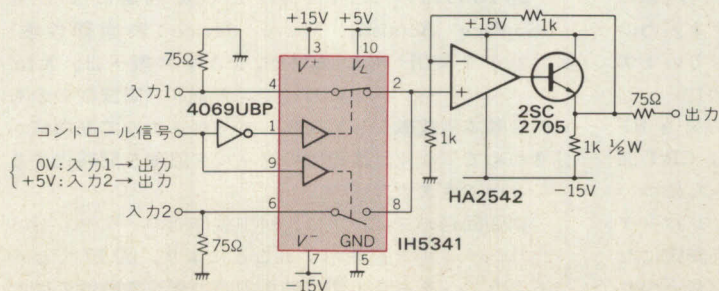
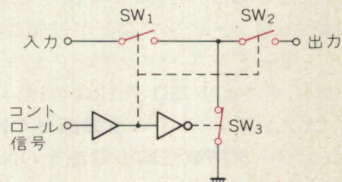
〈鈴木雅臣〉

◆参考文献◆
(1) ハリス・インターシル，アナログ・データブック
(2) 鈴木雅臣：新・低周波／高周波回路設計マニュアル，CQ出版社

（トランジスタ技術　1986年12月号）

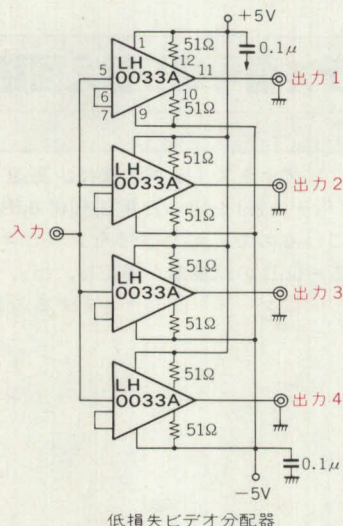
〈図12〉ビデオ信号切り替え回路

〈図13〉T型スイッチ構造

高速バッファIC LH0033Aを用いた ビデオ・ディストリビュータ回路

LH0033A

このところビデオ関連機器が数多く市販され，ビデオ機器を扱うことが多くなっています．そこで問題になるのは，1台のビデオ機器から複数台のモニタ・テレビやビデオ機器に接続するときの信号レベルの低下です．暗くなるだけならよいのですが，同期がとれないことが多々あります．そのような場合，バッファ・アンプを通して分配すると，上記のような問題は解決されます．

ここで紹介するのは，高速バッファ・アンプ(利得1倍)のLH0033Aを使ったビデオ・ディストリビュータ回路です．

LH0033Aはナショナル・セミコンダクター（NS)社のハイブリッドICで，電力帯域幅100MHz，スルーレート1500V/μsで，50Ωの負荷をそのままドライブすることができます．入力はFETのソース・フォロワとなっているので，入力インピーダンスが10^{10}Ωと非常に大きく，また出力はバイポーラ・トランジスタのAB級動作となっているので，ピーク電流は±250mAまで流すことができます．また外付け抵抗により，出力電流を制限することもできます．

〈図14〉
低損失ビデオ分配器

低損失ビデオ分配器

図14は一つの入力に四つのバッファ・アンプを設けて，4出力とした回路です．V_{CC}（12ピン）およびV_{EE}（10ピン）の51Ωは電流制限抵抗です．

いっぽう，図15は同じ4出力ですが，バッファ・アンプの数を2個にしたものです．LH0033Aの出力抵抗は6Ωなので，出力にシリーズに68Ωを入れることにより，出力抵抗を75Ωとして，75Ω終端を想定したものです．

〈更級　一〉

◆参考文献◆

(1) ナショナル・セミコンダクター，リニアICデータブック 1991（トランジスタ技術　1988年1月号付録）

〈図15〉
終端付きビデオ分配器

終端付きビデオ分配器

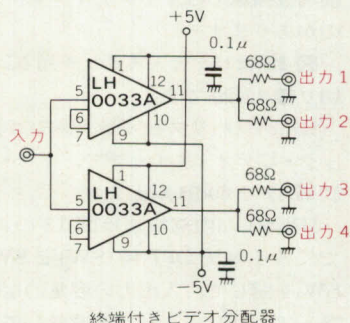
RFコンバータIC SN76874Nを用いた テレビRFコンバータ回路

SN76874

図16にSN76874Nを使ったテレビRFコンバータの例を示します．ここで使うSN76874Nは，内部にはバッファ・アンプなどが付加されて，ビデオ入力のインピーダンス・マッチングをやりやすくしています(ユーザにより75Ωや1kΩの違いがあるため)．

また，モニタTVの電源がONの状態のときRFコンバータ搭載機器の電源をONにすると，CRT面上では画面があばれたりしますので，このへんについても改善が図られています．これは，RFコンバータの電源立ち上がり時の一瞬に信号レベルが不安定になるためで，これらを解消するために，電源立ち上がり時の時定数コントロール回路も内蔵されています．

図16において，キャリア用OSC回路にはSAW (Surface Acoustic Wave device；表面弾性波)共振子を使用していますが，SAW共振子は，X'talのオーバトーン共振に対して，キャリア周波数そのものを基本周波数として発振してくれますので高調波がきわめて少なく，後段でのフィルタ処理を簡略化することができます．

周辺回路のフィルタは，村田製作所のハイブリッド化したフィルタを使用することにより，図17でわかるように，チャネル切り替えの際の周波数特性の切り

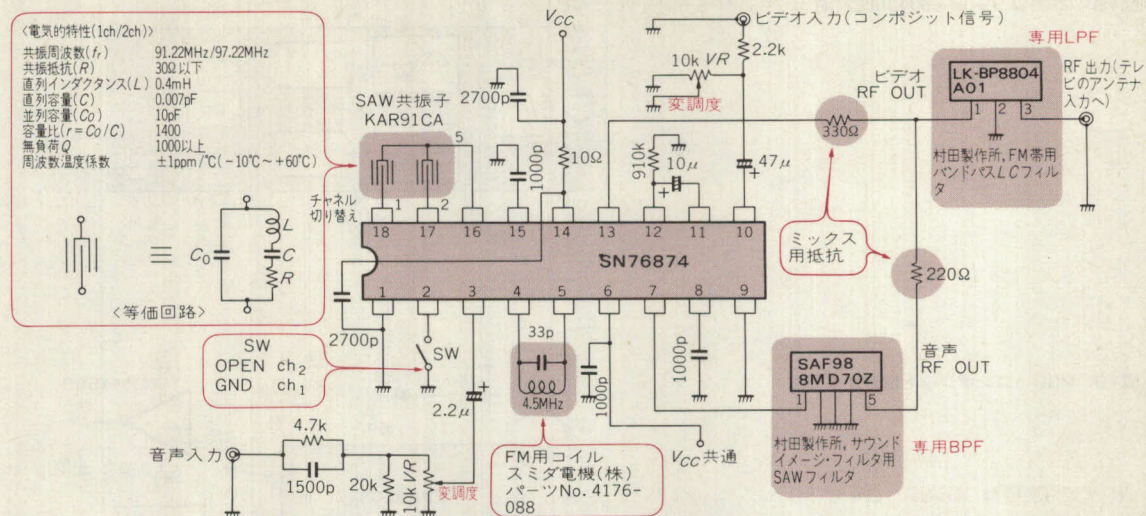
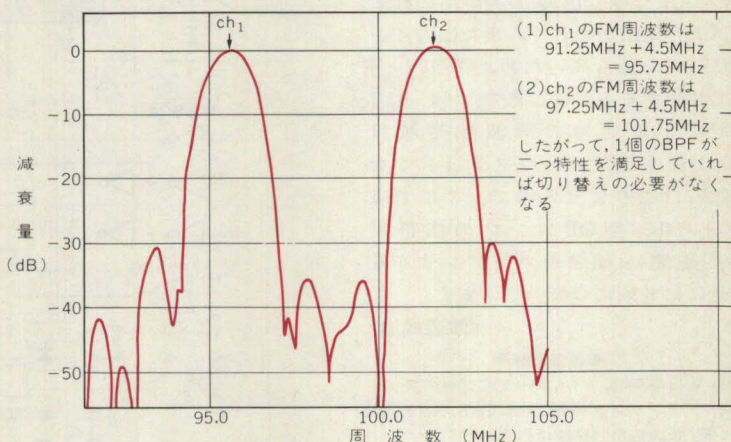
〈図16〉 SN76874Nを用いたテレビRFコンバータ

〈図 17〉
FM 用バンドパス・フィルタの周波数特性

替えが必要なくなりました.

図 16 の回路で 220Ω と 330Ω は, SN76874N の RF 出力レベルに合わせて設定しています. 回路図からわかるように, 調整箇所は変調度と 4.5MHz のコイルのみです. そのほかはすべて固定となります.

調整方法は, TV のチャネルを 1ch または 2ch にして, 画像の色調が良好のポイントになるようにビデオ変調度を設定します. また, 4.5MHz コイルの設定は, TV のスピーカを聞きながら最適のところへ調整します.

〈渡辺成治〉

◆参考文献◆

(1) テキサス・インスツルメンツ, リニア IC データブック
(2) トランジスタ技術 SPECIAL No.5, 特集 画像処理回路技術のすべて

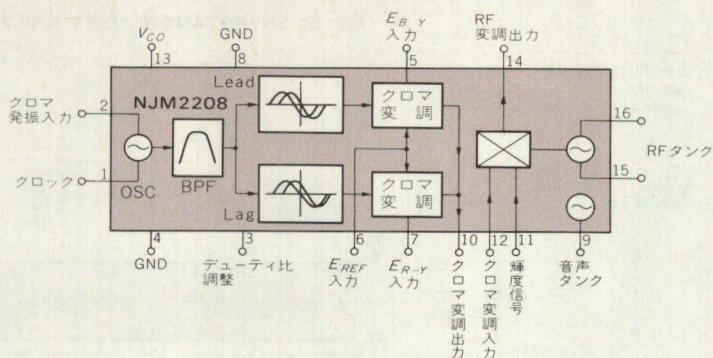
(トランジスタ技術 1985 年 2 月号)

NJM2208を用いた RGB-コンポジット信号変換回路

NJM2208

NJM2208 は NTSC カラー TV 用として設計された変調器用 IC で, 図 18 がそのブロック・ダイヤグラムです.

図 19 に, この IC を使用した RGB-コンポジット変換回路を示します. パソコンの RGB 出力を, 色差信号および輝度信号にするためにマトリクス回路で変換し, NJM2208 の色入力端子に接続すると, カラー・エンコーダとして動作します.

〈図18〉 RFモジューレータNJM2208

〈図19〉 RGB→コンポジット信号変換回路

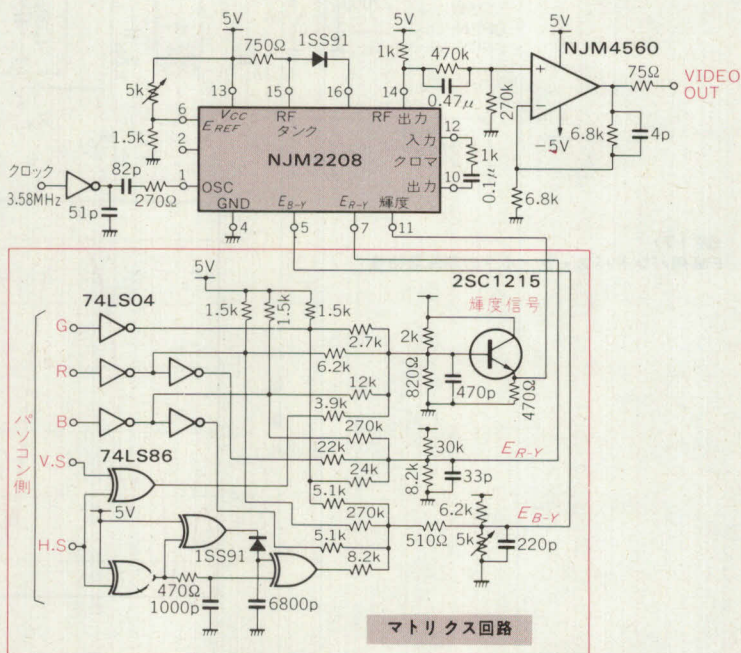
ビデオ信号はRF出力(14ピン)の1kΩで取り出しますが，これでは出力電圧が小さく，また出力インピーダンスも高いため，OPアンプで増幅するようにします．

ビデオ信号の周波数帯域は4MHzと広く，かつフラットでなければなりませんので，ここでは4560(4558型OPアンプの広帯域版)を使い，補償用コンデンサを6.8kΩに並列につないでいます．

〈渡辺成治〉

◆参考文献◆

(1) 新日本無線，バイポーラICデータブック
(2) トランジスタ技術SPECIAL No.5，特集 画像処理回路技術のすべて

(トランジスタ技術 1985年2月号)

TV画面に文字を入れる スーパインポーズ回路

NJM2207，MSM6207RS

● 文字スーパインポーズの原理

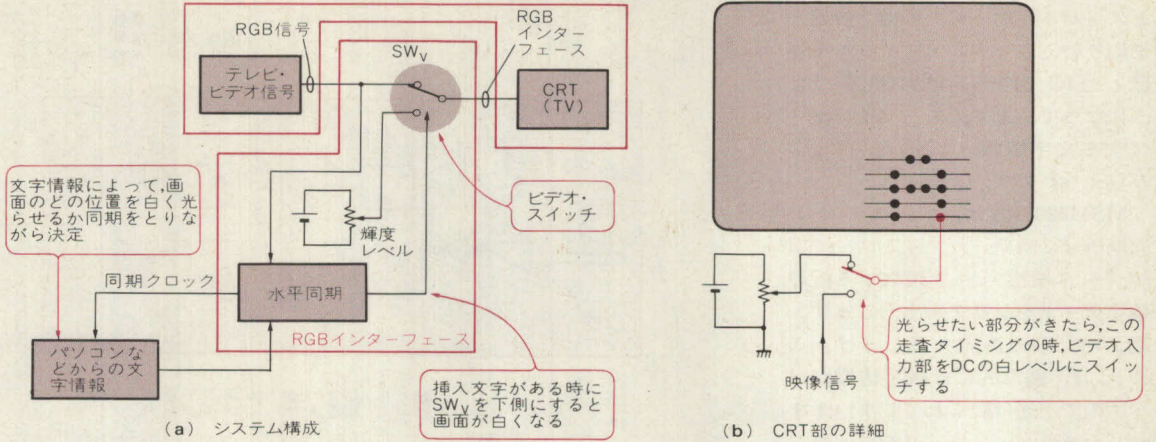
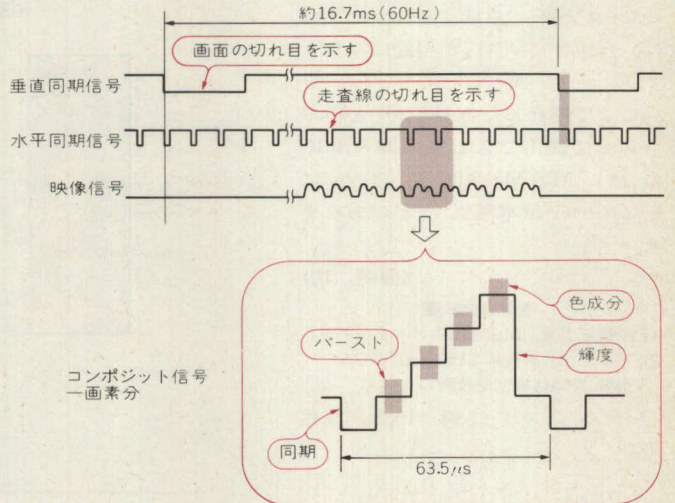
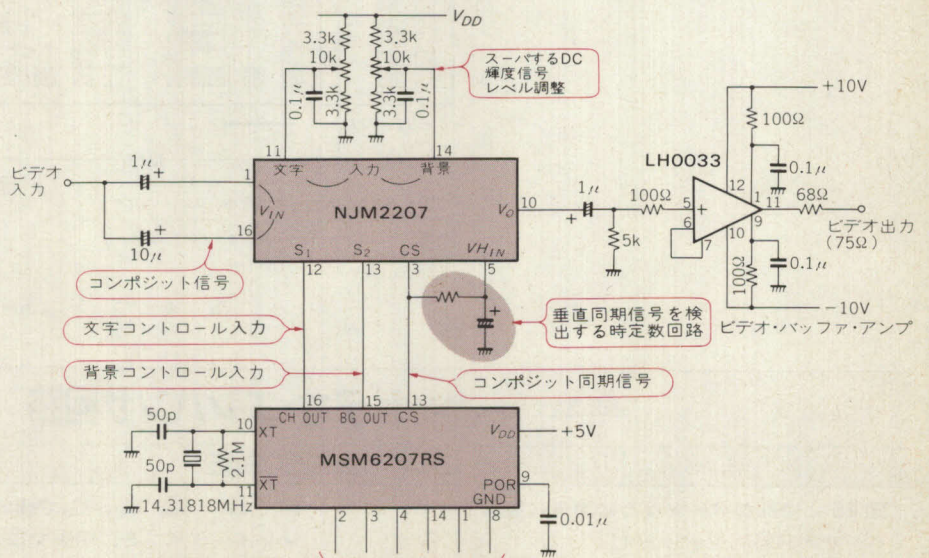
ここでは，TV画面に文字を入れる文字スーパインポーズを実現する方法を紹介しましょう．図20が基本原理を示したものです．

最近のTVには，たいていビデオ・テープレコーダなどと接続するためにビデオ(コンポジット)出力端子と入力端子がついていますが，ここのビデオ信号というのは，映像にかかわるすべての信号を複合的にもち合わせています(複合映像信号；コンポジット・ビデオ信号．図21)．したがって，この信号の中から画像表示に必要なタイミング信号(水平同期と垂直同期信号)を抽出すれば，今この信号はTV画面のどの位置を光らせようとしているものかということを知ることができます．

そして，映像信号に関係なく画面を光らせたい場合には，その走査時だけビデオ入力信号をDC成分(白の輝度レベル)に切り替えるようにすれば，映像をバックにした形で文字記号などをTVに表示できることになります〔図20(b)〕．

● 実際の回路構成

図22は，TVの画面に日付け文字を挿入するようにした時の構成です．NJM2207は，映像信号から水

〈図20〉 文字スーパインポーズの原理

〈図21〉 複合映像信号

〈図22〉 日付け文字をスーパインポーズする回路

平，垂直の同期信号，ならびに映像とスーパインポーズする文字情報とを切り替えるビデオ・スイッチを内蔵したICで内部回路は図23のようになっています．スーパインポーズする文字情報はMSM6207RSより与えられます．

MSM6207RSは，コンポジット同期信号に同期したタイミングで数値データを出力するICで，6桁の数字データをシリアル出力します．図24にICの機能を示します．このICは，基本的には数字情報だけですので用途は限られてしまいますが，キャラクタ・コードをマイコン(パソコン側)で生成するようにすれば，自由な文字挿入が可能になります．

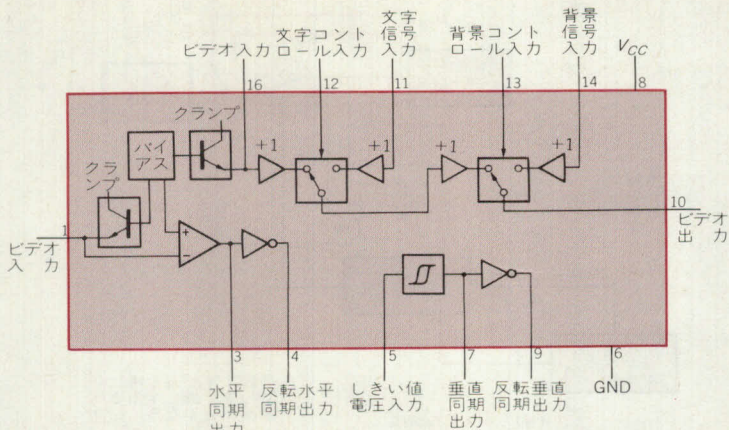
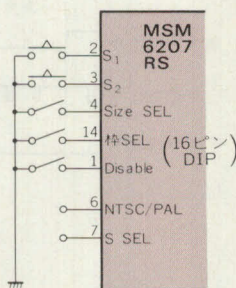
ここで紹介したNJM2207と組み合わせて使用できる文字挿入用ICには，MSM6207のほかにμPD6104C(日本電気)などがあります．

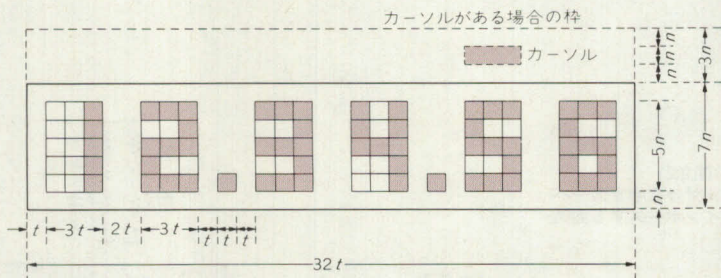
〈藤崎　功〉

◆参考文献◆

(1) 沖電気工業，MSM6207データシート
(2) トランジスタ技術SPECIAL NO.5, 特集 画像処理回路技術のすべて

(トランジスタ技術　1985年2月号)

〈図23〉 NJM2207の内部回路

〈図24〉 文字挿入用IC MSM6207RS

入力端子名	意　　味
S_1 S_2	表示データ設定用の入力信号
Size SEL	"L"……………大文字 "H"or Open…小文字
枠SEL	"L"……………枠なし "H"or Open…枠あり
Disable	"L"……………Enable "H"or Open…BG OUT,CH OUT="L"
NTSC/PAL	"L"……………PAL "H"or Open…NTSC
S SEL	"L"……………マイコン用 "H"or Open…Manual用

(a) 動作モード設定

①文字Size 大……$n=8$本/フレーム, $t=\frac{3}{f_S}$

②文字Size 小……$n=6$本/フレーム, $t=\frac{2}{f_S}$

ただし, $f_S=\frac{14.31818\text{MHz}}{4}$

(b) 表示フォーマットの例

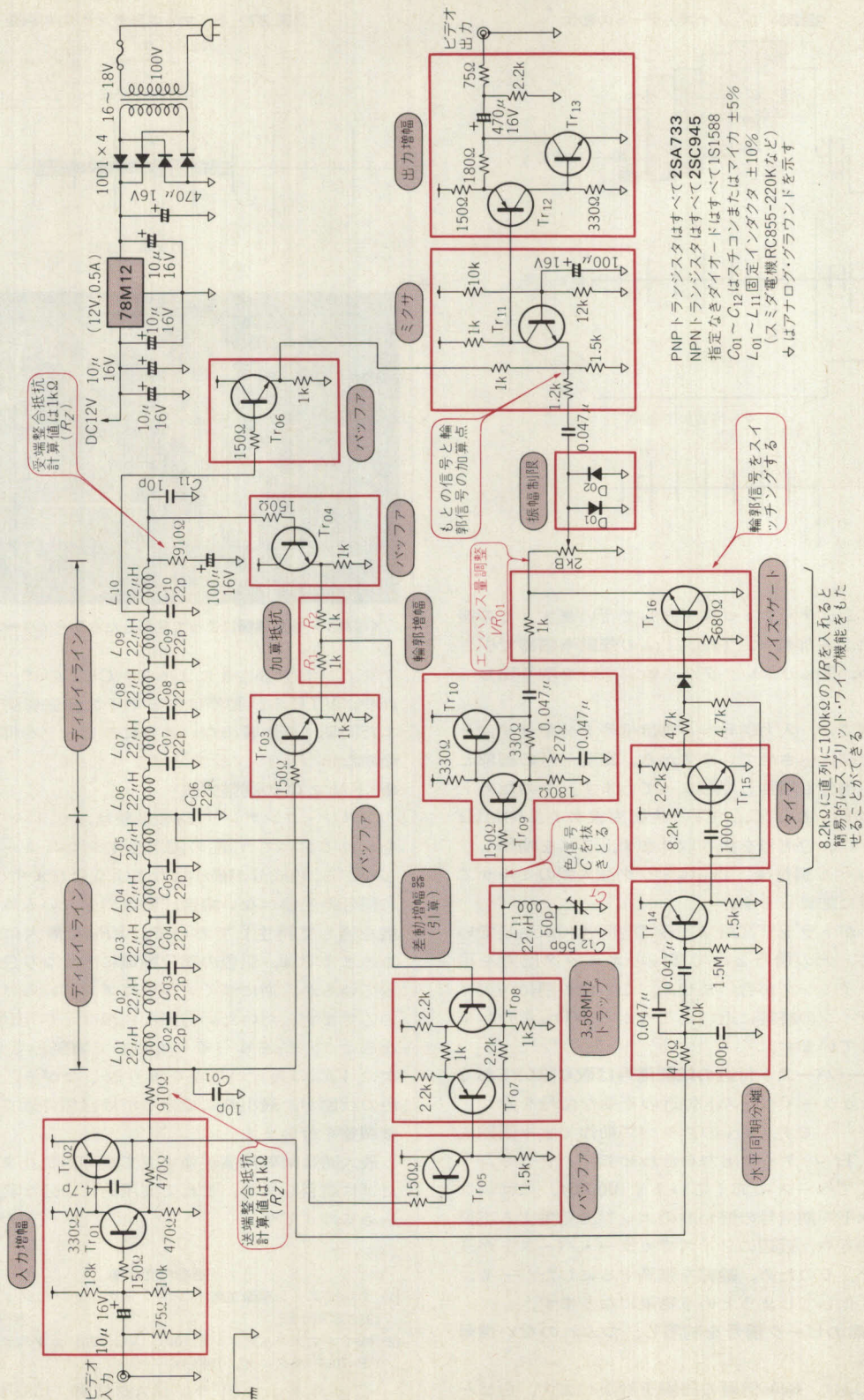
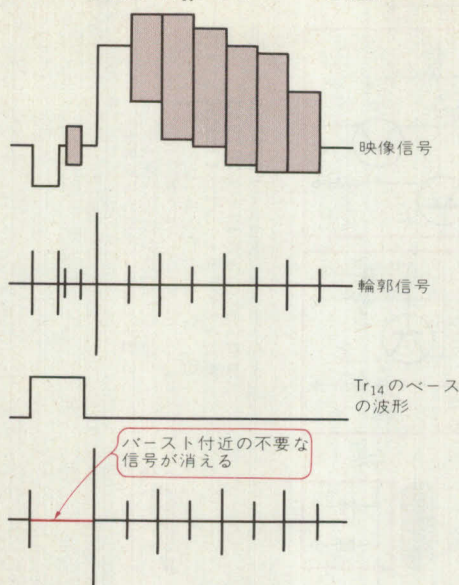
特殊部品を使わずにできる

ビデオ・エンハンサ回路

2SA733, 2SC945

図25に特殊なパーツなしに簡単に実験できる，エンハンサの回路例を示します．

ディレイ・ラインを2本使う方式を採ってみました．図でL_{01}〜L_{10}，C_{01}〜C_{11}で構成した集中定数によるディレイ・ラインを，中央で二分して使用しています．ディレイ・ラインからの信号の引き出しは，Tr_{03}，Tr_{04}，

〈図25〉 簡単なエンハンサの回路例

〈図26〉 Tr_{14}ノイズ・ゲートの動作

Tr_{05}のエミッタ・フォロワを介して行います．その後R_1，R_2による加算と，Tr_{07}，Tr_{08}の差動増幅器で引き算を行い，Tr_{08}のコレクタから輪郭信号を取り出しています．

この例では，入力信号から輝度信号を分離せず，そのまま輪郭検出させていますから，輝度信号の細部と同時に色信号も増強してしまっています．そのためトラップ回路，L_{11}，C_{12}，C_Tの共振周波数を3.58MHzにセットし，色信号を抜き取ります．これを増幅し，VR_{01}でレベル調整後，Tr_{11}エミッタ注入型のミキサで元の信号に加算します．

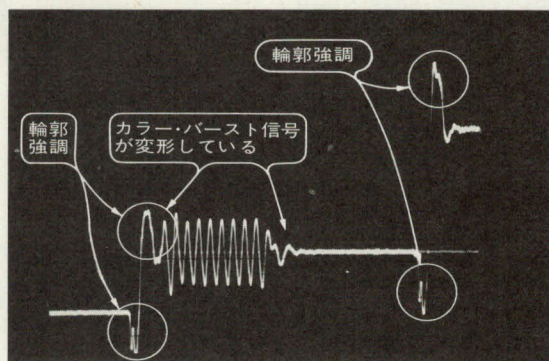
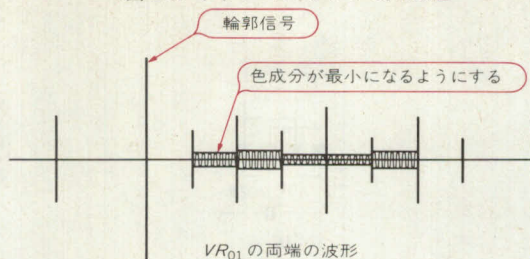
ところがトラップ回路によって時間遅れが生じていますから，元の信号としてTr_{05}のエミッタ出力を用いるとタイミングが合いません．このため別に，ディレイ・ラインの終端に近いところから，Tr_{06}を介して取り出しています．

● カラー・バースト付近の輪郭信号は取り除いておく

Tr_{16}はカラー・バースト付近の不要な信号を除くノイズ・ゲートです．Tr_{14}のクランプ動作で水平同期を分離し，Tr_{15}のタイマ出力を合わせて，ブランキング信号としてベースに加えています(図26)．これがないと，水平同期信号の終わりのエッジで発生する不要な輪郭信号や，近辺のノイズでカラー・バーストが変形します．そのため，輪郭を強調するにしたがって，色相も変化してしまうという結果になります．

● 白と黒のピーク信号を制限し，つぶれのない信号を得る

D_{01}，D_{02}は，輪郭信号の振幅を制限します．白ピー

〈図27〉 トリマ・コンデンサ C_Tの調整

〈写真1〉 輪郭強調によって変形したカラー・バーストの例

クをカットすることによって，CRTのビームのつぶれや，VTRの誤動作によるノイズ発生を防止します．また同期に悪影響のないように黒ピークを抑えます．簡単なホワイト・アンド・ブラック・クリップ回路です．

● トリマ C_Tの調整方法

トリマ・コンデンサC_Tの調整は，カラー・バー信号を入れておいてVR_{01}の両端をオシロスコープで観測しながら，色成分が最小になるようにします(図27)．

信号発生器がない場合，動きの少ない人物などを本機を通して再生しておいて，VR_{01}を最大にします．このままでは，肌色の部分極端に赤くなり色も濃くなっているか，逆に淡く青緑色にズレているはずです．ここでまず，だいたい自然な色濃度と色相(色あい)になるよう，C_Tをゆっくりまわして調整してください．次にVR_{01}の最大⇄最小を繰り返しながら，最大時の色の状態が，最小時にできるだけ自然に近くなるよう微調整を行います．

最大時は輪郭補償が強すぎて画面が荒れますが，色だけに着目します．これで実用的に十分な範囲に追い込めるはずです．

〈池田久嗣〉

◆参考文献◆

(1) テレビジョン画像工学ハンドブック，テレビジョン学会編，1982年第1版．
(2) ㈱インフラノイズ，VE-1001，VC-2001 カタログ 1982年，VP-7007 カタログ，1984年

(トランジスタ技術　1985年3月号)

ビデオ信号，音声信号同時切り替え回路

M51321P

図28にバイポーラ・トランジスタを使った差動型アナログ・スイッチを示します．

コントロール端子の電圧を V_{C1}と V_{C2}を制御して，Q_2を OFF, Q_5を ON することにより, Q_1と Q_3が ON, Q_4と Q_5が OFF して，入力1を選択し出力します．

逆に V_{C1}と V_{C2}を制御して，Q_2を ON，Q_5を OFF することにより，Q_1と Q_3が OFF，Q_4と Q_5が ON して入力2を選択し出力します．選択された入力信号はエミッタ・フォロワ2段を介して出力されるので，広い周波数帯域が確保できます．

このような回路を採用したアナログ･スイッチ IC に M51321P〔三菱電機㈱〕があります．図29に M51321P を使用したビデオ信号，音声信号同時切り替え回路を示します．この回路は VTR などに使用されるもので，3入力のビデオ信号とステレオ音声(L, R)を同時に切り替えて出力することができます．

M51321P は，スイッチ・コントロール信号を＋12V，OPEN，GND とすることにより，入力1，入力2，入力3を選択することができます．

さらに，ビデオ信号のスイッチの後段には電圧利得 G_v＝6.7dB のアンプが内蔵されているので，入力信号をターミネートする際に生じる減衰分を補正して，入力信号と同一レベルでビデオ信号を出力することができます．

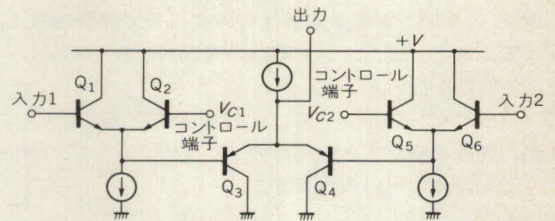
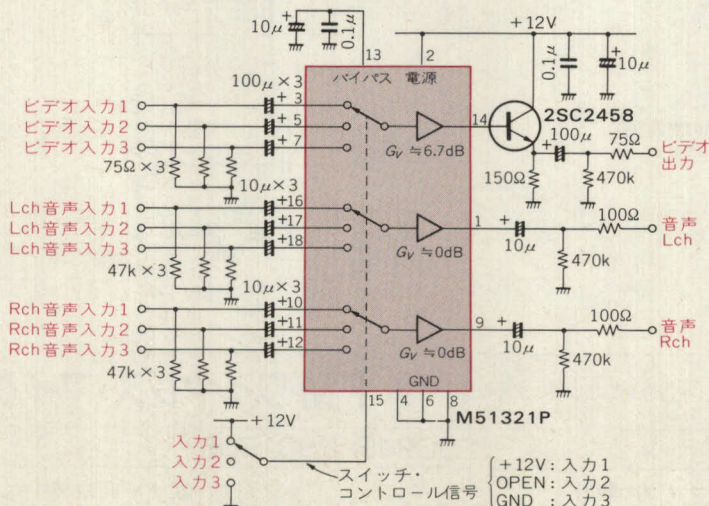
また，ビデオ出力にはエミッタ・フォロワを付加しているので，同軸ケーブルをそのまま駆動することができます(電源電圧を下げることにより，エミッタ・フォロワを追加しなくても，同軸ケーブルをドライブすることができる)．

M51321P のシリーズにはビデオ信号のアンプの電圧利得を 0dB としたもの(M51327P など)や，ビデオ入力と音声入力をそれぞれ独立に選択できるもの(M51329P など)などのバリエーションがあります．

〈鈴木雅臣〉

◆参考文献◆

(1)三菱電機，M51321P データシート
(2)鈴木雅臣,新・低周波／高周波回路設計マニュアル,CQ 出版社
(トランジスタ技術　1986年12月号)

〈図28〉 差動型アナログ・スイッチ

〈図29〉 ビデオ信号，音声信号同時切り替え回路

第6章　送受信回路

菅原昭治/鈴木憲次/田代一章/上岡利雄/更科　一/針倉好男

ディスクリート・トランジスタ1石で行う　基本的な変調回路

2SC2407, 2SK193

実際の変調回路例を図1に示します．これは，コルピッツ型の変形でクラップ発振回路ともいわれます．この回路自体，安定性が高いという性質があります．タンク回路にバック・ツー・バック（背中合わせ）のバラクタをおき，逆バイアス電圧に変調信号を乗せて制御電圧 V_Sを加えます．変調信号の変化分で等価容量 C_dを変えることで，タンク回路の同調周波数を動かし，FM変調を行います．

バック・ツー・バックでは合成容量が半分になりますが，発振振幅が大きい場合のダイオードとしての導通を防ぐために用いられます．

図2は同様な構成のハートレ回路の例です．FETを用いてバイアス抵抗はソース抵抗 R_Sだけです．R_1はバラクタの逆リーク電流パス用です．この電流は非常に小さい値なので，R_1，R_dともに100kΩくらいのオーダになります．どちらの回路も発振周波数帯域，変化範囲，制御電圧範囲，最大周波数偏移により発振定数やバラクタの種類を選びます．〈菅原昭治〉

◆参考文献◆

(1) トランジスタ技術SPECIAL No.30，特集 ニュー・メディア時代のデータ通信技術

（トランジスタ技術　1987年10月号）

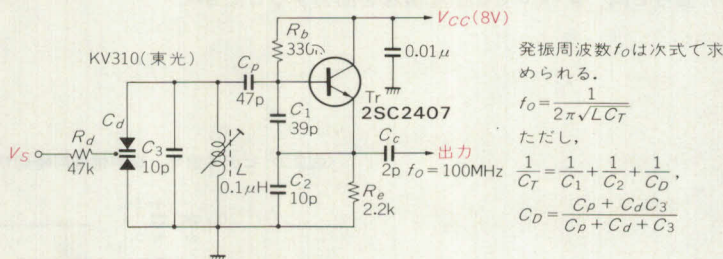
〈図1〉クラップ発振回路の変調回路

発振周波数f_Oは次式で求められる．

$$f_O=\frac{1}{2\pi\sqrt{LC_T}}$$

ただし，

$$\frac{1}{C_T}=\frac{1}{C_1}+\frac{1}{C_2}+\frac{1}{C_D},$$

$$C_D=\frac{C_P+C_dC_3}{C_P+C_d+C_3}$$

〈図2〉ハートレ発振回路の変調回路

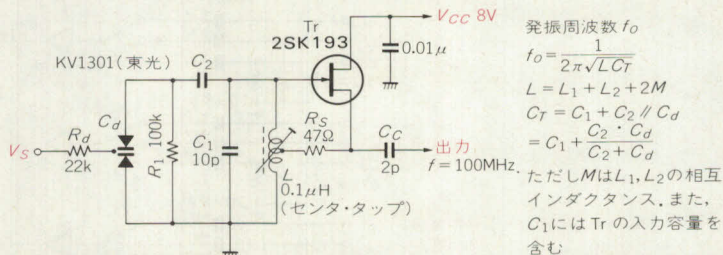
発振周波数 f_O

$$f_O=\frac{1}{2\pi\sqrt{LC_T}}$$

$$L=L_1+L_2+2M$$

$$C_T=C_1+C_2/\!/C_d$$

$$=C_1+\frac{C_2\cdot C_d}{C_2+C_d}$$

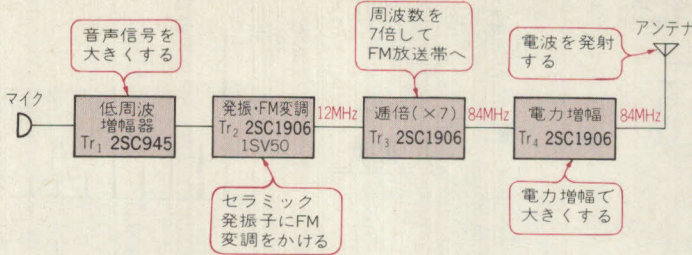
ただしMはL_1, L_2の相互インダクタンス．また，C_1にはTrの入力容量を含む

発振回路にセラミック振動子を使った　FMワイヤレス・マイク

2SC945, 2SC1906

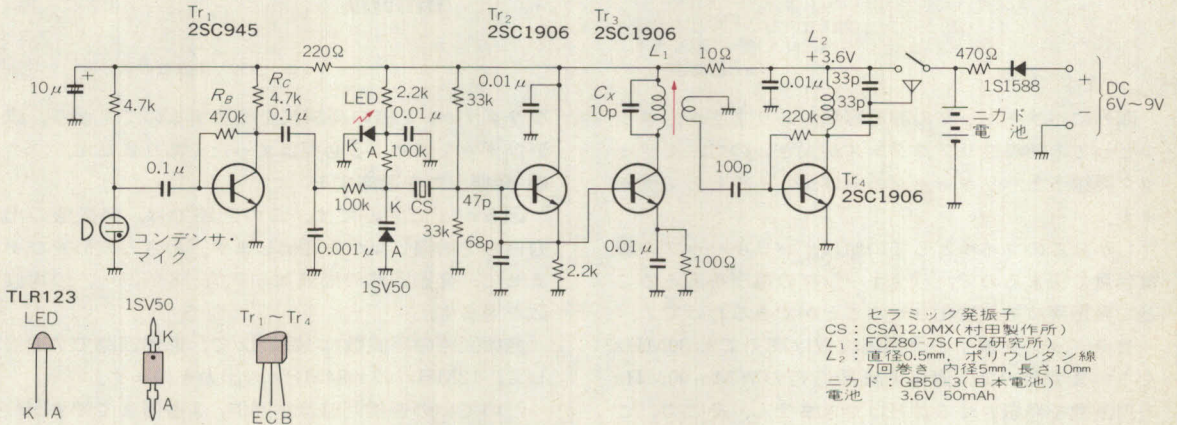
● FMワイヤレス・マイクの設計

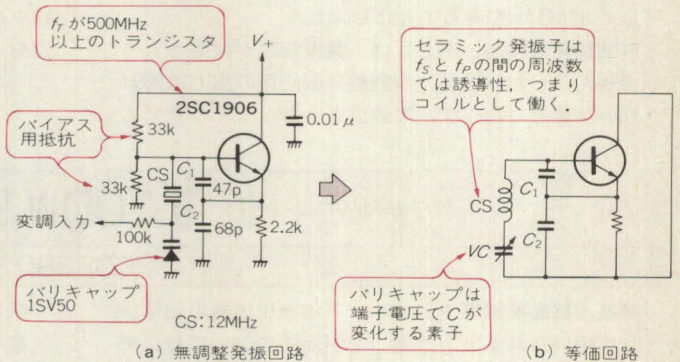
図3がこれから製作するワイヤレス・マイクのブロック図で，図4が回路図です．

表1はFMワイヤレス・マイクの設計仕様です．受

〈図3〉FMワイヤレス・マイクのブロック図

〈表1〉FMワイヤレス・マイクの設計仕様

送信周波数	FM放送帯 76MHz～90MHz
電波型式	FM
通話可能距離	20m
周波数偏位	±75kHz
電源電圧	DC3.6V～6V 電池内蔵
周波数変動	±20kHz以内

〈図4〉FMワイヤレス・マイクの回路図

〈図5〉周波数変調回路

(a) 無調整発振回路　(b) 等価回路

信機はFMチューナなどのFM放送帯が受信できるものを使います．したがって，送信周波数は76M～90MHzの間にします．

通話可能距離は電波法に違反しないように20m程度にし，周波数偏移(周波数変調により変化する周波数の変化幅)はFM放送局と同じ±75kHzにします．

電源はニカド電池または普通の乾電池3本か4本を使うことにして，電圧が3.6～6Vの範囲で動作するようにします．

問題なのは周波数変動です．使用中に周波数が変動するようでは，実用になりません．FMチューナの選択度から考えると，周波数変動が±20kHz以内ならば実用になるでしょう．

● 発振回路で周波数変調をする

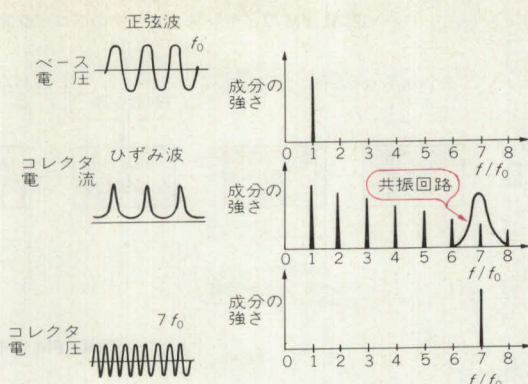
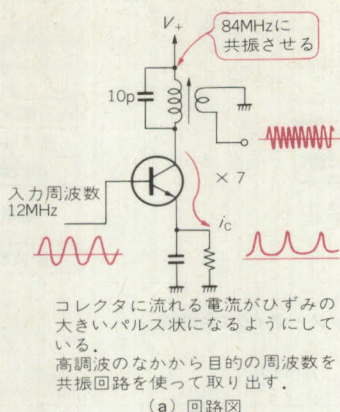
図5が周波数変調できる発振回路です．この発振回路の基本は図(a)のような無調整発振回路です．

ここで，セラミック発振子CSA12.0MX(村田製作所)に直列接続したバリキャップ1SV50に変調信号を加えると，バリキャップの静電容量が変化するので，周波数変調が行われます．

この動作をわかりやすくするために，無調整発振回路を図5(b)のような等価回路にしてみました．

セラミック発振子は誘導性の領域で動作し，発振回路ではコイルの役目をします．

〈図6〉
周波数逓倍回路とその原理

(a) 回路図

(b) 波形と周波数の成分

直列にバリキャップの静電容量がありますが，コイルとしての誘導性リアクタンスが大きいので，セラミック発振子とバリキャップの全体がコイルとして働きます．

しかしこのコイルとしての値は，バリキャップの静電容量で決まるので，バリキャップの電圧を変えることで発振周波数を変化させることができるわけです．

セラミック発振子の発振周波数は高くても30MHzくらいまでなので，直接FM放送帯の76M～90MHzの周波数を発振させることはできません．そこで，ここではその1/7である12MHzで発振させ，それを7倍して84MHzを得ることにしました．

無調整発振回路の出力には，共振回路が接続されていません．したがって，無調整発振回路の出力波形はきれいな波形にならず，高調波を含むひずんだ波形となりますが，7倍の高調波を使用するのですから，波形ひずみを気にする必要はまったくありません．

● 発振出力を逓倍(ていばい)する

図6が逓倍回路です．この回路では，発振器の出力信号を増幅しながら逓倍します．わざと波形をひずませて，発振回路の周波数の2倍，3倍，…，の周波数を得ます．

発振回路の周波数は12MHzで，逓倍回路で7逓倍して，12MHz×7＝84MHzの出力を得ます．

たいていの逓倍回路は2逓倍，3逓倍まででですが，無調整発振回路では高調波がかなり発生しているので，いきなり7逓倍してしまいました．7倍の周波数の出力をLC共振回路で取り出します．

〈鈴木憲次〉

(トランジスタ技術　1990年8月号)

ひずみ率が小さな HF帯100Wリニア出力段回路

2SC2290

業務用移動無線機やアマチュア無線用機器の送信段として用いられる高周波電力増幅回路においては，モジュールと呼ばれるハイブリッドIC(HIC)が多く用いられるようになってきています．しかし，HF帯(3M～30MHz)では，LC定数が大きくHICに内蔵しにくいため，ディスクリート回路がよく使われます．

図7はHF広帯域100Wアマチュア無線機などに一般的に用いられている回路です．

● トランジスタ・プッシュプル構成

ここで使用されるトランジスタにはつぎのような特性が要求されます．

① 入出力特性の直線性が良く，ひずみが少ないこと

② 広帯域増幅のため，トランジション周波数(f_T)が高いこと

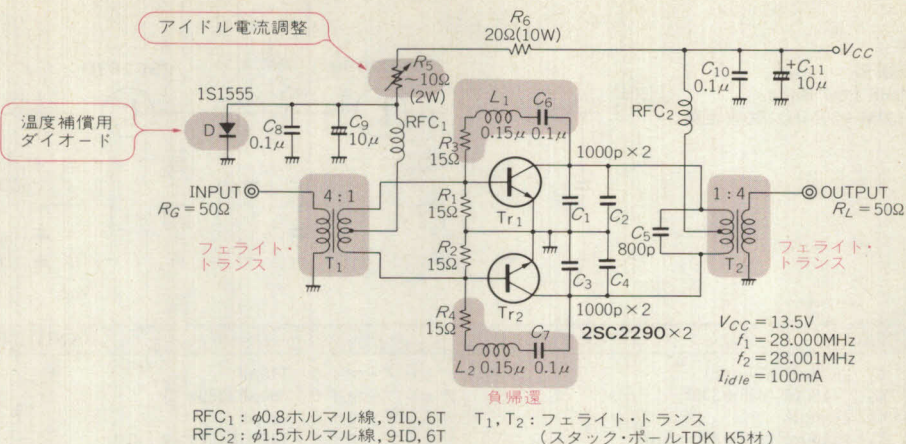
③ オープン，ショートなどの苛酷な負荷条件でも破壊しないような，十分な耐量をもっていること

専用に設計されたトランジスタとしては，2SC2290や2SC2879などがあります．

回路構成としては偶数次の高調波を低減させるためと，電源効率の向上のためにプッシュプル動作をさせています．またリニア・アンプであるため，AB級動作とすることによって，クロスオーバひずみが生じないようにしてあります．トランジスタ1本当たりのアイドル電流は可変抵抗R_5を調整することにより，50～100mAに設定します．

● 回路構成上のポイント

2M～30MHzの約4オクターブもの周波数帯域をカバーするため，入出力の広帯域インピーダンス整合にはフェライト・トランスが用いられます．このフェライト材は低損失であって，透磁率(μ)が100以上で

〈図7〉
HF帯100Wプッシュプル回路

かつ100MHz程度まで一定であることが必要です．

また，周波数特性をフラットにするために負帰還をかけています．図7のR_3，L_1およびR_4，L_2がその役目を果たします．

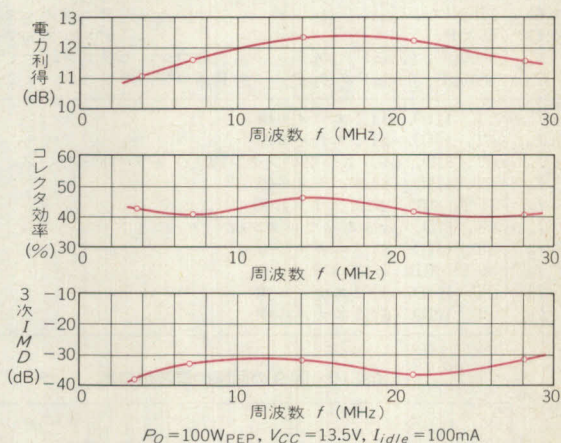
さらに熱暴走を防ぐために，温度補償用としてダイオードをトランジスタの近傍に取り付けます．ダイオードの立ち上がり特性が，トランジスタのベース-エミッタの順方向特性と等しいものが最適です．

● **得られる特性**

図8に電力利得，コレクタ効率，3次*IMD*（相互変調ひずみ）の周波数に対する特性を示します．

〈田代　章〉

（トランジスタ技術　1988年11月号）

〈図8〉HF帯100Wプッシュプル回路の特性

バンド分割により広帯域トランスを省略した

VHF帯80W出力段回路

2SC2099，2SC2879

30M〜300MHzをVHFと呼びますが，海外においてはその下限近くの周波数帯の30M〜50MHzが移動無線用として割り当てられています．

これはVHF帯の中でも低い周波数帯であるため，一般にVHF「Low Band」と呼ばれています．

この周波数帯におけるFM80W回路の例を以下に説明します．

図9に回路図を示します．

● **バンド分割とライン・アップ**

このバンドは中心周波数に対して比較的広い帯域をカバーしなければなりません．しかし，この例では設計方針の一つにロー・コスト指向もあるためにHF帯パワー・アンプで紹介した広帯域トランス整合を用いていないので，1種類の回路定数ではバンド全部をカバーすることが困難です．

ここではバンドをさらにLOWとHIGHの二つに分割しており，回路定数が若干異なります．

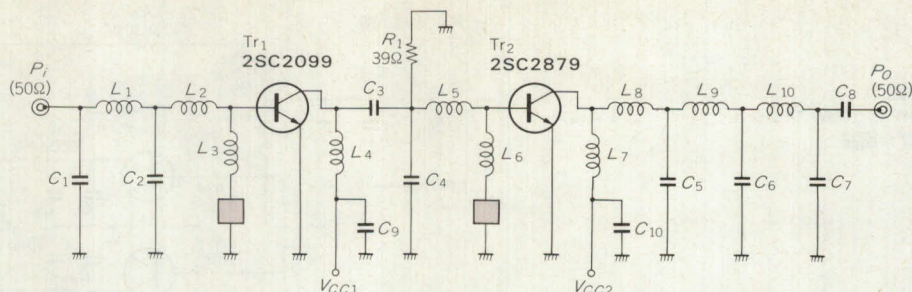
ライン・アップはトランジスタ2段構成です．このバンド専用として発表されているトランジスタは少ないので，ここではHF帯用のものを用いています．

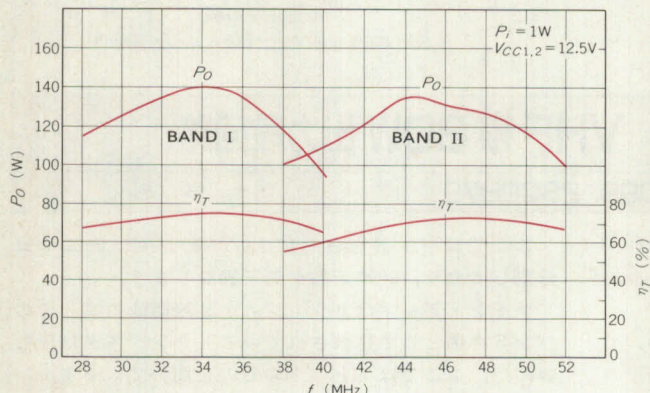
175MHz帯用のトランジスタを用いることもできますが，ゲインが高すぎて不安定になったりして，かえって使いにくいこともあります．

● **回路構成上のポイント**

この回路はFM用であるため，リニア・アンプである必要はありません．そこで電流効率を上げるためにも，ドライバ段，ファイナル段ともC級動作となっています．

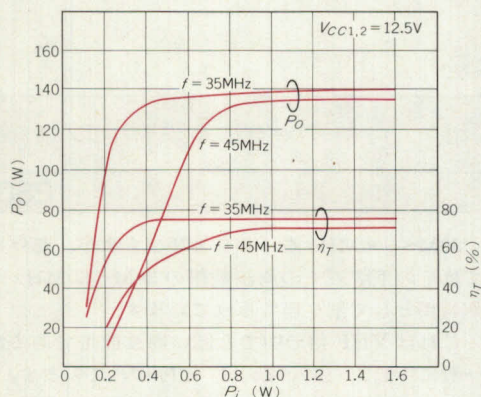
入力および出力回路はローパス・フィルタ形のマッチング・セクションを採用しており，中心周波数にお

〈図9〉
VHF Low Band
(30M～50MHz) **80W 回路**

部品	BAND Ⅰ (Low)		BAND Ⅱ (High)	
C_1	178pF (110+68)	ディップ・マイカ	110pF	ディップ・マイカ
C_2	1150pF (820+330)	ディップ・マイカ	660pF (330×2)	ディップ・マイカ
C_3	680pF	ディップ・マイカ	680pF	ディップ・マイカ
C_4	1160pF (430+220+510)	ディップ・マイカ	1450pF (510×2+430)	ディップ・マイカ
C_5	1990pF (820+510+330×2)	ディップ・マイカ	1020pF (510×2)	ディップ・マイカ
C_6	377pF (220+110+47)	ディップ・マイカ	220pF (110×2)	ディップ・マイカ
C_7	110pF	ディップ・マイカ	47pF	ディップ・マイカ
C_8	680pF	ディップ・マイカ	680pF	ディップ・マイカ
C_9	6800pF∥0.05μF∥10μF	貫通コン，セラコン，ケミコン	6800pF∥0.05μF∥10μF	貫通コン，セラコン，ケミコン
C_{10}	6800pF∥0.05μF∥10μF	貫通コン，セラコン，ケミコン	6800pF∥0.05μF∥10μF	貫通コン，セラコン，ケミコン
L_1	3T，11ID，φ1.2 エナメル線		3T，11ID，φ1.2 エナメル線	
L_2	1T，10ID，φ1.2 エナメル線		1T，10ID，φ1.2 エナメル線	
L_3	6T，6ID，φ0.8 ポリウレンタン線+フェライト・ピーズ		6T，6ID，φ0.8 ポリウレンタン線+フェライト・ピーズ	
L_4	4T，11ID，φ1.2 エナメル線		4T，11ID，φ1.2 エナメル線	
L_5	½ T，9ID，φ1.2 エナメル線		Cu (2×6×0.3t)	
L_6	6T，6ID，φ0.8 ポリウレタン線+フェライト・ピーズ		6T，6ID，φ0.8 ポリウレタン線+フェライト・ピーズ	
L_7	3T，11ID，φ1.2 エナメル線		3T，11ID，φ1.2 エナメル線	
L_8	½ T，9ID，φ1.2 エナメル線		Cu (2×15×0.3t)	
L_9	2T，10ID，φ1.2 エナメル線		2T，10ID，φ1.2 エナメル線	
L_{10}	4T，10ID，φ1.2 エナメル線		4T，10ID，φ1.2 エナメル線	

〈図10〉 図9の回路の周波数特性

〈図11〉 図9の回路の入出力特性

いて置換法にて求めたインピーダンスをもとに整合回路の基本設計を行ったものです．

なお，100W もの高周波電力を取り扱うので，使用する回路部品には配慮が必要です．特に出力回路のコンデンサには，耐圧が十分でロスが少なく，かつ温度特性の優れたものを用いないと，トランジスタの能力を十分に引き出すことができません．

ここではディップ・マイカ・コンデンサを使用しました．また，この回路例のように複数のコンデンサを並列に使用することも，電力容量に余裕をもたせるためには効果的です．

● 回路の調整と特性

回路調整の始めの段階では，主要部分にはバリコンを使用し，総合特性を確認しながら，最適値を求めていくことも有効な手段です．図9の回路の定数は最終的に決定された値です．

図10に周波数特性を，図11に入出力特性を示します．ドライブ入力1Wで出力80Wを余裕をもって

満足しています．出力側に付くフィルタのロスを考慮しても十分なパワーといえます．また総合効率も約70％が実現されています．〈田代　章〉

（トランジスタ技術　1988年11月号）

パラレル接続で出力アップを図った UHF帯70W出力段回路

2SC2643，2SC2783

単体の素子のみでは所要の高周波電力を得られない場合，プッシュプル回路で実現する方法があります．あるいは単純に2個のトランジスタを並列(パラレル)接続して約2倍の出力を得ることもできます．

ここでは，UHF帯の業務用無線に用いられている周波数帯域におけるパラレル回路の例を紹介します．

図12に回路図を示します．

● ライン・アップとトランジスタの選択

入力10Wにて80W出力を目標としたので，出力段には1本当たり40Wの出力保証値をもつ2SC2783を2本，またそのドライバには25W出力の2SC2643を使用しました．FM用のため，いずれもC級動作となっています．

ここで使う2SC2783の外囲器は図13のようになっており，一般のトランジスタの外形とは異なった特殊な形状をしています．

すなわち，

(1) 回路基板上のストリップ・ラインと接続しやすいよう，コレクタとベースのリードが板状になっている

(2) ゲインを低下させるインダクタンス分を減らすため，エミッタ・リードが複数枚ある

が特徴です．

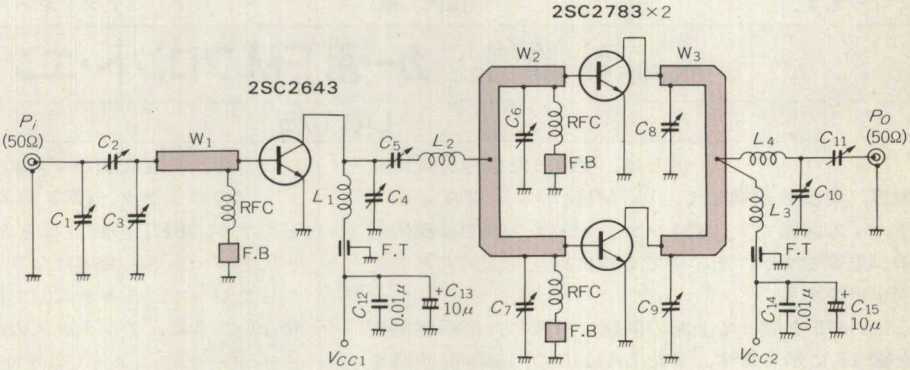
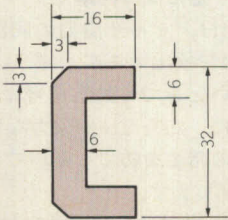
また取り付ける際は，図14のようにすることによって，良好なアースが得られ，ゲイン不足や発振などの不安定現象を防ぐことができます．

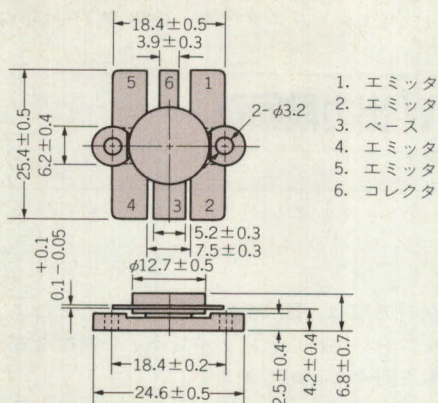
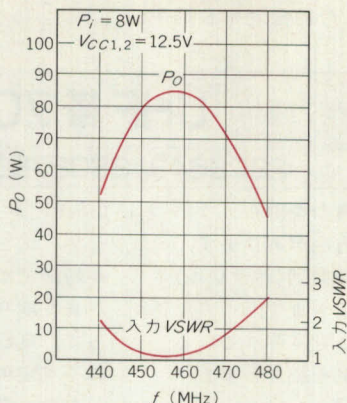
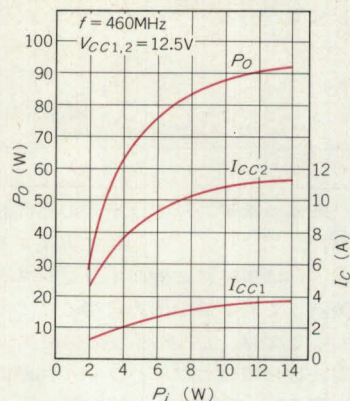
なお，最近の高周波高出力トランジスタは，負荷変動(極端な場合はアンテナのオープンやショート)を想定して，破壊に対する強度については設計時において十分考慮されています．また，製造工程においても十分に管理されているため，調整中に壊れるということはほとんどなくなっています．

しかし，この回路の場合はいわば簡略的なパワー合成法であるため，2本のファイナル・トランジスタについては，たとえば片側だけパワーを出していくとかのアンバランスな動作は避けるほうがベターです．

● 放熱設計に注意する

この回路では入力8Wのとき，約80Wが熱損失となります．放熱フィンでの自然空冷だけで，長期信頼

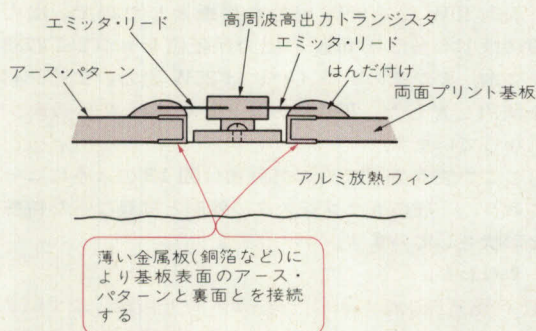
〈図12(a)〉UHF 70W パラレル回路

〈図12(b)〉UHFパラレル回路定数表

C_1，C_2，C_3，C_6，C_7	～20pF　セラミック・トリマ
C_4，C_5，C_8，C_9，C_{10}，C_{11}	～20pF　エア・バリコン
FT	4700pF　貫通コンデンサ
FB	フェライト・ビーズ
L_1，L_3	1mmφ銀メッキ銅線2T，6ID
L_2，L_4	0.5mmt Cu板　幅5，½T，10ID
RFC	0.8mmエナメル銅線，10T，3ID
W_1	マイクロ・ストリップ・ライン　4×12mm
W_2，W_3	右図参照
基板	ガラス・エポキシ両面基板　1.6mmt

〈図 13〉 2SC2783 の外形図

〈図 15〉 周波数特性

〈図 16〉 入出力特性

性を満足させるに必要なケース温度以下にするためには，大きな体積が必要となりますので，ファンによる強制空冷の手段も必要になります．

ドライバ段の出力は 25〜30W 程度です．このパワー・レベルだとモジュールも入手できますので，ドライバだけをモジュール化することによって，はるかに設計が楽になりますし，もっと小さな入力(200mW 程度)でドライブすることが可能となります．

図 15 に周波数特性を，図 16 には入出力特性を示します．20MHz の帯域にて 70W の出力が得られています．また 430M〜440MHz にて調整し直すことにより，HAM バンドでのブースタとしての応用も可能となります．

〈田代　章〉

〈図 14〉 2SC2783 の実装法

（トランジスタ技術　1988 年 11 月号）

LA1175 と用いて相互変調・混変調特性の優れた カー用 FM フロント・エンド

LA1175

FM フロント・エンドとは，受信した信号を高周波増幅，周波数変換して，10.7MHz の中間周波にして出力する回路です．FM フロント・エンドでは混信対策が重要ですが，その中でも特に相互変調妨害と混変調が重要です．

LA1175 を使って上記の問題に対策した応用回路例を図 17 に示します．また LA1175 の内部等価回路を図 18 に示します．

RF アンプは，混変調対策および高感度受信ができることと，効果的に AGC をかけられることなどの理由で，デュアル・ゲート MOS FET が一般に使用されています．ここでは 3SK181 を使用しています．

RF アンプの出力は LA1175 のミキサ入力の 5 ピンに入ります．そして，ダブル・バランスト・ミキサにおいて IC 内で発生させた発振周波数とミキシングし，8, 9 ピンに接続させる同調回路から IF 周波数が取り出され，IF アンプを通って 15 ピンからセラミック・フィルタを通って，つぎの IF 復調ブロックへ行きます．

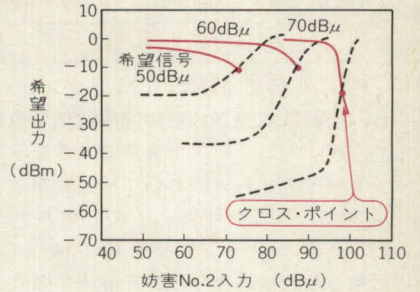
ここで，相互変調ひずみの発生する可能性は，RF アンプのバラクタ，FET の入力およびミキサ入力などですが，FET の特性などが向上してきたためミキサ入力がいちばん問題になります．

したがって，ミキサ入力で相互変調ひずみを発生させないように，アンテナ入力のバラクタにピン(PIN)ダイオードによる AGC をかけ，さらに MOS FET のゲートに AGC をかけています．AGC(Automatic Gain Control)は，入力信号に応じて回路の利得を制御して出力を一定に保つ回路です．

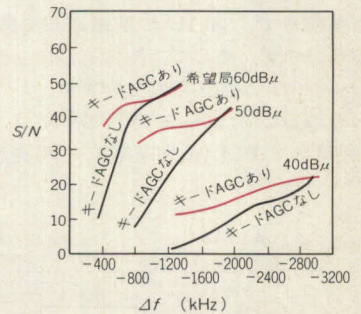
AGC の検出は，ミキサ出力の同調回路の 2 次側より 10 ピン入力で検出する広帯域 AGC 方式ですから，希望信号の弱いときでも妨害信号により AGC がかけられます．特に，妨害電波が強力な場合は効果的に相互変調ひずみの発生を防ぐことができます．このようすを図 19 に示します．

ところで，広帯域 AGC の場合は，AGC のかけ過ぎで極端な場合，希望信号が消滅してしまうことがあ

〈図 17〉LA1175 を用いた FM フロント・エンド

〈図 19〉妨害波の変化による希望信号出力の変化

赤線
希望 f_D＝99.1MHz
f_m（変調周波数）＝400Hz 100％変調
妨 1 f_{u1}＝97.9MHz 無変調
132dBμ(SG open)
妨 2 f_{u2}＝96.7MHz 無変調
破線
希望 f_D＝99.1MHz 無変調
妨 1 f_{u1}＝97.9MHz 無変調
132dBμ(SG open)
妨 2 f_{u2}＝96.7MHz
1kHz 100％変調

〈図 18〉LA1175 の内部等価回路

〈図 20〉キード AGC の効果（強電界妨害局下における感度抑圧）

希望局 f_D＝99.1MHz
400Hz 100％変調
妨害局 f_u：120dBμ ANT入力一定
$\Delta f = f_D - f_u$

りますが，LA1175 の場合は FM IF 検波 IC からの狭帯域信号を 16 ピンに入れることにより，AGC 量をこの狭帯域信号に比例させることができますので（キード AGC），このような妨害信号による感度低下も防ぐことが可能になります．この効果を図 20 に示します．

この図は，縦軸に希望局の S/N，横軸に希望局と妨害局との周波数差を示し，妨害局のアンテナ入力は，120dBμ 一定とし，希望局が 40dBμ，50dBμ，60dBμ 時の S/N を示したグラフであり，キード AGC の効果がよく出ています．

〈上岡利雄〉

◆参考文献◆

(1) 石黒和久，碓氷旭，田中寛次；セラミック共振子のリアクタンスを正負方向に自動調整し FM ステレオ復調 IC を無調整に，日経エレクトロニクス，1984 年 1 月 30 日号．
(2) 黒川晃；FM チューナ・マニュアル，p.43，ラジオ技術社，昭和 53 年．
(3) 田中寛次，小川隆一；SANYO TECHNICAL REVIEW VOL.13 No.1，車載 FM チューナ用 IC．
(4) 管山栄；三洋半導体技術資料 No.79，混変調特性向上の AM チューナ用 IC LA1135．
(5) 鈴木五郎他；トランジスタ高周波回路，日刊工業新聞社，昭和 43 年．
(6) トランジスタ技術 SPECIAL No.19，特集 ボビー・エレクトロニクス入門

（トランジスタ技術 1987 年 11 月号）

LA1145/2110/3430を組み合わせて
ノイズ・キャンセラ機能ももった

FM IF復調回路

LA1145, LA2110, LA3430

FM IF復調回路は，FMフロント・エンドで選局され，周波数変換された中間周波信号を増幅し，復調して，FMステレオ信号を得る働きを示します．

カー・チューナにおいては自動車エンジンなどのパルス性ノイズや外来ノイズを除去する必要があり，FMノイズ・キャンセラ用ICを使って，FM復調信号に乗ったパルス・ノイズを除去することが不可欠です．

図21にFM IF検波用IC LA1145，FMノイズ・キャンセラ用IC LA2110，FMステレオ復調用IC LA3430を使った応用回路例を示します．

FMフロント・エンドからのIF信号は，LA1145の入力1ピンに入ります．そして，9ピン，10ピンに位相用Lと共振回路を含んだ中間周波トランスを使って，90°位相をずらした信号とでかけ算をして7ピンからFM検波出力を得ます．ここで得られた検波出力は，FMコンポジット信号で，

$$S=L+R+(L-R)\sin\omega_c t+P\sin(\omega_s/2)t$$

なる信号で，L+Rは左(L)と右(R)の和信号，L−Rは差信号で，38kHzの副搬送波を搬送波抑圧変調したものです．そして，副搬送波の1/2の周波数のパイロット信号が加えられています．

このコンポジット信号をFMステレオ復調用IC LA3430でPLL(位相同期ループ)を利用したスイッチング復調で，LとRの信号を復調しますが，このコンポジット信号にパルス・ノイズが乗っている場合，ステレオ復調される前に除去しないとさらに新たなノイズが発生することになります．

したがって，このパルス・ノイズの除去を，FMノイズ・キャンセラIC LA2110で行っています．

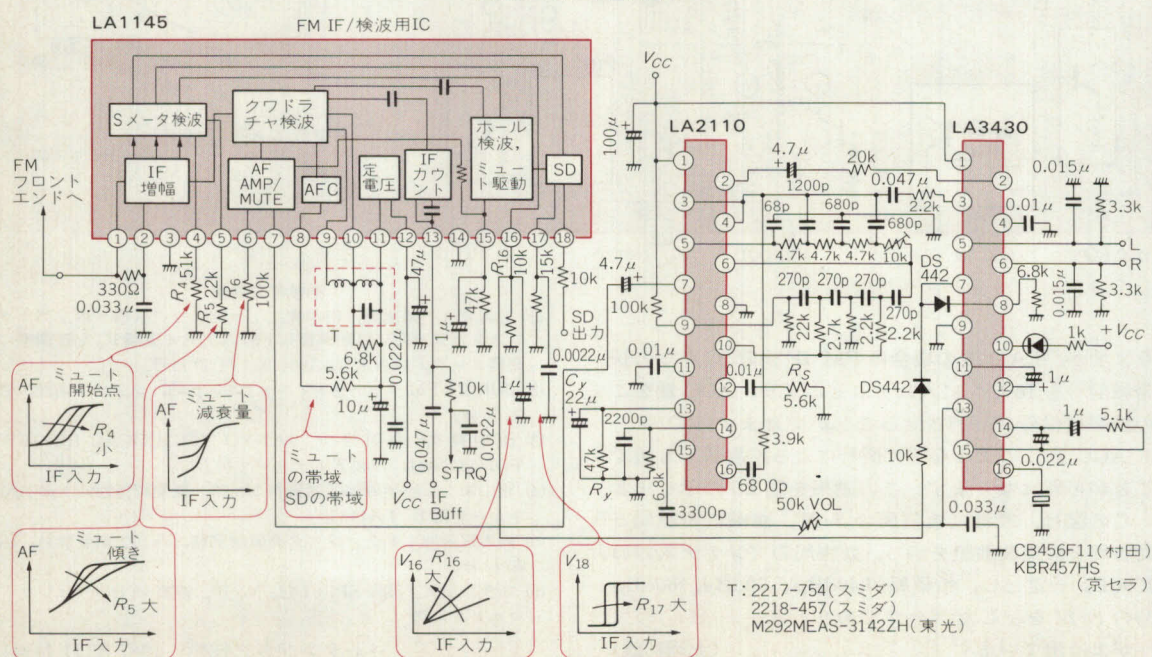
● ノイズ・キャンセラLA2110

ノイズ・キャンセラの基本的な原理は図22のように，パルス・ノイズの到来の直前にゲートを開き，直前の信号レベルを保持させる方法です．

図23にLA2110の内部ブロック図を示します．これについて説明すると，FM検波によって得られたパルス・ノイズの含まれたコンポジット信号は，FMノイズ・キャンセラ用ICの入力7ピンに入ります．そして，ハイパス・フィルタを通ることによって，ノイズ検出され，ゲートを開きます．

一方，遅延回路を通ったコンポジット信号は，5ピンに入りパルス・ノイズの発生の直前でゲートが開かれて前値ホールドされ，パルス・ノイズが除去されます．

しかし，音声信号のような低周波成分に対しては，ゲート時間は短いのですが，パイロット信号にとってはやや長くなるために，この前値ホールドはパイロッ

〈図21〉FM 1F復調回路

ト信号の欠落となります．これは，ステレオ・コンポジット信号のひずみとなり，耳ざわりな新たなノイズを発生することになります．

したがって，パイロット信号については，遅延回路を通った後で，ゲート回路を通さないで，FM ステレオ復調用 IC の 3 ピン(パイロット入力)へ入れて，位相同期した 38kHz の再生副搬送波を作ります．

そして，(L＋R)和信号と(L－R)差信号については，上記の位相同期した 38kHz の再生副搬送波を 1/2 分周した信号を，LA3430 の 13 ピンより取り出し，パイロット・キャンセル用の信号として利用し，LA2110 の 15 ピンに入れて，パイロット信号をキャンセルしたコンポジット信号として 2 ピンより取り出し，LA3430 の FM ステレオ・コンポジット入力 2 ピンの入力とします．

● ステレオ復調用 IC LA3430

つぎに，ステレオ復調用 IC LA3430 について説明します．図 24 に LA3430 の内部ブロック図を示します．

3 ピンの PLL 入力によって，コンポジット信号中のパイロット信号を抽出し，これに位相同期した 38kHz の再生副搬送波を作ります．この再生 38kHz とコンポジット信号とのかけ算により，(L－R)の差信号を再生し，これと(L＋R)信号とをマトリクス回路に通して，左信号 L と右信号 R を得ることになります．

LA3430 の PLL 方式では，VCO(電圧制御発振器)の発振周波数の初期設定を，CR 発振器を使わずに，シンメトリカル・リアクタンス回路を導入することによって，セラミック共振子が使用可能となり，無調整化を実現したものです．

LA3430 は，そのほかにカー用 FM チューナとして，つぎに述べるスキップ・ノイズの対策に有効な手段である，ステレオ・ノイズ・コントロール(SNC)と，ハ

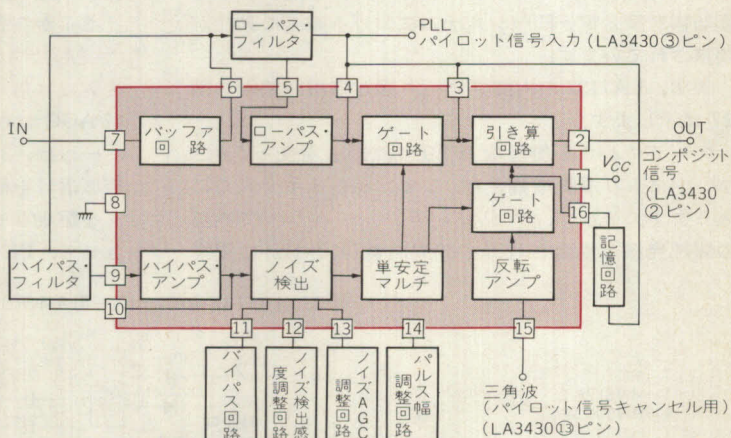
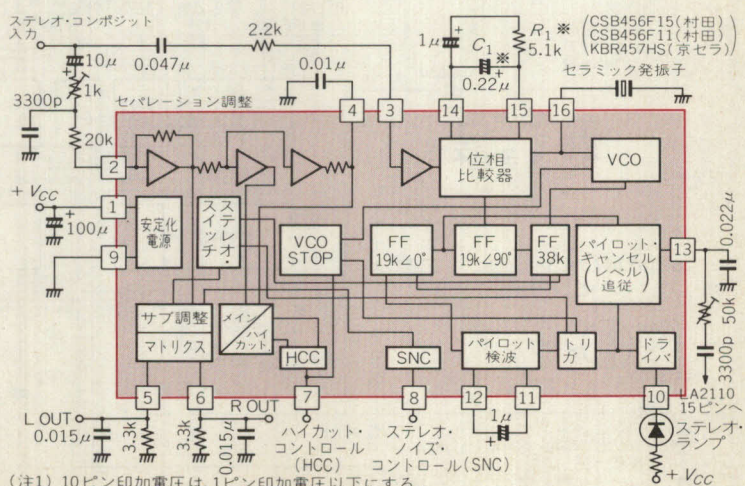
〈図 22〉 ノイズ・キャンセラの基本原理

〈図 25〉 LA3430 の SNC 特性

〈図 23〉 LA2110 の内部ブロック図

〈図 24〉 LA3430 の内部ブロック図

イカット・コントロール(HCC)の機能があります．

SNCはモノラル時のノイズがステレオ時よりも約20dB良いことを利用して，ノイズ改善を行うものです．8ピンの電圧をコントロールすることで，図25のようなセパレーション特性を出しています．

HCCは耳につきやすい高域ノイズを落とすために，高域の周波数特性を落とすものです．7ピンの電圧をコントロールすることで，図26のようなハイカット特性を出しています．

〈上岡利雄〉

〈図26〉 LA3430のHCC特性

◆参考文献◆

(1) 三洋電機，LA2110，LA1145，LA3430データシート．

(2) トランジスタ技術SPECIAL No.19，特集 ホビー・エレクトロニクス入門．

(トランジスタ技術　1987年11月号)

LA1137を用いて混変調ひずみの優れた カー用AMチューナ

LA1137

AMカー・チューナに要求される性能として基本特性(感度ひずみ率，大入力，S/N)は，ICを使うことで高性能を得られるようになりましたが，近年は混変調妨害対策と電子同調システムにおける確実な動作が要求されています．

まず，LA1137の内部ブロック図と応用回路例を図27に示します．

アンテナからの信号はJFET 2SK715を使ったRFアンプにより選択増幅され，5ピンからミキサ入力に入ります．そして，ダブル・バランスト・ミキサで内部の局部発振と混合されて中間周波数(450kHz)に変換され，6ピンに接続されたフィルタにより中間周波数が取り出され，8ピンのIFアンプに入り12ピンから検波出力として取り出されます．

ここから狭帯域の信号強度を14ピンで検出して，中間周波AGCをかけます．AGCは，そのほかに混変調妨害対策に有効な手段となる，つぎの二つの広帯域AGCがあります．

一つは，3ピンからまったく選択素子を通らない広帯域信号を検出して，同じ3ピンからピン・ダイオードを駆動させ，さらに1ピンのRF AGC出力を低下させて，FETにAGCをかけます．

〈図27〉 LA1137を用いたカー用AMチューナ

もう一つは，5ピンのミキサ入力から検出して，同様に3ピンと1ピンのAGC出力を動作させるものです．ここで，LA1137を使用した図27の回路で得られる基本特性を図28に示します．

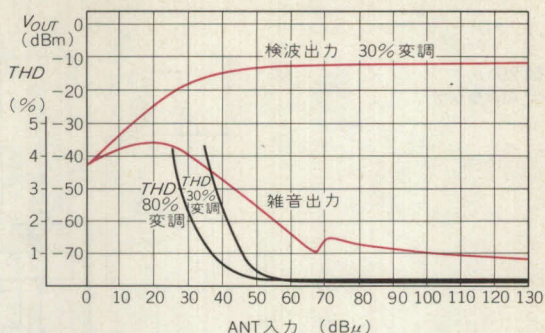
つぎに，LA1137の電子同調システムの確実な動作に対する対応について述べてみます．

LA1137は，オート・サーチ停止信号が18ピンより出力されますが，この感度調整が9ピンの外付け抵抗により独立に変えられます．

13ピンはIFカウント用のバッファ出力で，入出力ピンを兼ねており，DC5Vの印加によって，13ピンにIF周波数(450kHz)が出てきます．〈上岡利雄〉

〈図28〉図27のチューナ回路の基本入出力特性

◆参考文献◆

(1) 三洋電機，LA1137データシート．
(2) トランジスタ技術SPECIAL No.19，特集 ボビー・エレクトロニクス入門．

(トランジスタ技術 1987年11月号)

IC 1個でできる AMラジオ

TA7641BP

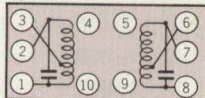
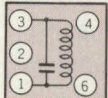
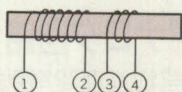
このAMラジオは，電池2本(3V)で動作するもので，高インピーダンスのイヤフォンを駆動するだけならば，電池が非常に長持ちするものです．

ここに使ったICは，AMラジオに必要な機能のすべてが1チップに収まっているTA7641BP(東芝)です．内部構成は，自励式コンバータ，IFアンプ，AM検波回路，パワー・アンプからなっています．パッケージはDIP16ピンですが，サフィックスがBFのフラット・パッケージもあるので，こちらを使うとかなり小さなラジオを作ることができます．

このICの特徴は，なんといっても消費電流が非常に少ないということです．I_{CCQ}は1.6mA(V_{CC}=3V)で，通常ならパワー・アンプのアイドル電流だけでもこの値には収まりません．このような低消費電流を実現できたのは，コンバータを自励式にして，さらにそれをハイ・インピーダンス設計にしたためです．また，パワー・アンプにユニークな回路を用いて，アイドル電流を極限まで絞り込んでいるおかげです．なおパワー・アンプ出力段の動作そのものはB級動作ですので，出力が出ているときは通常のB級アンプと同様の電流を消費します．

回路は図29のとおりです．スピーカがV_{CC}との間に接続されているのは，ブートストラップのケミコンを利用して，出力のカップリング・コンデンサを省略しているためです．この回路での最大出力(*THD*=10%)は100mWです．

〈図 29〉
3V AM ラジオ

(a) 回　路

f (kHz)	L (μH)	Q_0	巻　数		
	1-3	1-3	1-2	2-3	4-6
796	360	125	$92\frac{1}{2}$	8	$10\frac{1}{2}$

スミダ電機(株)
0187−145−092または相当品
ワイヤ：0.08mmφUEW

C_0(pF)		f (kHz)	Q_0	巻　数			
1-2	7-8		1-2 / 7-8	1-3	2-3	6-7	6-8
150	150	455	65	80	148	196	32

スミダ電機(株)
48−037−921または相当品
ワイヤ：0.08mmφUEW

C_0(pF)	f (kHz)	Q_0	巻数
1-3		1-3	1-3
180	455	65	142

スミダ電機(株)
0130−108−016または相当品
ワイヤ：0.08mmφUEW

f (kHz)	L (μH)	Q_0	巻　数	
	1-2	1-2	1-2	3-4
796	625	200MIN	105	20

コ　ア：12mmφ×53mmφ
ワイヤ：USTC−0.1mmφ

(b) コイル・データ

先に述べたように，この IC の最大の特徴である低消費電流を活かすには，スピーカは使わずに高インピーダンス(200Ω 以上)のイヤフォン専用ラジオとすることです．負荷をこのような高インピーダンス負荷に限定することで，出力が出ているときでも電流はわずかな値になり，さらに I_{CCQ} を小さく設定できます．

I_{CCQ} を小さくするには，14 ピンと GND の間に数十 kΩ〜数百 kΩ の抵抗を入れればよく，クロスオーバひずみが出ない程度の値にします．こうすることにより，単 4 電池でも 200 時間以上，電池寿命がもつようになります．

〈更科　一〉

◆引用文献◆

(1) 東芝音響用リニア IC，1985 年 1 月，pp.478-486.

(トランジスタ技術　1985 年 7 月号付録)

IC2 個でできる **FM/AM ラジオ**

TA7358P, TA7747P

ここでは電池 2 本で動作する FM/AM ラジオを紹介します．FM/AM ラジオというとけっこう複雑な感じがしますが，できるだけ簡単な回路で実現するために，ステレオ MPX は省略したので，IC2 個で構成することができます．FM 放送をステレオでは受信できませんが，クロック・ラジオや小型ラジオなどの用途ならばこれで十分です．

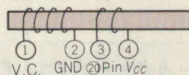
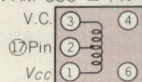
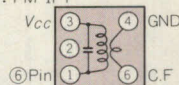
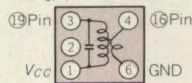
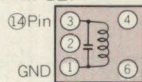
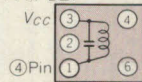
用いた IC は，FM フロント・エンド用の TA7358P/AP と，それ以外の部分がすべて納まっている TA7747P(東芝)です．ともに最低動作電圧は 1.8V 以下まで保証されているので，電池を 2 本(3V)使用するラジオに最適です．

TA7358P/AP は，従来のフロント・エンド IC にくらべて，強入力特性，スプリアス特性，不要輻射などが改善されており，さらにロー・ノイズ設計となっています．

TA7747P は，AM RF アンプ，AM 局部発振器，AM MIXER，FM/AM IF アンプ，FM/AM 検波器，AM AGC 回路，オーディオ・パワー・アンプが入っており，FM フロント・エンドさえ接続すれば，FM/AM ラジオになるものです．AM 強入力特性に優れ，またパワー・アンプは 4Ω のスピーカを直接ドライブできるものです．

本機の回路図を図 30 に示します．FM/AM の切り替えは 2 回路のスイッチを用いています．TA7358P/AP は，AM 時は電源を切っています．また，TA7747P は FM/AM の切り替えは 3 ピンで行っており，FM 時はオープン，AM 時は GND に落としてい

〈図 30〉 FM/AM ラジオ

L_1：FM RF コイル

f (MHz)	L(μH) 1-3	Q_0 1-3	TURNS 1-3	WIRE (mm)
100	0.07	100	2.25	0.5UEW

L_2：FM OSC コイル

f (MHz)	L(μH) 3-1	Q_0 3-1	TURNS 3-1	WIRE (mm)
100	0.05	100	1.75	0.5UEW

L_3：AM ANT コイル

f (kHz)	L(μH) 1-2	Q_0 1-2	TURNS 1-2	TURNS 3-4	WIRE (mm)
796	600	200	95	17	7/0.07 USTC

コア：10mmφ×80mm

L_4：AM OSC コイル

f (kHz)	L(μH) 1-3	Q_0 1-3	TURNS 1-2	TURNS 2-3	WIRE (mm)
796	268	90	13	75	0.08 UEW

ミツミ電機(株)　YT20582 または 相当品
スミダ電機(株)　2157-2239-213A

T_1：FM IFT

f (MHz)	C_0(pF) 3-1	Q_0 3-1	TURNS 6-4	TURNS 3-1	WIRE (mm)
10.7	82	90	2	11	0.12 UEW

ミツミ電機(株)　YT20580
スミダ電機(株)　2153-414-041 (5821)

T_2：AM IFT

f (kHz)	C_0(pF) 1-3	Q_0 1-3	TURNS 4-6	TURNS 1-3	WIRE (mm)
455	330	110	6	114	0.07 UEW

ミツミ電機(株)　YT20583

T_3：AM DET

f (kHz)	C_0(pF) 3-1	Q_0 3-1	TURNS 3-1		WIRE (mm)
455	330	105	127		0.06 UEW

スミダ電機(株)　2150-2083-061 (4838)

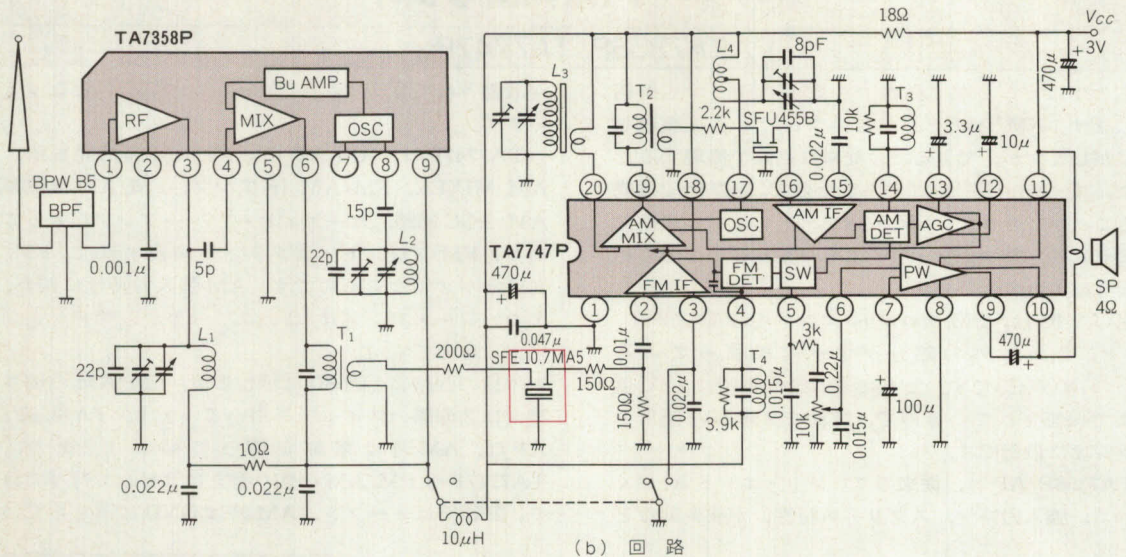
T_4：FM DET

f (MHz)	C_0(pF) 1-3	Q_0 1-3	TURNS 1-3		WIRE (mm)
10.7	150	100	10		0.12 UEW

スミダ電機(株)　2153-4095-331

(a) コイル・データ

〈図 30〉 FM/AM ラジオ(つづき)

(b) 回 路

ます.

実装上の注意点としては，5 ピン出力(検波出力)にはキャリアが混じっているので，ツィートの点から，5 ピン-GND 間の 0.015μF はできるだけループを小さくする(短距離で GND に落とす)ことです．また，6 ピン-GND 間の 0.015μF も同様です．さらにスピーカの配線(大電流が流れる部分)は，高周波部(特に AM バー・アンテナ)から距離を離す必要があります．

なお，TA7358P と TA7358AP はまったく同じように使えますが，TA7747P と TA7747F はパッケージの違い以外にピン配置なども多少違っていますので差し替えはできません．

〈更科　一〉

◆引用文献◆

(15) 東芝音響用リニア IC，1985 年 1 月，pp.333～350，pp.567～582，pp.646～647.

(トランジスタ技術　1985 年 7 月号付録)

専用 IC MC3362/MC145160 を用いた

46/49MHz コードレス・テレホン受信回路

MC3362，MC145160

図 31 にブロック図を示すモトローラの MC3362 を用いると，46/49MHz コードレス・テレホンの受信回路が簡単にできます．また PLL を使用し，全部で 10ch の周波数を実現します．PLL 回路には図 32 に示す，モトローラの 46/49MHz コードレス・テレホン

〈図 31〉 MC3362 のブロック図

〈図 32〉[1] MC145160 のブロック図

専用のデュアル(Dual) PLL である MC145160 を使います．

DPLL といわれるのは，受信系と送信系の 2 系統の PLL を内蔵しているためです．コードレス専用とは，内部にデータ ROM があり，モードおよび ch セレクトにより自動的にプログラマブル・カウンタが，送受両系統ともに設定されるためです．受信系は，受信周波数の下側 IF に相当する(＝10.7MHz 引いた)周波数を入力します．送信系は，送信周波数の 1/2 周波を入れます．比較周波数はそれぞれ 5kHz と 2.5kHz で，基準発振は 10.24MHz を用います．これは外部から加えることも可能です．動作電圧は 3V からです．

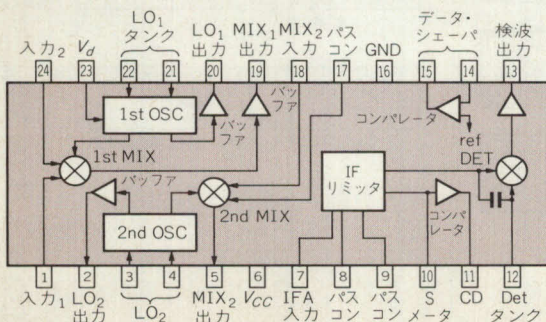
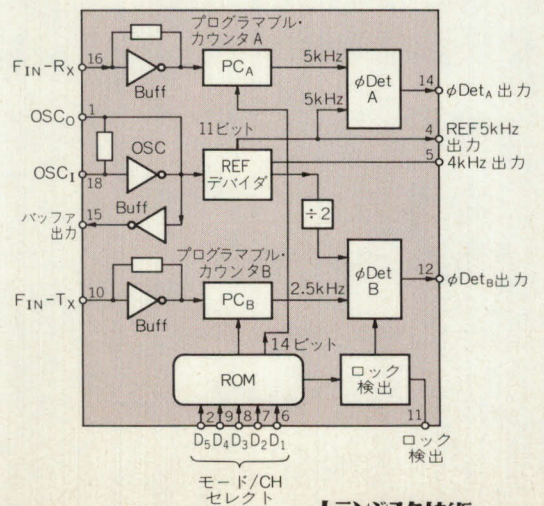



図 33 が MC3362 と組み合わせて用いた応用回路で，シンプルに構成できます．表 2 は MC145160 の CH セレクト表です．送信系は省略しています．なお，この DPLL は使用できなくなりますが，送信用 IC の MC2833 とともに用いると，送受系共にコンパクトにまとまります．MC2833 は RF 用 NPN トランジスタを 2 個内蔵していますので，逓倍用と，ドライバとして使うことで部品点数の減少とコストダウンが図れます．

DPLL と MC3362 とのインターフェースは，まず PLL 用基準発振を MC3362 の第 2 局発 10.24MHz から得ます．制御ループは，第 1 局発のバッファ出力 20 ピンから結合して，1 段増幅し，PLL 入力とします．前述のように 20 ピンにはエミッタ抵抗を付ける

〈図 33〉
46/49MHz コードレス・テレホン受信回路

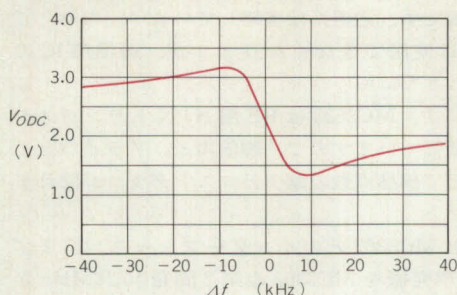
〈図 34〉[1] 入出力特性

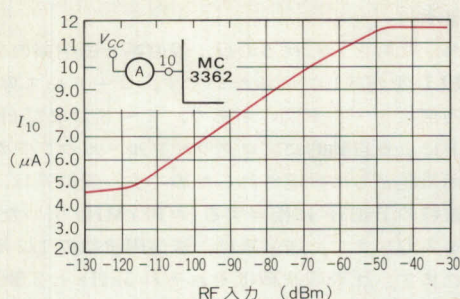
レスポンス (dB) ／ RF 入力 (dBm)
S＋N ／ S＋N 30%AM ／ N

〈表 2〉MC145160 の CH セレクト表

CH セレクト D₃	D₂	D₁	D₀	CH	T_X (MHz)	R_X (MHz)	R_{XVCO} (MHz)	T_{XVCO} (MHz)
0	0	0	1	1	46.610	49.670	38.975	23.3050
0	0	1	0	2	46.630	49.845	39.150	23.3150
0	0	1	1	3	46.670	49.860	39.165	23.3350
0	1	0	0	4	46.710	49.770	39.075	23.3550
0	1	0	1	5	46.730	49.875	39.180	23.3650
0	1	1	0	6	46.770	49.830	39.135	23.3850
0	1	1	1	7	46.830	49.890	39.195	23.4150
1	0	0	0	8	46.870	49.930	39.235	23.4350
1	0	0	1	9	46.930	49.990	39.295	23.4650
1	0	1	0	10	46.970	49.970	39.275	23.4850

(注)ベース・セット(モード＝1 の場合)

〈図35〉(1) 出力電圧対Δf

必要があり，この値は数kΩくらいがよいでしょう．位相比較出力はこの例ではパッシブ2段でフィルタします．周波数変化範囲が小さいので，特にアクティブ・フィルタにする必要はないでしょう．ただし，VCOのPLL入力のスプリアスとレベルは注意する必要があります．

本回路で測定したデータを図34〜図35に示します．$S/N=20$dBにおいて入力は約2μV，S/Nは40dB以上が得られています．図35，図36に検波段の出力特性と，Sメータ端子のシンク電流特性を示します．

〈図36〉(1) Sメータ特性

〈菅原昭治〉

◆参考文献◆

(1) モトローラ，MC3362，MC145160 データシート．

（トランジスタ技術 1987年10月号）

MC3361Pを用いたダイレクト・コンバージョン方式 50MHz狭帯域FM受信回路

MC3361P

図37は本来ダブル・コンバーションFM IF用IC MC3361(モトローラ)を用いて，RFから直接第2IF周波数(455kHz)に周波数を変換するダイレクト・コンバージョン方式の受信機です．従来，2チップ+ディスクリート素子で構成されていたものが，わずか1チップで実現できます．

ローカル・オシレータ(1-2ピン)は，コルピッツ型の3次オーバトーンで使っています．L_3の同調は，発振周波数に対してやや容量性，つまり低めの周波数になるように調整します．発振しにくいとき，または周波数を微調整したいときは，クリスタルに直列に，0.数μHぐらいのインダクタと，数10pFのトリマを入れるとよいでしょう(前者は，クリスタルの共振時のインピーダンスを下げる意味で効果があり，後者は，いわゆるVXO)．

発振レベルは，ディスクリートの従来のものにくらべて相当低くなっています．

L_4はクワッドラチュア検波用のコイルです．ひずみが少なく，出力の大きい点にセットすればよいでしょう．スケルチは，通常の使用ではこの回路で十分だと思います．

そのほかについては，図37を参照してください．

図37の回路で得られた特性を図38に示します．ただし，これはRFアンプなしのときのデータです．RFアンプをつけると，20dBNQ(Noise Quieting，ノイズ抑圧感度)は，0dBμ emf(0.5μVp. d.)，

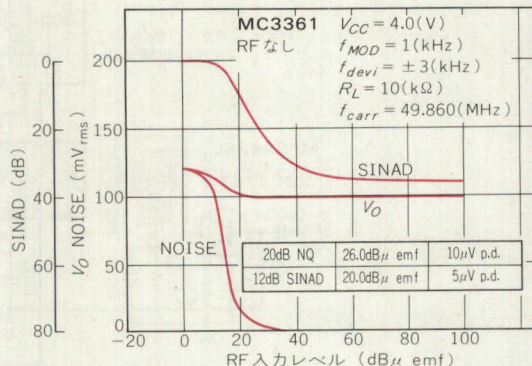
〈図38〉MC3361入出力特性

12dBSINAD感度(Signal Noise and DistorSion)は，−5dBμ emf(0.28μVp. d.)が得られました．

図37の回路は，簡易型であるため，イメージ比は期待できません(実用上は，イメージとなる周波数が使われていないので問題ない)．

基本的にこの問題を解決するには，ダブル・コンバージョン化が得策でしょう．このときは，ローカル・オシレータに図39の回路を使うとよいでしょう．

参考までに，図40に送信部の構成例を掲げておきます．

〈針倉好男〉

◆参考文献◆

(1) モトローラ，MC3361 データシート．

（トランジスタ技術 1985年2月号）

〈図 37〉 シンプルな FM 受信機

小さくするとスケルチのスレッショルド・レベルが上がる

16ピン入力が60(dBμ emf)で，1(kHz)±3(kHz)デビエーションにおいて，100mVrmsが得られる．

12ピン入力が約0.7V以下になるとスケルチが閉じる

+4V　R_7 18k　R_9 100k　R_{10} 1k　1SS85　R_8 15k　10kB VR　SQUELCH　C_{13} 10μ　C_{12} 4.7μ　C_{11} 0.1μ　C_{10} 0.001μ　R_5 3.3k　R_4 6.8k　R_3 3.3k　C_8 0.047μ　470k　R_6　C_9 0.001μ　C_7 0.022μ　10kA VR　オーディオ出力 V_O　VOLUME

49.860(MHz)　ANT 入力　L_1　2SK241　22p　L_2　22p　0.01μ　TP_1　C_1 0.01μ

GND　スケルチ，トリガ，(ヒステリシス付き)　フィルタ・アンプ　AF アンプ　デモジュレータ　リミッタ・アンプ　ミキサ　オシレータ　1.8k　V_{CC}　10p　50k　52k　1.8k　MC3361P

13ピンのスキャン出力は，スケルチが開いているとき，"L"レベル(0.5V)となり，閉じると"H"レベル(3.0V)となる．

CG＝24dB (@49MHz)

このラインは，単にトランジスタでスイッチングされるだけなので，オーディオ出力のほうに接続したほうがノイズ抑圧効果はよい．

47Ω　C_2　10p　C_3 22p　L_3　TP_2　IN　CF　OUT　GND　49.405/3(MHz)　10k　C_{14} 0.001μ　C_4 0.1μ　C_5 0.1μ　R_2 20k　C_{15} 180p　L_4　0.1μ　C_6　+4.0V (MC3361は約4mA)　C_{16} 47μ

異常発振防止用 Qダンプ

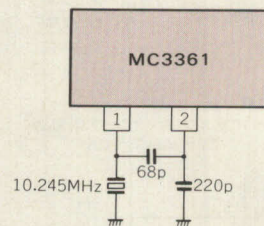
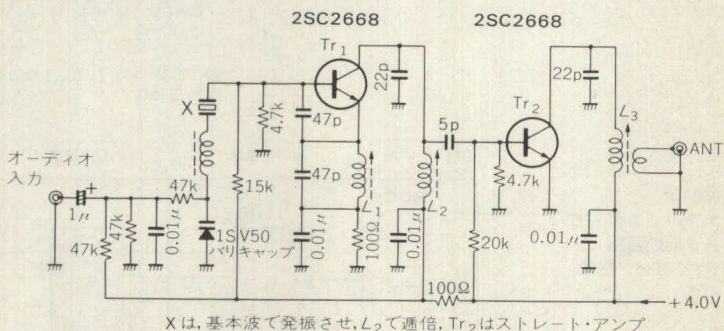
すべてのコイルはシールド付きであり，シールドは，グラウンド(できればすべてマイナス・グラウンドとしたい)に落すこと

455kHzバイパス用

L_1,L_2,L_3	22pFで49MHzに同調させる． (例) 7Kボビンに，0.3φポリウレタン線 2-2-2 T，リンク側2T	■印のC	455kHz バイパス用なので，積層コンデンサなどが形状，周波数特性からいって好適．
L_4	180pFで455kHzに同調させる． (例) 7Kボビンに0.07φポリウレタン線 146TでQ_U≃70，コア色赤，455kHzのIFTが流用できる．	▲印のC	オーディオ・ステージなので，マイラ・フィルム，ポリエステル・フィルム・コンデンサが好適．
CF	セラミック・フィルタ CFU455D2 (村田製作所) −6dB帯域幅±10kHz以上，−27dB帯域幅±20kHz以下，入出力インピーダンス1.5kΩ GND　IN　OUT　底面図	ケミコンを除くそのほかのC	高周波用なので，セラミック・コンデンサが適当

〈図 39〉 10.7MHz → 455kHz のダブル・コンバージョン用局発回路例

〈図 40〉 送信部の構成例

Xは，基本波で発振させ，L_2で逓倍，Tr_2はストレート・アンプ

TA7774を用いたバイポーラ駆動方式

ステッピング・モータ駆動回路

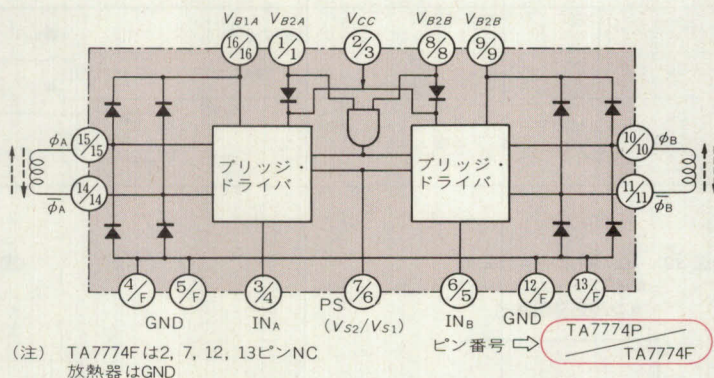
TA7774P

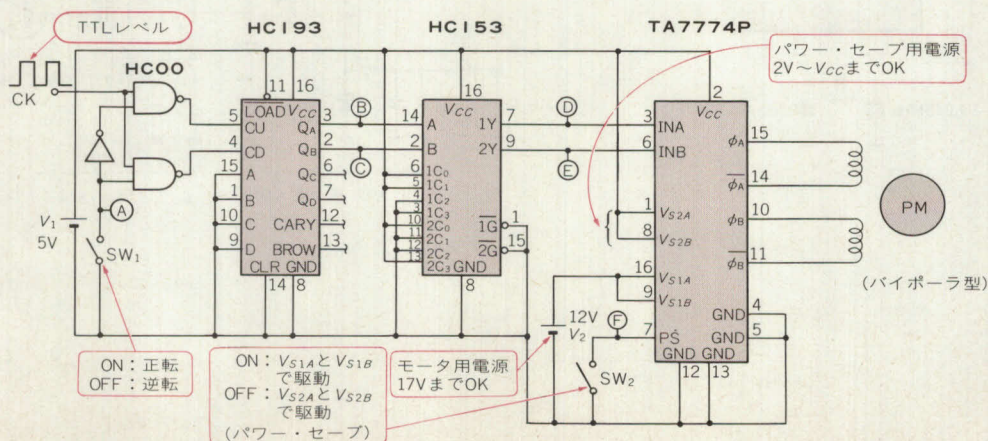
TA7774Pはバイポーラ駆動による2相ステッピング・モータ用ICです．ステッピング・モータをバイポーラ駆動できるブリッジ・ドライバ2組と，パワー・セーブ/スタンバイ機能をもっています．

全入力がTTLコンパチブルになっているので，TD62803P同様，ステッピング・モータ用電源が別に必要です．

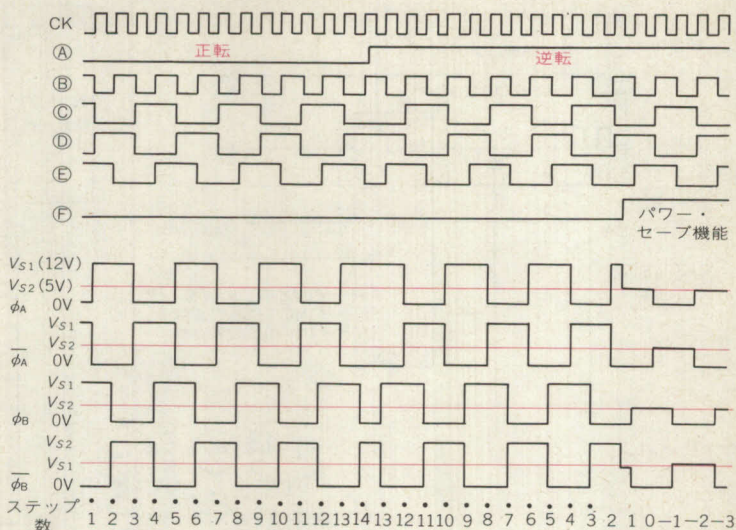
また，TA7774Pには放熱用フィンの付いたTA7774Fもあります．

図1にTA7774P/Fのピン接続図を，表1に各端子の機能を示します．また図2にTA7774Pを使った駆動回路を示します．カウンタ74HC193とマルチプレクサ74HC153で，TA7774Pのクロック(IN_{A1}, IN_B)を作っています(図3)．

〈図1〉[1] TA7774P/Fのピン接続図

〈図2〉ステッピング・モータ駆動回路(バイポーラ駆動方式)

TTLレベル
CK
HC00
HC193
HC153
TA7774P
パワー・セーブ用電源 2V～V_{CC}までOK
V_1 5V
SW_1
12V V_2
SW_2
PM
(バイポーラ型)
ON：正転
OFF：逆転
ON：V_{S1A}とV_{S1B}で駆動
OFF：V_{S2A}とV_{S2B}で駆動(パワー・セーブ)
モータ用電源 17VまでOK

〈表 1〉各端子の説明

ピンNo.	記号	端子の説明
1/1	V_{S2A}	ϕ_A側のパワー・セーブ電源
2/3	V_{CC}	V_{CC}(5V)
4/F	GND	GND
5/F	GND	GND
6/5	IN_B	ϕ_A側のクロック入力
7/6	PS	パワー・セーブ端子
8/8	V_{S2B}	ϕ_B側のパワー・セーブ電源
9/9	V_{S1B}	ϕ_B側のメイン電源
10/10	ϕ_B	ϕ_B
11/11	$\overline{\phi_B}$	$\overline{\phi_B}$
12/F	GND	GND
13/F	GND	GND
14/14	$\overline{\phi_A}$	$\overline{\phi_A}$
15/15	ϕ_A	ϕ_A
16/16	V_{S1A}	ϕ_A側のメイン電源

〈図 3〉図 2 のタイムチャート

SW_1はモータの回転方向を決めるスイッチで，ONにすることにより74HC193のCU端子にクロックが入力され，OFFにするとCD端子に入力されます．

SW_2はこのICの特徴のひとつであるパワー・セーブ機能のスイッチです．このスイッチをOFFにすることにより，V_{S1}(12V)からV_{S2}(5V)の電源が選択されます．この機能は静止(ホールディング)トルクをあまり必要としない場合に使用され，消費電力を小さくすることができます．

さらに残留トルクで十分な場合は，V_{S2A}とV_{S2B}を2Vに接続してもかまいません．〈松田 透〉

◆参考文献◆

(1) 東芝，TA7774 データシート．

(トランジスタ技術 1987年3月号)

TD62803を用いた1-2相励磁方式 ステッピング・モータ駆動回路

TD62803P

TD62803は3相，4相いずれのステッピング・モータにも使用でき，しかも正/逆転切り替えや，各種の励磁モード(1相，2相，1-2相励磁)をもっています．

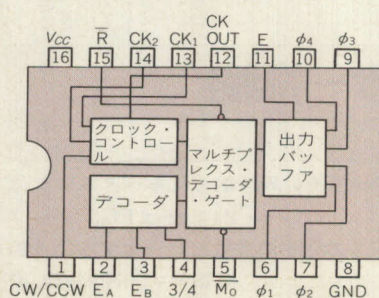
全入力がTTLコンパチブルのため，パルス発生部やコントロール部がTTLで構成される回路に直結できます．しかし，その反面IC用電源(+5V)とステッピング・モータ用電源が別々に必要です．

図4にTD62803Pのピン接続図を示します．

①番端子：CW/CCW

正/逆転切り替え端子です．真理値表を表2に示します．

②〜④番端子：E_A，E_B，3/4

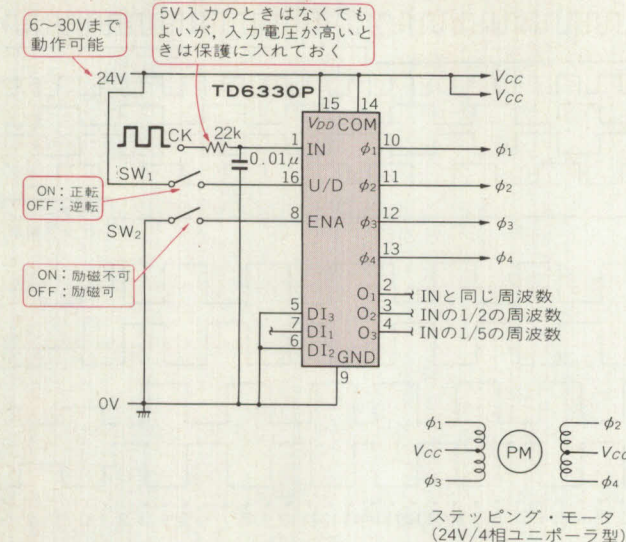
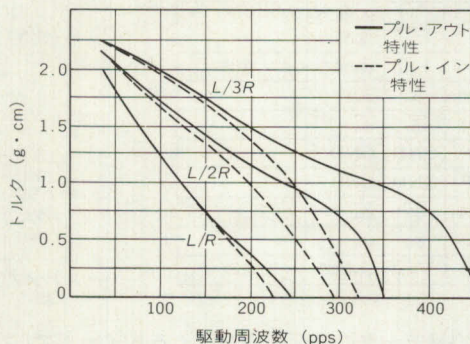
〈図 4〉[1] TD62803Pのピン接続図

〈表 2〉[1] 各端子の真理値表

CK_1	CK_2	CW/CCW	機能
↑	H	L	CW
⊓	L	L	Inhibit
H	↑	L	CCW
L	⊓	L	Inhibit
↑	H	H	CCW
⊓	L	H	Inhibit
H	↑	H	CW
L	⊓	H	Inhibit

E_A	E_B	3/4	機能
L	L	L	4相1励磁駆動
H	L	L	4相2励磁駆動
L	H	L	4相1-2励磁駆動
H	H	L	Test Mode 全出力ON
L	L	H	3相1励磁駆動
H	L	H	3相2励磁駆動
L	H	H	3相1-2励磁駆動
H	H	H	Test Mode 全出力ON

(注) 励磁モード，3相4相を切り替える場合，かならずリセット・パルスを印加して，リセット・モードにした後にする．

〈図5〉ステッピング・モータ駆動回路(1-2相励磁方式)

〈図6〉直列抵抗による高速動作の改善

励磁モードおよび3相/4相切り替え入力端子です．真値表を**表2**に示します．

⑤番端子：$\overline{M_0}$

イニシャル状態検出出力です．イニシャル状態のとき“L”レベルです．

⑥，⑦，⑨，⑩番端子：ϕ_1，ϕ_2，ϕ_3，ϕ_4

励磁出力端子です．保護回路が付いていないのでダイオードなどによる保護回路が必要です．

⑧，⑯番端子：GND，V_{cc}

電源端子です．

⑪番端子：E

出力イネーブル端子です．“H”のとき励磁出力 ϕ_1〜ϕ_4がイネーブルになります．

⑫番端子：CK OUT

クロック出力です．

⑬，⑭番端子：CK_1，CK_2

クロック入力です．真理値表を**表2**に示します．

⑮番端子：$\overline{R}$

リセット入力です．“L”でリセットとなります．

図5に4相ステッピング・モータを用いた1-2相励磁の駆動回路を示します．

電源はIC用の+5Vと，ステッピング・モータ用の電源(たとえば24V)が必要です．4相ステッピング・モータで1-2相励磁ですから，**表2**よりE_A＝“L”，E_B＝“H”，3/4＝“L”レベルにします．

SW_1はON(CW/CCW＝“L”)で逆転，OFF(CW/CCW＝“H”)で正転となります．

SW_2はONで励磁不可，OFFで励磁可となります．

ところで，ステッピング・モータは周波数を上げていくとコイル電流が流れにくくなるため，トルクが減少します．したがって，高速動作領域で特性を改善するためには，電流を速く立ち上がらせることが必要です．そのため，**図6**のようにコイルに直列に抵抗を入れ駆動電圧を上げることにより，電流の立ち上がりを改善することができます．〈松田　透〉

◆参考文献◆

(1) 東芝，モータ用ICデータブック．

(トランジスタ技術　1987年3月号)

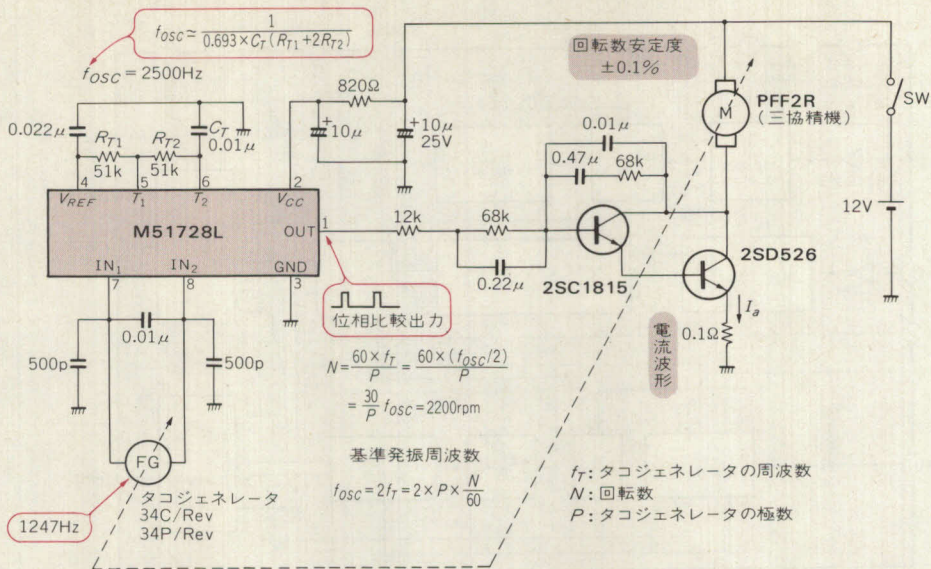
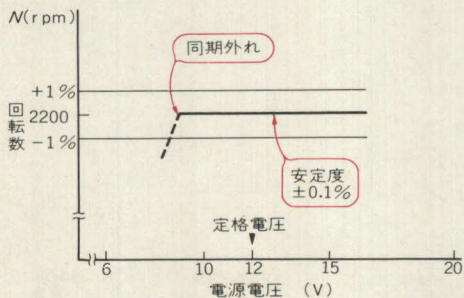
PLLサーボ・コントロールIC M51728Lを用いた

PLLサーボ回路

M51728L

PLL(Phase Locked Loop)は，基準とする周波数の位相と，比較しようとする周波数の位相を一致させるように動作する制御系のことです．

二つのたがいの位相を一致させるということは，必然的にその周波数も同期(一致)していることを意味します．したがって，PLL制御を応用したモータの回転数制御は，基準発振器の周波数と，モータに取り付けられたACタコジェネレータ(またはFG，シャフト・エンコーダなど)の発生周波数とが一致するよう動作するものです．このことは，基準とする発振器の周波数が安定であれば，モータの回転数もこれに応じて安定することを意味します．

〈図7〉 M51728L によるPLL サーボの回路構成

〈図8〉 電源電圧変動特性

〈図9〉 負荷トルク変動特性

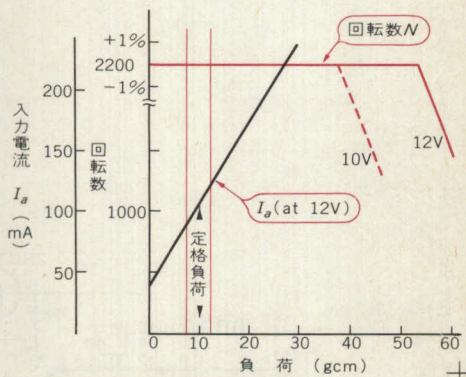



図7はPLLサーボ用IC M51728L を用いたPLLサーボ回路です．

この回路の特性は，回転数の安定度が±0.1％くらいで，使用温度範囲を0〜50℃とした場合は±1％程度です．これは基準発振回路が CR 回路で構成され，周波数安定度が温度に対してあまりよくないためです．

温度特性以外は非常に良好です．図8に電源電圧変動特性，図9に負荷トルクに対する変動特性を示します．

M51728L は，FG サーボ機能はもっていませんが，FG 周波数 f_T と基準周波数 f_S とが常に交互に入ることを検知するロジックをもっており，2倍の周波数での誤同期を防ぐように工夫してあります． 〈谷腰欣司〉

◆参考文献◆

(1) 三菱電機，M51728L データシート．
(2) 谷腰欣司，DC モータの制御回路設計，CQ 出版社．

(トランジスタ技術 1984年11月号)

TC9142P を用いてFGサーボも共用した PLLサーボ回路

TC9142P

モータの PLL 制御は，ほかの制御方式にくらべて飛躍的に安定性が向上しますが，一つだけ大きな欠点があります．それは，モータの起動時から安定な回転数になるまでに時間(引き込み時間)がかかり，さらには誤同期してしまう可能性があることです．

そこで，本格的な PLL の制御では，位相の比較だけでなく周波数についても比較を行い(すなわち FG サーボをかける)，誤同期を防ぐようにしています．

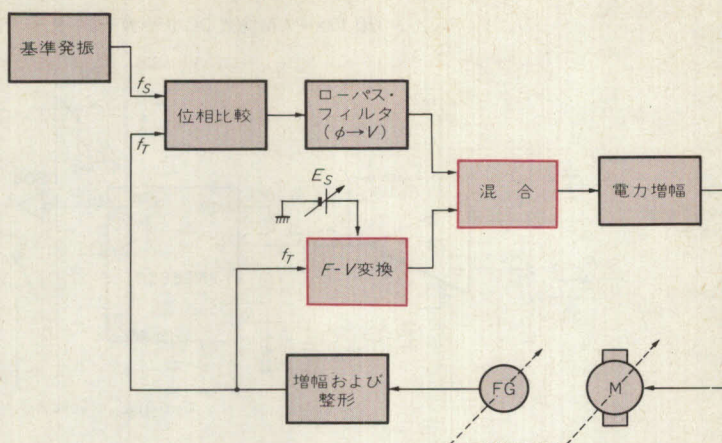
〈図 11〉 クォーツ PLL モータ制御用 IC TC9142P の概要(東芝)

〈図 12〉 PLL 制御回路

2SC1815
1.5k
TLR102A
+12V
回転数3600rpm
エンコーダ
6P/R
+8V
22k
33k
TC9142P
0.1μ
N1 N2 FG APC AFC
※水晶
4.97664MHz
22p
22p
+8V
22k
22k
TA75902P
位相補償回路
1μ 10k
33k
0.01μ
68k
+12V
2.2k
22k
05Z4.2
1μ
2SA733
+12V
100Ω
1k
KCN40F
(松下電器)
+24V
1W
0.5Ω
2SD526
1分間の回転数

$$f_S = \frac{N}{60} \times P \times 128 \times 27 \times 4$$

ICの内部分周
水晶の発振周波数を求める式
1μ
バッファ・アンプ
f_T
ⓐ
+12V
ON1105
680Ω
1k
360Hz
スリット円板
シャフト・エンコーダ
+24V
+12V
+8V
TA78012AP
TA78L008P
IN OUT G
47μ 35V
0.1μ
0.1μ
47μ 25V
0.1μ
0.1μ
47μ 25V

〈図 10〉
PLL(位相比較)と FG サーボを共用した制御系

この場合の構成が図 10 です.

FG サーボを組み入れたものとしては, TC9142P が代表的な IC です. TC9142P は基準発振に水晶発振子を用いたクォーツ・ロック PLL 制御用 IC で, 高精度の制御ができます.

図 11 に TC9142P のブロック図を示します. この IC は, 基準発振周波数 f_S と比較入力周波数 f_T とを位相, および周波数に対して比較したあと, 内部で D-A コンバータ(8 ビット)によって比較パルス幅を直流電圧に変換していますので, サーボ系としての位相補償がやりやすくなっています.

図 12 が実際の PLL 制御回路です.

このモータ制御回路で, 安定度を測定してみると±0.02 %以内に収まっています. 〈谷腰欣司〉

◆参考文献◆

(1) 東芝, TC9142P データシート.
(2) 谷腰欣司, DC モータの制御回路設計, CQ 出版社.

(トランジスタ技術 1984 年 11 月号)

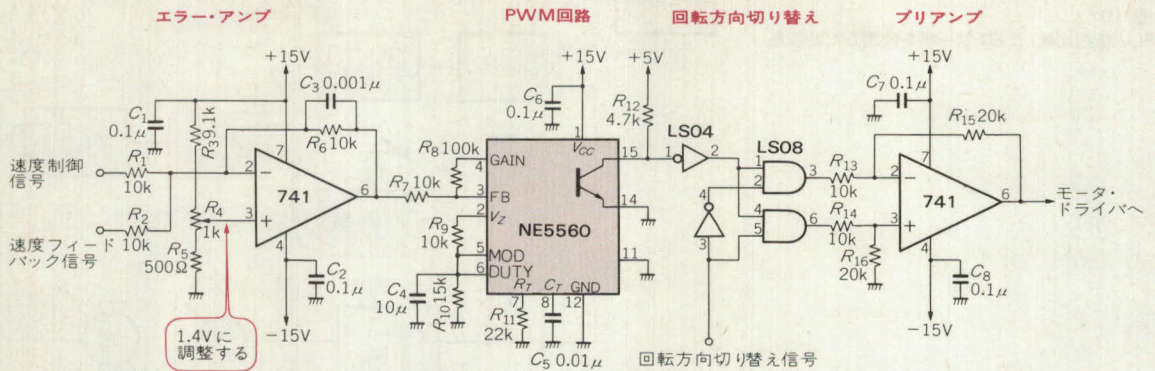
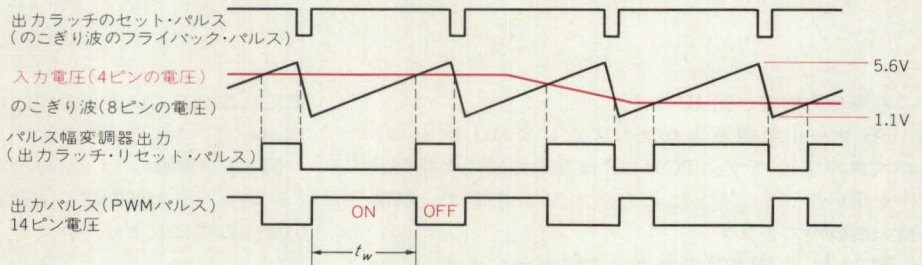
NE5560 を用いた効率の良い

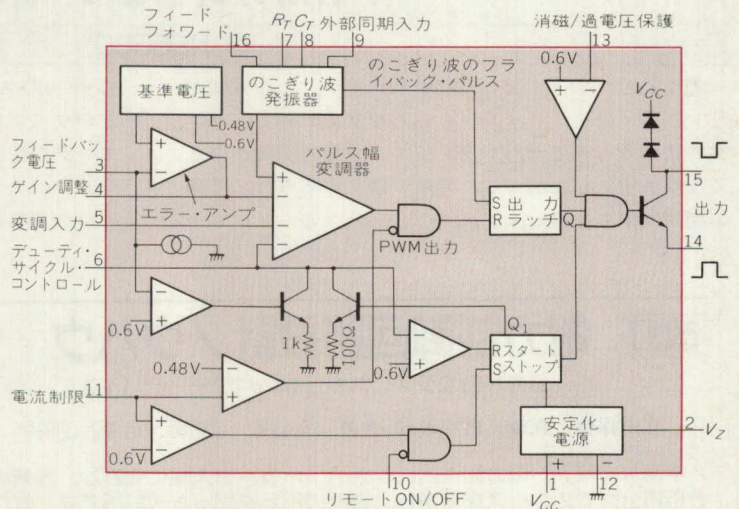
PWM 方式 DC サーボ・モータ・ドライブ回路

NE5560

図 13 に PWM 方式の回路を示します. この方式だとドライバはスイッチング動作となりますので, リニア方式にくらべて出力トランジスタの電力消費が小さくなります. したがって, 発熱が低く抑えられ, 電源の利用効率も上昇します.

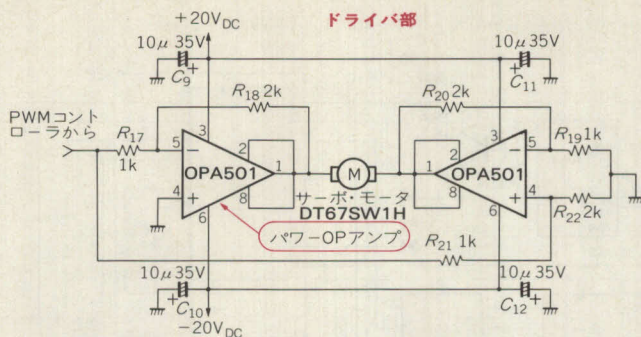
サーボ・モータのコントロール・システムは, ほとんどがマイクロコンピュータによって制御されています. モータの位置情報や速度情報は, パルス・エンコーダやタコジェネレータによってコントローラにフィードバックされます. コンピュータは, これらの情報をも

〈図 13〉 PWM 方式 DC サーボ・モータ・ドライブ回路

〈図 14〉
PWM 回路の動作

(1) 内部のエラー・アンプは，3 ピンの入力電圧を反転増幅し，4 ピンに出力する
(2) パルス幅変調器は，のこぎり波発振器の出力(のこぎり波)と 4 ピンの入力電圧を比較し，入力電圧に比例したパルス幅のパルスを出力する
(3) 出力ラッチは，のこぎり波のフライバック・パルスの立ち上がりでセットされ，パルス幅変調器出力パルスの立ち上がりでリセットされる
(4) ラッチ出力は出力ドライブ・トランジスタの14ピンおよび15ピンにPWMパルスとして出力される
(5) 4 ピンの電圧は，5, 6 ピンの電圧で制限される．したがって，5, 6 ピンの電圧で出力パルスの最大デューティ・サイクルを調整することができる

〈図 15〉 パルス幅変調(PWM)用 IC NE5560

とに現在位置および速度を計算し，適切なコントロールを行います．

ところで位置フィードバック信号と位置制御信号の差は，D-A コンバータに入力され，アナログの速度制御信号に変換されます．この信号は，速度エラー・アンプに入力され，速度フィードバック信号と比較されます．

エラー・アンプの出力は，図 14 に示すように PWM 回路ののこぎり波の振幅が 1.1V から 5.6V なので，エラー・アンプ入力がゼロのとき，出力パルス

〈図 13〉 PWM 方式 DC サーボ・モータ・ドライブ回路（つづき）

が停止するように R_4のポテンショメータで調整します．

PWM 回路はエラー・アンプの出力を増幅し，エラー量に比例した幅のパルスを出力します．出力パルスのデューティ・サイクルは 0 から 80 %までで，最大デューティは R_9と R_{10}で制御されています．そして，PWM 出力は位置フィードバック信号から作り出された方向切り替え信号によって，2 系統のパルスを出力する回転方向切り替え回路に入ります．

プリアンプは，プラス側に入力された信号は正極性，マイナス側に入力された信号は負極性の両極性パルスを出力します．

プリアンプの出力は，二つの電力用 OP アンプでブリッジ構成されたモータ・ドライブ回路に入力されます．このドライバは，負荷電力がピークで 10A まで流せて，ピーク負荷電力は 260W まで取り出せます．この電力用 OP アンプは TO3 のパッケージに封入されていて，ケースは内部回路と電気的に完全に絶縁されていますので，絶縁材を使わずに直接放熱器に取り付けられるとともに，個別のトランジスタで電力回路を構成するより取り扱いが非常に簡単になります．

図 15 に本回路に用いた PWM 用 IC NE5560（フィリップス・シグネティックス）のブロック図を示します．

もともとはスイッチング・レギュレータの制御用 IC，のこぎり波発生回路を内蔵し，0～95 %デューティの PWM が行えます．

スイッチング・レギュレータ用として使用する場合には，各種保護回路（過電圧，消磁，過電流，ソフト・スタート）の恩恵が受けられ，プッシュプル方式レギュレータなどに効果があります．〈山川初雄〉

◆参考文献◆

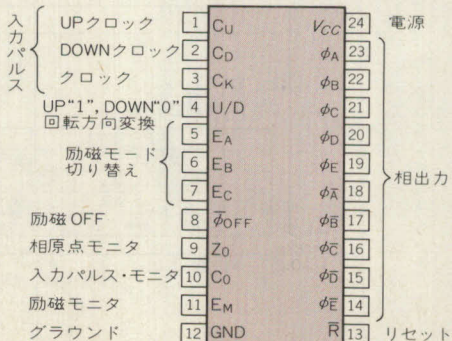
(1) フィリップス，シグネティックス，NE5560 データシート．

（トランジスタ技術　1985 年 2 月号）

SI7200M を用いた 5 相モータ駆動回路

SI7200M, PMM8714, ULN2003

5 相モータは，2 相モータにくらべてトルク・リプルが小さいという特徴があります．これは，励磁電流の方向を選定し，ステップごとの各トルクの総和を等しく設定できるためです．また，構造上ステップ角を小さく取ることができ，回転時の振動を小さく，騒音も低くできて，しかも高速回転が得られます．

〈図 16〉
PMM8714 の機能表

（a）　ピン配置

励磁方式		入力				出力
		E_A	E_B	E_C	$\overline{\phi}_{OFF}$	$\phi_{\overline{A}}$～$\phi_{\overline{E}}$
5相	2 励磁	0	1	1	0 (1)	すべての出力は"L"レベル (各相へ分配動作)
	2-3励磁	0	0	1		
	3 励磁	1	0	1		
	4 励磁	0	1	0		
	4-5励磁	0	0	0		
	5 励磁	1	0	0		

（b）　機能表

● **インターフェース回路**

5相モータ専用のインターフェース回路として，PMM8714(山洋電気)の機能を図16に示します．

PMM8714は，マイコンから入力される基準クロックを各相の信号に分配する機能をもち，2相励磁から5相励磁まで代表的な励磁方式が容易に得られるCMOS ICです．

● **SI7200Mによる5相励磁回路**

図17にSI7200Mを用いた5相励磁回路を示します．この図は，各コイルごとにブリッジ回路を設け，電流方向を個別に切り替えるスタンダード結線を構成しています．

5相モータの定電流チョッピングは，電流リプルによる磁界の変動が他相に形成された磁界へ干渉してしまい，発振周期が不安定になる問題があります．SI7200Mを用いた場合，発振回路を1回路にまとめられ，各相のチョッパ周波数の同期がとれることから，相間の磁界の相互干渉を減少し，安定した発振が得られます．

図18にSI7200MとPMM8714を用いた5相モータのトルク特性例を示します．　**〈佐々木正宏〉**

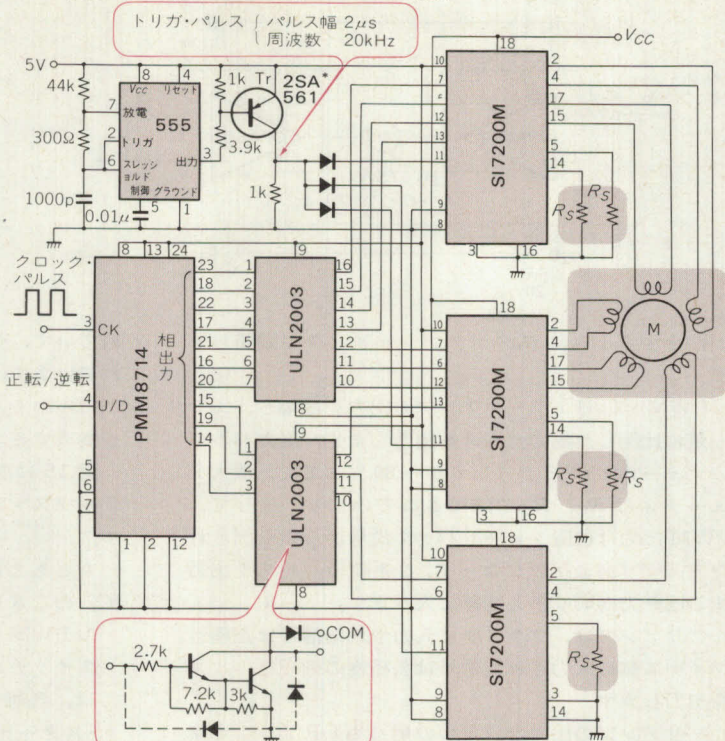
◆参考文献◆

(1) 山洋電気，PMM-8713 データシート．

(2) サンケン電気，SI7200M データシート．

(トランジスタ技術　1986年2月号)

〈図17〉 SI7200Mを用いた5相モータ・ドライブ回路

＊ V_{CBO} = 50V, I_C = 150mA, h_{FE} = 70～400 (V_{CE1} = 1V, I_C = 20mA時)

項　目	"H"レベル		"L"レベル	
	規格	条件	規格	条件
クロック・パルス	$I_{IH} \geqq 15\mu A$	V_{IN} = 4.5V	$-10\mu A \leqq I_{IH} \leqq +10\mu A$	V_{IN} = 0V
正転/逆転	$I_{IH} \leqq 100\mu A$	V_{IN} = 4.5V	$I_{IH} \leqq 0.4mA$	V_{IN} = 0V

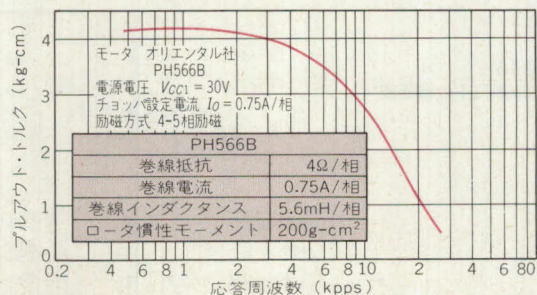
R_Sの求め方〔電流設定抵抗 $R_S \fallingdotseq 1V/I_O$ (2W)〕PH566Bを例にとった場合

①PH566Bの定格電流は0.75A/相
②1相当たり0.75Aにドライバを設定
③チョッピング時に巻線に流れる電流のピーク値をI_{OH}とする
④定格(平均)電流の約40mA増しがI_{OH}となる．
⑤I_{OH}の計算式は次式となる．

$I_{OH(max)} = (0.247 \times V_{CC2} - 0.03)/R_S$ (A)

$I_{OH(min)} = (0.225 V_{CC2} - 0.03)/R_S$ (A)

⑥ V_{CC2} = 5Vとして，上式よりI_{OH} = 0.75A + 0.04A を代入すると，
$1.4\Omega \leqq R_S \leqq 1.5\Omega$　となる．

〈図18〉(2) SI7200Mによる5相モータ・トルク特性

TA7745を使った ブラシレス・モータ駆動回路

TA7745F

ブラシレス・モータは，整流子(ブラシ)の代わりに半導体のスイッチを使って駆動コイルの電流を切り替えます．

この電流の切り替えを正確に行うためには，回転子の現在位置を知る必要があります．通常のブラシレス・モータでは，位置検出用にホール素子を使っています．

図19はブラシレス・モータ制御用のIC TA7745Fの内部ブロック図です．ホール素子信号の増幅回路，タイミング制御のロジック，コイル駆動回路が一つのICパッケージの中に収められています．

TA7745Fは小さいモータであればダイレクトに駆動することも可能です．

図20はTA7745Fを使った，ブラシレス・モータ駆動回路です．駆動素子として，先に紹介したパワーFETを使いましたので，100Wクラスのモータ駆動が可能です．

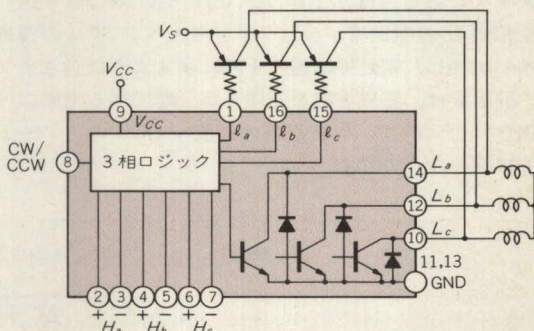
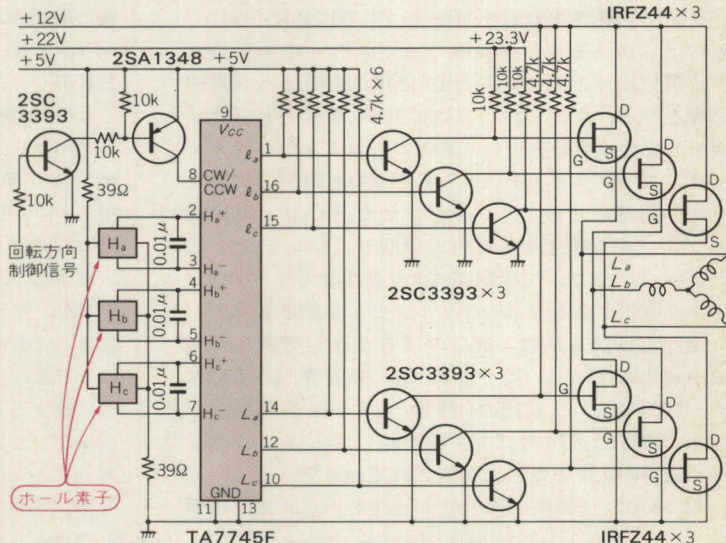
オン抵抗の小さいPチャネルFETが入手できないため，正電圧側の駆動にも，同じFETを使っています．

〈吉田幸作〉

◆参考文献◆

(1) 東芝，TA7745Fデータシート．

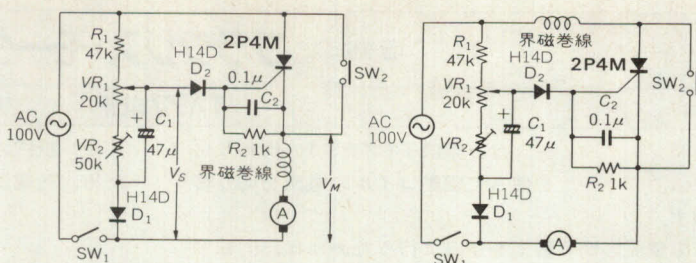
（トランジスタ技術　1992年1月号）

〈図19〉ブラシレス・モータ制御IC TA7745Fとブロック図

〈図20〉
TA7745Fによるブラシレス・モータ駆動回路

SCRを用いたユニバーサル・モータの 帰還型速度制御回路

2P4M

図21は，ユニバーサル・モータの帰還型半波制御回路です．図(a)は，界磁巻線と電機子が分離できない電動機の速度制御回路です．電動機の逆起電圧帰還により，定速回転を行うようになっています．

コンデンサ C_1は正の半波ごとに抵抗 R_1，ダイオード D_1を通して充電されます．そして，可変抵抗 VR_1による分割電圧 V_Sがダイオード D_2を通してSCRゲートに加わってトリガをかけ，電動機を回転させます．電動機は，回転速度に比例した残留逆電圧 V_Mが端子間に発生します．したがって，各サイクルごとに V_Sが V_Mより大きくなったとき D_2の順方向に電流が流れ，その位相でSCRが導通します．

〈図21〉
ユニバーサル・モータの帰還型速度制御回路

（a）界磁巻線と電機子が分離できないもの　（b）界磁巻線と電機子が分離できるもの

したがって，V_Mが一定であれば，SCRのトリガ位相も一定で，定速状態を維持します．電動機の負荷が大きくなって速度が下がり，V_Mが小さくなると速い位相でD_2の順電流が流れます．そして，SCRの導通角が増加し，電動機の速度を元に戻すように働きます．

同図(b)は，界磁巻線と電機子が分離できる電動機の速度制御回路で，界磁巻線の位置をSCRのアノード側に移したものです．

このほうが，逆起電圧が純粋に電機子の回転数だけで決定されるようになり，図(a)より安定な制御性能が得られます．回路中の半固定抵抗VR_2はSCRのトリガ感度やC_1のばらつきを補正するためのものです．またSCRと並列のスイッチはVR_1と連動して，必要に応じてSCRを短絡し，電動機を全速にする場合に用います．

〈中郷　学/山本　博〉

（トランジスタ技術　1986年10月号付録）

TRIACとDIACを用いた電気掃除機/扇風機の 速度制御回路

N413，AC12DGM，AC03DGM

モータの速度制御の一例として，図22にTRIACとDIACによる電気掃除機の速度制御回路を示します．電気掃除機には，毎分約18,000回転という高速回転をする，単相交流の直巻電動機(整流子とブラシをもっている電動機という意味で，コミュテータ・モータ，またブラシ・モータとも呼ぶ)が使用されます．

この回路において，コンデンサC_1～C_3は，電動機のブラシから発生する雑音を吸収し，コンデンサC_4とチョークLは，位相制御により発生するラジオ・ノイズを減少させるためのフィルタとして働きます．

半固定抵抗VR_1は，部品のばらつきを考慮した調整用のものです．コンデンサC_7，抵抗R_4は，CRスナバ回路であり，前述の$(dV/dt)_C$による誤点弧防止，およびDIACの出力パルス幅が狭いことによるラッチ不能を防止するために挿入されています．

図23に，扇風機の速度制御回路を示します．扇風機に使用される電動機は，単相誘導電動機(インダクション・モータ)であり，これはユニバーサル・モータとは異なり，カーボン・ブラシのような消耗部品もなく，構造が簡単で値段も安く，保守取り扱いも容易です．

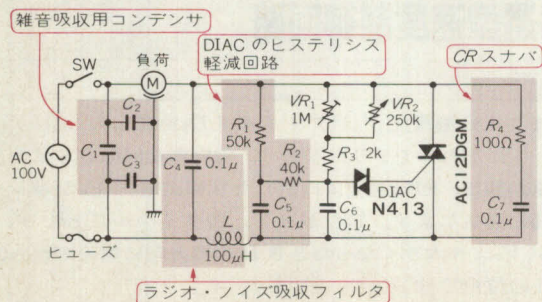
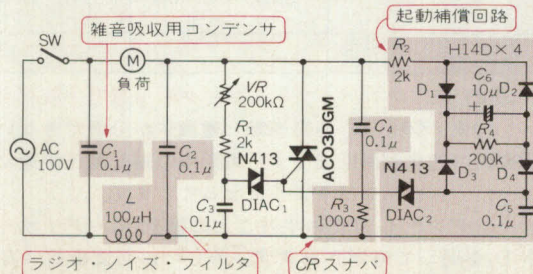
ダイオードD_1～D_4，コンデンサC_5，C_6，抵抗R_2，R_4およびDIAC$_2$は，低速度から起動させるとき，摩擦トルクが回転トルクより大きく起動しにくい場合の補償回路です．

電源投入時は，コンデンサC_6の充電電流によりTRIACをトリガし，コンデンサC_6がある程度充電されるとDIAC$_1$により所定の位相でトリガされるようになります．またこれは，起動補償とともに所定回転数に達するまでの時間短縮としても働きます．

またマイコン制御の扇風機の場合，モータの巻線にタップを切りそれぞれにTRIACを使用し，そのゲートをマイコン制御しています．

〈中郷　学/山本　博〉

（トランジスタ技術　1986年10月号付録）

〈図22〉電気掃除機の速度制御回路

〈図23〉扇風機の速度制御回路

温度補償型定電圧ダイオードを用いた 基準電圧回路

LM385

図1(a)はツェナ・ダイオードの基本的な使い方で，抵抗で電流を供給して定電圧を発生させています．

この回路では，バンドギャップ型の定電圧IC(ボルテージ・リファレンス)LM385を用いて，1.2Vの出力を得ています．

LM385は通過電流が10μAから動作が保証されていますが，温度ドリフトを最小にするためには使う素子のデータシートをよく読み，とくに温度係数(Temperature Coefficient)の項の測定条件に示してある電流で作動させるのがよいようです．LM385の場合はI_Z=100μAとなっています．このとき，温度係数は最大で150ppm/°Cであり，グレードによっては30ppm/°C(max)，50ppm/°C(max)のものもあります．

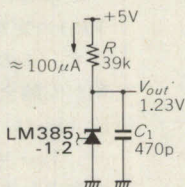
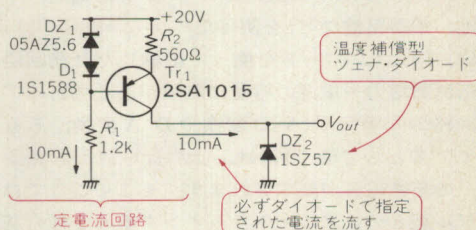
いっぽう普通のツェナ・ダイオード・タイプの場合，ツェナ・ダイオードに流す電流の変化による出力電圧の変動が大きいのと，温度係数が動作電流により大きく影響されるという欠点があります．そのため温度ドリフトが問題になるような使い方をする場合は，温度補償型ツェナを使用したうえで，図(b)の回路のように定電流回路を付加して，ツェナに流す電流が電源の電圧変動に影響されないようにして使います．

この定電流回路の電流値は，DZ_1のツェナ電圧(5.6V)をR_2で割った値になり，電源電圧には依存しません．また1SZ57はI_Z=10mAのとき，V_Z=6.5V，温度係数0.01%/°Cとなっています．〈船住　孝〉

◆参考文献◆

(1) ナショナル・セミコンダクター，リニアICデータブック．

（トランジスタ技術　1990年10月号）

〈図1〉 定電圧ダイオードの基本的な使い方

(a) 定電圧ダイオードの基本的な使い方

(b) 定電圧ダイオードを定電流で動かす

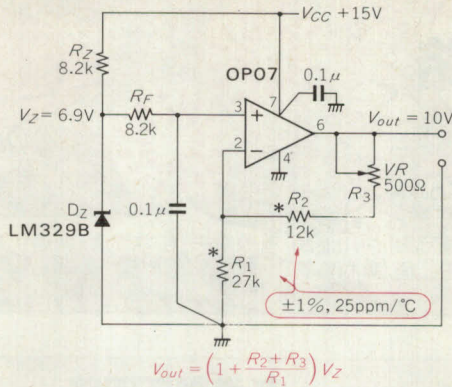
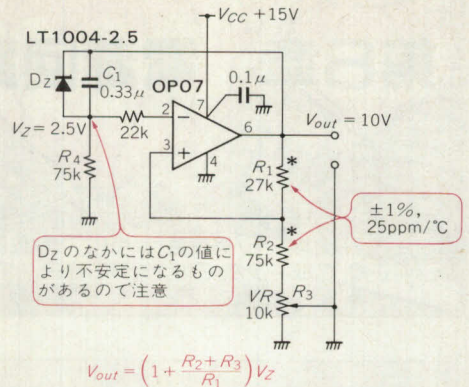
高精度が得られる 10V基準電圧回路

LM329B, LT1004-2.5

図2(a)はIC化された定電圧ダイオードの出力に非反転アンプを付加し，10.00Vを出力する回路です．基準電圧発生用に用いたLM329Bは，ツェナ電圧6.9V，温度係数15ppm/°C(I_Z=1mA)という特性をもっています．OPアンプのゲインを決定する抵抗は温度ドリフトの小さい金属皮膜抵抗を使い，OPアンプも温度ドリフトの小さなものを用います．

出力電圧を微調整するにはサーメット・トリマを用いますが，100ppm/°C程度の温度係数があるので，なるべく可変範囲を狭くしてドリフトの影響を少なくします．

いっぽうバンドギャップ・リファレンス型の定電圧

〈図2〉
定電圧ダイオードとアンプの組み合わせ

（a） 定電圧ダイオード＋非反転アンプ　（b） 定電圧ダイオードで帰還をかける

ダイオードで数Vくらいの低い電圧出力の場合，OPアンプへの入力が低すぎて正しく作動しない場合があります．図(b)は，V_Z＝2.5V，温度係数20ppm/°C(I_Z＝12μ〜20mA)の基準電圧IC LT1004-2.5を用いた10V基準電圧回路です．このように定電圧ダイオードを帰還回路に入れるようにすれば正しく動作させることができます．

出力からIN⁺端子に正帰還がかかっており，リニアな動作をするかどうか疑問をもつ方もいるかもしれませんが，D_ZによりIN⁻端子に負帰還がかかっており，負帰還量のほうが多いので，出力電圧は図中にあるような式で与えられることになります．なお，バンドギャップ・リファレンスICのなかには，並列に入れたコンデンサC_1の値により不安定になるものがあるので，並列に入れるC_1値には注意が必要です．

〈船住　孝/更科　一〉

◆参考文献◆

(1) ナショナル・セミコンダクター，リニア・データブック．
(2) リニア・テクノロジー，リニアデータブック．

（トランジスタ技術　1990年10月号）

ローパワー基準電圧IC LM385を用いた

+10/−10/±2V ロー・パワー基準電圧回路

LM385-2.5

電池(マンガン乾電池，アルカリ乾電池，ニカド電池，鉛蓄電池など)を使ったバッテリ動作の計測回路，DC-DCコンバータを使って絶縁した計測回路など，低消費電力や電源の容量に制限がある場合のアナログ回路の基準電源(A-D変換やD-A変換，あるいはバイアスとして使う)には，低消費電流，低温度ドリフトの基準電源が要求されます．そこでここでは，シングル型とデュアル・トラッキング型の2種の基準電源を紹介することにします．

● +10.0V基準電源

図3は，低消費電流，低温度ドリフトの+10.0V基準電源です．回路の構成としては，ロー・パワー基準電圧用ICのLM385-1.2とロー・パワー・チョッパ安定化OPアンプのTSC7650を使い，LM385-1.2をフローティングにして動作させます．

OPアンプの反転入力と出力間に一定のバイアス電圧V_Zをかけ，非反転入力と出力間に抵抗R_2をつなぐと，R_2にはV_Z/R_2なる定電流が流れます．したがって，(R_1+VR_1)がない状態では，この回路はソース(吐き出し)型の定電流回路として動作します．

この場合は(R_1+VR_1)がありますので，この(R_1+VR_1)に定電流が流れ，安定した一定の電圧が発生します．この(R_1+VR_1)に発生した電圧降下とV_Zとの和が回路全体の出力電圧となります．つまり，出力電圧V_{REF}は，

$$V_{REF}=〔1+(R_1+VR_1)/R_2〕V_Z$$

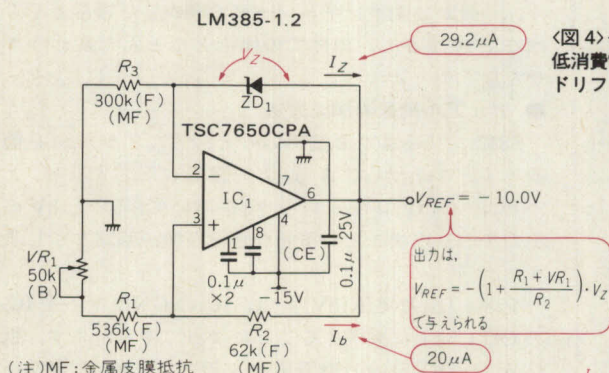
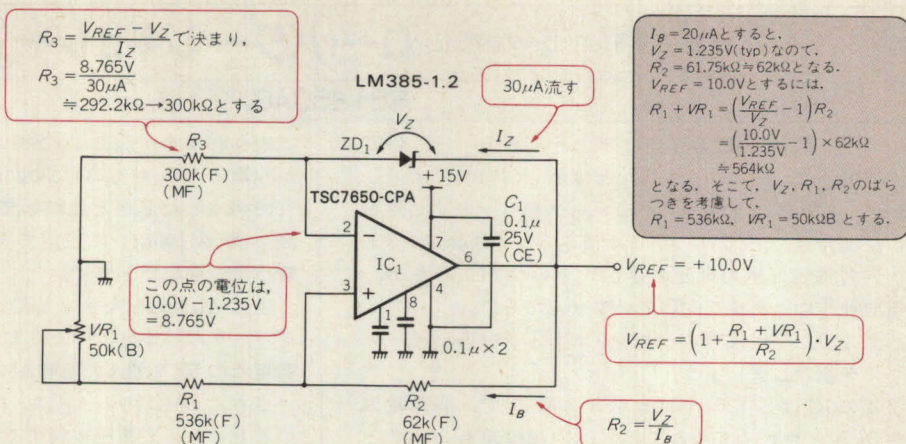
で表されます．

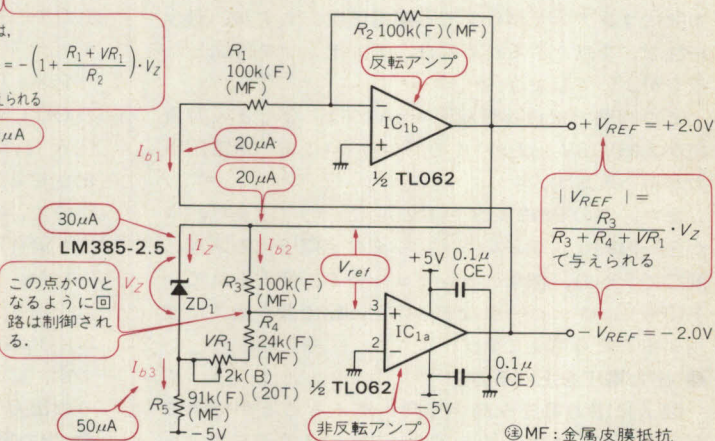
V_Z＝1.235V(typ)ですので，R_2に流す定電流を20μAとすると，R_2≒62kΩとなります．V_{REF}＝10.0Vとするためには，(R_1+VR_1)≒564kΩとする必要があります．ここでは，V_ZやR_2，R_1のばらつきを考慮して，R_1＝536kΩ，VR_1＝50kΩとします．

V_{REF}出力をきちんと+10.0Vに設定するのは，VR_1を調整して行います．R_1やR_2に温度係数が25ppm/°Cとか10ppm/°C程度のものを使えば，V_{REF}の温度係数を30ppm/°C(typ)程度にはできるでしょう．また，この回路の利点は，供給電源を単一電源にできることです．

● −10.0V基準電源

図4は低消費電流，低温度ドリフトの−10.0V基準

〈図3〉
低消費電流，低温度ドリフトの＋10.0V基準電源

〈図4〉◀
低消費電流，低温度ドリフト−10.0V基準電源

〈図5〉
低消費電流，トラッキング型±2.0V基準電源

電源です．図3の回路に対して，供給電源を負電源にし，ZD_1のアノードとカソードの接続をひっくり返すだけで，−10.0V基準電源が実現できます．

● ±2.0V基準電源

図5はトラッキング型の±2.0V基準電源です．OPアンプにはロー・パワーでデュアルのTL062を使用し，基準電圧用ICにはロー・パワーで2.5VタイプのLM385-2.5を使用しています．LM385-2.5はフローティングにして使用しています．

V_Zの電圧が2.5V(typ)なので，ちょうど2.0Vとするため，V_Zを抵抗で分圧して使用しています．この回路の出力$|V_{REF}|$は，

$$|V_{REF1}| = [R_3/(R_3 + R_4 + VR_1)]\ V_Z$$

で与えられます．

IC_{1a}は非反転アンプとして，また，IC_{1b}は反転アンプとして動作し，IC_{1a}の非反転入力が0Vとなるように回路全体が制御されています．

抵抗R_1，R_2，R_3，R_4の温度係数を25ppm/°C程度以下にすると，±V_{REF}の温度係数を35ppm/°C(typ)程度にはできるでしょう．

〈長橋芳行〉

◆参考文献◆

(1) ナショナル・セミコンダクター，リニアICデータブック．
(2) アナログIC活用ハンドブック，CQ出版社．

(トランジスタ技術　1985年2月号)

CMOS 3端子レギュレータを用いた

ロー・パワー・レギュレータ回路

S81250AG

現在，電源用ICとしては3端子レギュレータが広く使用され，78Lシリーズなどはとくに有名です．しかし，これらの3端子レギュレータをバッテリで使用した場合は，IC自体の消費電流が多く(約4mA)，また入力電圧と出力電圧の差が大きい(約1.7V)ため，電池動作にはあまり向いていませんでした．

そこで，自己消費の少ないCMOS 3端子レギュレータを紹介しましょう．

このICはS81250AG(セイコー電子)で，消費電流が3μAときわめて少なく，入出力電位差も30mVと非常に小さくなっています．特性的には，出力電圧温度係数6.25mV/°C，ライン・レギュレーション0.1%/V，ロード・レギュレーション40mV(I_{OUT}=1mA→40mA)で，出力電流は50mAとなっています．

● 基本的な回路

図6にS81250AGを使用した，基本的な5V出力定電圧電源回路を示します．S812シリーズは，入出力間にコンデンサがなくても定電圧化しますが，過渡特性などを良くするためには，コンデンサを付加したほうがよいでしょう．

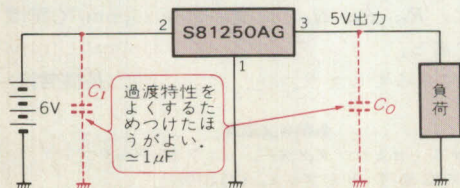
この回路では負荷電流が1mAでは，なんと入力電圧が5.05V(5V出力時)まで下がっても，5V定電圧出力が得られます．

また，このS812シリーズの定電圧化の原理は，ほかの一般的な3端子レギュレータの定電圧化の原理と同じですから，標準的なレギュレータで使用されている定電流レギュレータなどの応用回路で置き換えて使用することも可能です．

● 出力電圧を上げる方法

図7に出力電圧を高い方向へ変えることができる回路例を示します．この回路はほかの3端子レギュレータでもよく使用されているポピュラな回路ですが，このS812シリーズを使用することにより低消費電流で入力変動率の小さい定電圧電源回路が構成できます．

出力電圧は，

$$V_{OUT}=V_{REG}(1+R_2/R_1)+I_{SS}R_2 \quad \cdots\cdots(1)$$

で表されます．ここで，S812シリーズの消費電流I_{SS}が非常に小さい(3μA)ため，ほかの3端子レギュレータで構成したときと比較して，R_1およびR_2を非常に高い値(数100kΩ)に設定でき，回路自体として低消費電流で構成できます．

逆にR_1，R_2を大きくして，この経路に流れる電流をできるだけ小さく抑えておかないと，せっかく低消費電流のICを使った意味がなくなってしまいます．

さらにS812シリーズは，内部が定電流で動作しているため，入力電圧に対する消費電流の依存性が小さく，一般の3端子レギュレータで構成した場合とくらべて1/10小さく，単体での場合とほとんど変わりません．

● デュアル電源の構成方法

S812シリーズを2個用いると，デュアル電源を構成することができます．図8にS81250AGとS81230AG(3Vレギュレータ)を用いて，5Vと8Vの出力を取り出すことが可能な定電圧電源回路を示します．

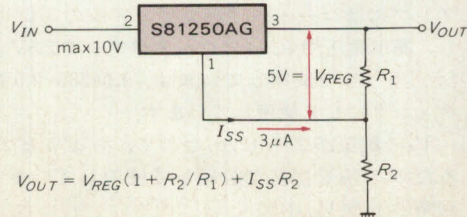
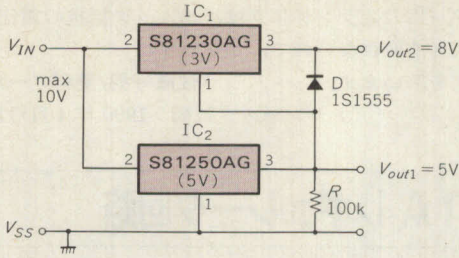
V_{OUT2}〔出力電圧(8V)〕は，IC_1のGND端子をIC_2のOUT端子に接続することによって得られます．抵抗Rは，IC_1自体の消費電流を流して，IC_1を定電圧化させるものですが，S812シリーズは超低消費電流なので，Rを高い抵抗値に設定でき，システムとしても消費電流を抑えることができます．

なお，V_{OUT2}の最小負荷電流が，IC_1自体の消費電流以上流すときはRは不要となります．ダイオードDは，$V_{OUT1}>V_{OUT2}$となったときにIC_1を保護するものです．このようにすれば，組み合わせによっていろいろな出力電圧を取り出すことができます．

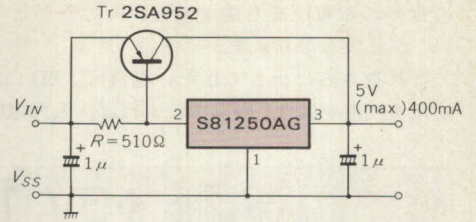
● 出力電流の増大方法

つぎに50mA以上の出力電流を取りたい場合の電流ブースト回路を図9に示します．S81250AGは約50mA程度の負荷電流を取り出すことができますが，図9のような電流ブースト回路を構成すれば，約400mAまで取り出すことができます．

〈図6〉3端子レギュレータの基本回路

〈図7〉5Vより高い電圧を取り出したいとき

〈図 8〉 デュアル電源回路

〈図 9〉 高出力電流レギュレータ

この電流ブースト回路も一般のレギュレータでよく用いられていますが，S812 シリーズを用いれば，低消費電流で高出力電流の定電圧電源回路が構成でき，とくにスタンバイ時(出力電流を少ししかとらないでその間は低消費電流にしたい)がある高出力電流定電圧回路に最適です．

なお，この S812 シリーズのレギュレータは，一般の 3 端子レギュレータ(78 シリーズ)とピン配置が異なり，さらに短絡保護回路が内蔵されていませんので，使い方には十分な注意が必要です．〈市川　達〉

◆参考文献◆

(1) セイコー電子工業，CMOS データブック．
(2) アナログ IC 活用ハンドブック，CQ 出版社．

(トランジスタ技術　1985 年 2 月号)

入出力間電圧が小さく損失の小さい +5V 0.5A レギュレータ回路

2SA1349，2SB744，2SC2710，2SK118

制御用トランジスタにエミッタ出力タイプを採用した一般的なシリーズ・レギュレータでは，入出力に最低でも V_{BE} の電圧は必要です．実際にはさらに B-C 間のバイアス抵抗の電圧降下やダーリントン接続したりして，2～3V 以上必要であることがほとんどです．

これに対して本回路(図 10)のように，制御用トランジスタ(Tr_1)にコレクタ出力タイプを採用すると，入出力間電位差は原理的には Tr_1 の $V_{CE(sat)}$ まで小さくすることができます．

この回路では，Tr_3 と Z_1 が基準電圧を作り，Tr_2 と D_1 と R_2 がエラー・アンプを構成しています．出力電圧を V_O，基準電圧を V_Z，D_1 の順方向ドロップ電圧を V_F，Tr_2 のベース-エミッタ間電圧を V_{BE} とすると，それらは次の関係式で結ばれます．

$$V_O - V_F = V_Z - V_{BE} \quad \cdots\cdots(1)$$

すなわち，V_O は，

$$V_O = V_Z - (V_{BE} - V_F) \fallingdotseq V_Z \quad \cdots\cdots(2)$$

となってほぼ定電圧が得られます．

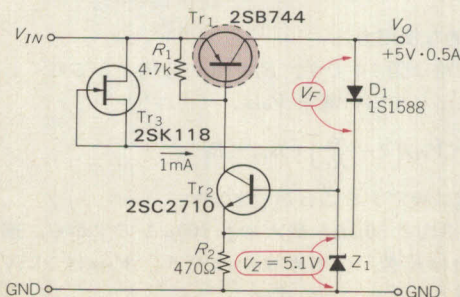
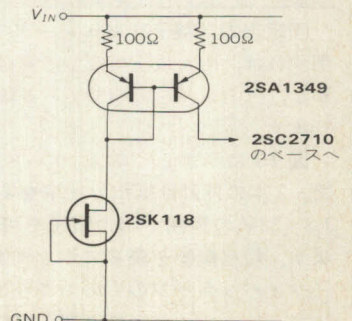
この式で $V_{BE} - V_F$ を無視しましたが，実際には V_{BE} は Tr_2 のコレクタ電流(Tr_1 のベース電流)によって変化します．出力電流が増加すると Tr_1 のベース電流が比例して増加し，V_{BE} が大きくなり，出力電圧が下がります．そのため，負荷の変動に対するレギュレーション(安定性)がそれほどよくありません．実用的な出力電流は図 10 の回路の場合 0.5A くらいでしょう．

R_2 に流れる電流は，

$$\frac{V_Z - V_{BE}}{R_2} \quad \cdots\cdots(3)$$

であり，定電流となるため過負荷時の出力電流は，垂下し保護特性が得られます．

また，Z_1 として 5.1V のツェナ・ダイオードを使っているので，温度特性も一応満足できます．ただし，こ

〈図 10〉 簡単な低損失リニア・レギュレータ

〈図 11〉
入力電圧を下げる回路

のツェナ・ダイオードに定電流を流す働きをするFETに食われる電圧を考慮すると，入力電圧として6.0V以上が必要となります．

これをさらに小さくしたい場合は，ZDに流し込む定電流回路を図11のようにすれば，入力電圧は，5.5V程度まで下げることが可能です．ここに使うカレント・ミラー用のトランジスタは，エミッタ抵抗の電圧降下を大きく取れないので，かならずデュアル・トランジスタを用います．〈佐藤守男/更科　一〉

（トランジスタ技術　1990年4月号）

LT1020を用いて低消費電力を実現した +5V 1A/−5V 0.1Aレギュレータ回路

LT1020

リニア・テクノロジー社から，スタンバイ電流が40μAと小さいLT1020というレギュレータICが発売されています．このICは14ピンのDIP型ですが，完全に独立したコンパレータが別に内蔵されていますので，2回路の安定化電源を構成することができます．

出力電流125mA時の入出力間電圧差が0.4Vと低損失です．基準電圧 V_{REF} も2.5V±0.04Vとたいへん精度がよく，ボリュームを使わずに固定抵抗だけで，高精度の電源を作ることができます．

例として，±5V出力の応用例を示しますが，せっかく低損失型のICを用いるのですから，電流をブーストする＋5V出力の外付けトランジスタはPNP型として低損失を図ります．これと同様に−5V出力側には，NPNトランジスタを用いています．〈戸川治朗〉

◆引用*文献◆

(1) リニア・テクノロジー，リニア・データブック．

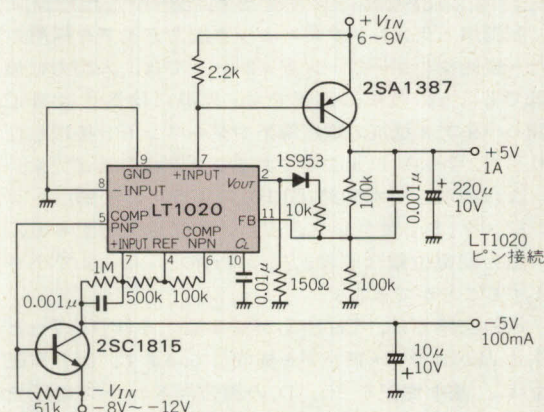
(2) 実用電源回路設計ハンドブック，CQ出版社．

（トランジスタ技術　1987年3月号）

〈表1〉* LT1020の定格特性

項　目	記号	規　格	単位
電源電圧	V_{IN}	36	V
基準電圧	V_{REF}	2.46〜2.54	V
入力安定度	δ_{IN}	0.01	%
負荷安定度	δ_{OUT}	0.2	%
出力短絡電流	I_{OS}	250	mA
出力電流	I_O	125	mA
入出力電圧差	V_{DROP}	0.2	V
動作温度	T_{OP}	0〜100	℃

〈写真1〉LT1020

〈図12〉LT1020による±5V電源

出力電圧可変型3端子レギュレータLM317を用いた 出力電圧可変型レギュレータ回路

LM317

固定出力3端子レギュレータでも，OPアンプを使用すれば，出力電圧可変型の電源が構成できます．しかし，出力電圧を可変できる3端子レギュレータもあります．

図13に示すLM317シリーズはその代表的なもので，2本の外付け抵抗の比率を変えることによって，1.2〜32Vの範囲で出力電圧を可変すこることができます．規格概要を**表2**に示します．デュアル・インライン・パッケージのものもありますが，3端子構成なのでTO92タイプのほうが，実装スペースが少なくて済みます

● 基本的な使用方法

基本回路は図14です．R_2を可変抵抗にしておくと，この値に応じて出力電圧 V_Oは，

$$V_O = V_{REF}\left[1+\frac{R_2}{R_1}\right]+I_{ADJ}\cdot R_2$$

と，任意に設定することができます．

I_{ADJ}は平均で50μA，最大でも100μAですから，通常の場合は無視してもかまいません．V_{REF}は1.25Vが標準値ですから，上の式は，

〈図 13〉(2) LM317 シリーズの端子接続図

〈図 14〉 LM317 の使い方

〈図 15〉
出力電圧を 0V から
可変できる回路

〈図 16〉
リプル低減方法

〈表 2〉(1) LM317 シリーズの定格特性

項目	記号	規格			単位
		LM317L	LM317T	LM317K	
電源電圧	V_{IN}	40	40	40	V
出力電流	I_O	0.1	1.5	1.5	A
最大損失	P_D	0.625	15	20	W
動作温度	T_{op}	−40〜125	0〜125	0〜125	℃
入力電圧変動	δ_{IN}	0.01	0.01	0.01	%
負荷変動	δ_{OUT}	0.1	0.1	0.1	%
基準電圧	V_{REF}	1.25	1.25	1.25	V
出力短絡電流	I_{SC}	0.2	2.2	2.2	A
リプル減衰率	$V_{r(REJ)}$	65	65	65	dB
ジャンクション−ケース間熱抵抗	θ_{j-c}	—	4	2.3	℃/W
型状	—	TO92	TO220	TO3	—

$$V_O=1.25\times\left[1+\frac{R_2}{R_1}\right]$$

と簡略化できます．

このレギュレータ IC は，出力電流を少なくとも 1.5 mA 以上流してないと，本来の動作をしませんから，R_1と R_2の抵抗の絶対値を大きくしたいときには，出力間に抵抗を接続しなければなりません．これを，ブリーダ抵抗と呼んでいます．ただし，R_1と R_2を大きくすると，I_{ADJ}が無視できなくなってくるので，本来このような使い方はすべきではありません．

さて，この 3 端子レギュレータでは，$R_2=0$ すなわち短絡しても，出力電圧を V_{REF}以下にすることはできません．そこで図 15 のように負電源を用意し，R_2を R_3を介してこれに接続すれば，出力電圧を 0V まで可変することができます．

このときは R_2の接続先が GND ではなく −1.3V（= 2 V_F）につながっているので，出力電圧は，

$$V_O=1.25\times\left(1+\frac{R_2}{R_1}\right)-1.3\ [\mathrm{V}]$$

となります．この式では，$R_2=0$ でちょうど $V_O=0$ となるわけではありませんが，$R_2=0$ で正確に $V_O=0$ としたい場合は，R_3を調節すればできます．

● リプルをさらに減らす工夫

この LM317 は，それ自体で 60dB 以上の入力リプル圧縮度をもっていますが，さらにリプルを低減し，きれいな直流電圧を得られるようにしたのが図 16 です．ADJ（可変）端子とグラウンド間に C_2を接続するとこれによってリプルを低減することができます．

C_2の容量は 10μF 前後ですが，これでリプルの圧縮比が 20dB 上昇しますから，約 1/10 にできます．ただし，V_Oを小さくするために R_2を小さくすると，この値も小さくなってしまいます．

ADJ（可変）端子と出力間に挿入されたダイオード D_1は，出力が短絡したときに，内部の素子に逆バイアスがかかるのを防止するためのものです．出力短絡のとき C_3はすぐに放電されますが，C_2は D_1がないと R_1との時定数でしか放電できませんので，OUT 端子 0V に対し，ADJ 端子に＋電圧が残るのを防ぐわけです．

〈戸川治朗/更科　一〉

◆引用文献◆

(1) ナショナル・セミコンダクター，リニア IC データブック．
(2) モトローラ，リニア・アンド・インターフェース IC．
(3) 実用電源回路設計ハンドブック，CQ 出版社．

（トランジスタ技術　1987 年 3 月号）

出力電圧可変型3端子レギュレータ LT317を用いた 3~15V 2Aレギュレータ回路

LM317L

出力電圧可変型3端子レギュレータ LM317L の出力電流は最大200mAですが，最大許容損失は625mWしかありません．3端子レギュレータでの損失 P_D は，

$$P_D = (V_{IN} - V_O) I_O \text{〔W〕}$$

V_{IN}：入力電圧〔V〕
V_O：出力電圧〔V〕
I_O：出力電流〔A〕

なので，同じ入力電圧 V_{IN} に対して，出力電圧 V_O を低くすればするほど，損失が増加します．

たとえば $V_{IN}=20\text{V}$ の場合，$I_O=40\text{mA}$ では $V_{O(\min)} \fallingdotseq 4.4\text{V}$ ですが，$I_O=100\text{mA}$ では $V_{O(\min)} \fallingdotseq 13.7\text{V}$ となってしまいます．実際にはディレーティングも行う必要があるので，$V_{O(\min)}$ はこの値よりも高くなります．

そこで，固定3端子レギュレータ同様に，出力電流をブーストすることができます．それが図17です．この例では，2Aとかなり大きな出力電流ですから，さらにNPN型トランジスタをインバーテッド・ダーリントン接続にし，合計での電流増幅率を大きく稼いでいます．

このときの I_{Reg} は，

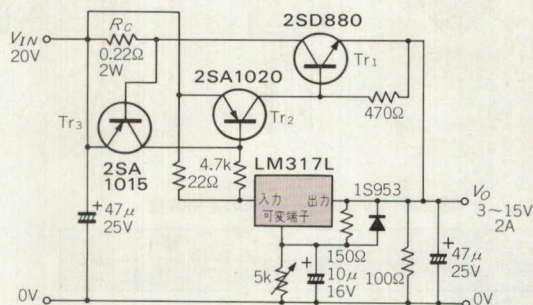
$$I_{Reg} = \frac{I_O}{h_{FE1} \times h_{FE2}}$$

ですからたいへん小さな値となり，3端子レギュレータの内部損失は，ほとんど無視することができるようになります．

ちなみに最低の出力電圧 $V_{O(\min)}=3\text{V}$ 時の Tr_1 の損失は，

$$P_{C1} = (V_{IN} - V_{O(\min)}) \times I_O$$
$$= (20-3) \times 1.5 = 34\text{W}$$

で，この電流増幅率 $h_{FE1}=80$ とすると，Tr_2 の損失は，

〈図17〉電流ブーストの方法

$$P_{C2} = \{V_{IN} - (V_{O(\min)} + V_{BE1})\} \times \frac{I_O}{h_{FE1}}$$
$$= 20 - (3 + 0.7) \times \frac{1.5}{80} = 0.4\text{W}$$

となります．

過電流保護回路は，入力側に電流検出抵抗 R_C と，PNPトランジスタ Tr_3 によって構成することができます．出力電流と同じ大きさの電流が R_C に流れますが，この R_C の電圧降下が $V_{BE(ON)}$ 以上になると，Tr_3 がONして Tr_2 のベース電位を上げて，Tr_2 の電流を制限します．したがって出力電流も制限されることになります．

出力電流 I_O の最大値 $I_{O(\max)}$ は，

$$I_{O(\max)} = \frac{V_{BE(ON)}}{R_C}$$

で与えられるので，$V_{BE(ON)}=0.6\text{V}$，$R_C=0.22\Omega$ とすると，$I_{O(\max)}$ は約2.7Aとなります．

〈戸川治朗/更科　一〉
（トランジスタ技術　1987年3月号）

制限電流が自由に設定できる 0~25V/0~1.5A 電流リミッタ付きレギュレータ回路

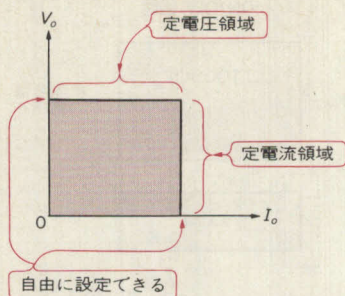
LM317K

回路実験をするときに用いる電源としては，電圧を自由に設定できると同時に，図18のように制限電流も自由に設定できると非常に便利です．実験している回路にミスなどがあり，異常電流が流れて素子が破壊されるのを防いでくれます．また，定電圧源としてだけではなく，定電流源としても使うこともできます．メーカから出ている電源はほとんどの場合，このような機能が備わっています．

このような電源を，出力電圧可変の3端子レギュレータ LM317 を2個シリーズに接続することによって実現することができます．LM317には表3に示すように，後に続く文字によって，多くの種類があります．ここではTO3パッケージで1.5Aまで出力電流が取り出せる LM317K を使い，出力電流0~25V，出力電流0~1.5Aを得ています．

回路図を図19に示します．IC_1 が制限電流設定用，IC_2 が出力電圧設定用です．

まず電流制限動作について説明しましょう．Tr_1 は

〈図 18〉 出力電圧-出力電流特性

〈表 3〉 おもなLM317ファミリ

型　名	最大出力電流〔A〕	出力電圧〔V〕	許容損失〔W〕	外囲器	備　考
LM317LD	0.1	1.2～37	—	SO8	面実装用
LM317LZ	0.1	1.2～37	0.625	TO92	(LM317L)
LM317LH	0.1	1.2～37	2.0	TO39	
LM317M	0.2	1.2～37	7.5	TO202	
LM317	0.5	1.2～37	2.0	TO39	(LM317H)
LM317T	1.5	1.2～37	20	TO220	
LM317K	1.5	1.2～37	20	TO3	
LM317HVH	0.5	1.2～45	2.0	TO39	高出力電圧
LM317HVK	1.5	1.2～45	20	TO3	高出力電圧

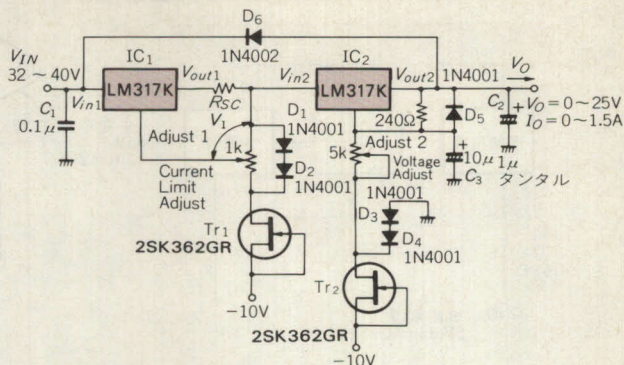
FET のゲート-ソース間が短絡されているので定電流源として働いており，ダイオード D_1，D_2に V_Fを発生させます．このためダイオードの両端には $2V_F$が発生しますが，この電圧を抵抗で分圧して IC_1の可変端子に接続しています．

LM317K は，可変端子と出力端子の電位差が，1.25V となるように出力端子を制御するので，可変端子と D_1のアノード側の電位差を V_1とすると，制限電流 I_{limit}は，

$$I_{limit}=\frac{1.25-V_1}{R_{SC}}=\frac{1.25-V_1}{0.68}\ 〔A〕$$

となります．V_1の範囲は 0～2 V_F (≈1.25V) なので，I_{limit}は 0～1.8A まで自由に設定できます．

つぎに出力電圧設定部ですが，これは通常の使い方なので，さほど詳しい説明はいらないでしょう．Tr_2

〈図 19〉 電流リミッタ付きレギュレータ回路

は，Tr_1で同様に定電流源で，D_3，D_4に V_Fを発生させます．これにより出力電圧 V_oは，

$$V_o=1.25\times\left(1+\frac{VR}{240\Omega}\right)-2V_F\ 〔V〕$$

VR は 5kΩ 可変抵抗器の抵抗値〔Ω〕

と表されます．これにより，V_oは 0～26V 程度まで可変できることがわかります．

D_5は出力短絡時に C_2の，また D_6は電源 OFF 時に C_3の電荷を放電して，IC_2が壊れるのを防ぐためのものです．

なお，ダイオードは海外製のものを使っていますが，D_1～D_4は汎用の小信号ダイオードで良く，D_5と D_6は V_Rが 50V 以上あり，$I_{F(max)}$が 100mA 以上のものならばなんでもかまいません．また Tr_1と Tr_2については，D_1と D_2，および D_3と D_4の両端に 1.25V 程度が発生するような I_{DSS}の N チャネル FET ならばなんでもかまいません．なお Tr_1と Tr_2では，Tr_1の電流は D_1，D_2とパラに入っている 1kΩ VR に電流が分流されるので，Tr_1の I_{DSS}のほうが大きなものが必要です．

〈宇仁茂義/更科　一〉

◆参考文献◆

(1) ナショナル・セミコンダクター，リニア IC データブック．
(2) 実用電源回路設計ハンドブック，CQ 出版社．

（トランジスタ技術　1987 年 3 月号）

イネーブル端子を備えたレギュレータ IC LT1005の応用

LT1005CT

LT1005 は 5V1A のボルテージ・レギュレータ IC ですが，通常の 3 端子レギュレータと異なり，イネーブル端子を備えており，これで出力の ON/OFF が行えます．また，イネーブル信号とは無関係の 5V35mA の予備出力をもっています．この二つの特徴から，3 端子レギュレータでは実現できない種々の回路に応用することができます．これをいくつか紹介していきましょう．図 20 に内部ブロック図と外形図を示します．

レギュレータとしての特性は，出力電圧 5V ±0.2V，ロード・レギュレーション 0.5 %，ライン・レギュレーション 0.3mV/V，リプル抑圧比 66dB となっています．これだけでも 3 端子レギュレータに勝るとも劣らない特性をもっています．また過電流保護回路，温度保護回路も内蔵しています．

〈図20〉LT1005の内部ブロック図と外形図

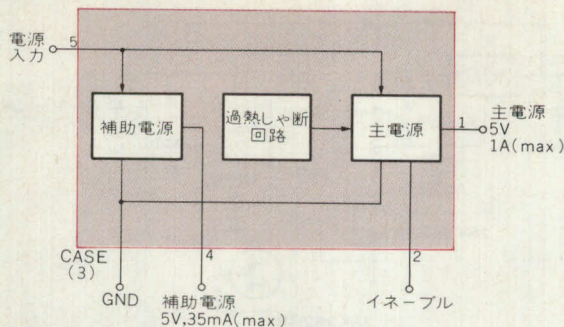
〈図21〉キーボード・ボタンによるON/OFF回路

イネーブル信号が“L”→“H”になってから出力電圧が90％立ち上がるまでの時間は1.5μs程度，“H”→“L”になってから10％まで低下するのは1.0μ～1.5μs程度です．

図21はディレイ・タイプ・フリップフロップの7474と組み合わせて，キーボード・ボタンによって主電源をON/OFFさせる回路です．7474の電源は予備出力から得ているので，これは常にONになっており，キーボード・ボタンを押すごとにクロックが入るので，7474のQ出力は“H”/“L”を交互に繰り返します．これによりLT1005のイネーブル端子も“H”/“L”を繰り返すことになり，キーボード・ボタンを押すごとに主電源の5V出力はON/OFFを繰り返すことがわかります．

なお，7474の代わりにCMOS ICを用いてもかまいません．また実際の回路では，キーボード・ボタンのチャタリング防止回路も入れる必要があります．

図22は電源のスロー・スタータ回路です．パワーON時は10μFには電荷がないので，イネーブル端子は“L”であり，出力は出ません．予備出力はすぐに立ち上がるので，39kΩを介して10μFを充電していき，イネーブル端子電圧がスレッショルド電圧を超えると，出力に5Vが出てきます．スレッショルド電圧は1.6V(typ)なので，本回路の定数ではパワーON後出力が現れるまでの時間tは，

$$t=-CR\ln\left[1-\frac{V_{th}}{V_{CC}}\right]$$

$$=-10\mu\times39\text{k}\times\ln\left[1-\frac{1.6}{5}\right]\fallingdotseq150\ \text{〔ms〕}$$

となります．ダイオードと1kΩの抵抗は，電源OFF時すみやかに10μFの電荷を放電させます．

図23は過電流保護回路にラッチ機能をもたせたもので，過電流状態から抜け出しても一度電源をOFFしない限り出力は現れません．電源ON時10μFに電荷がないとすると，イネーブル端子は予備出力により瞬時に5Vとなり出力には5Vが現れ，これによりイネーブル端子は5Vに保たれます．

ところが過電流が流れると，LT1005の内部にある過電流保護回路の働きにより，出力は0Vになってしまい，これによりイネーブル端子は10μFと10kΩの時定数で低下し，これがスレッショルド電圧以下になると，過電流保護回路によるものとは別に出力を0Vにしてしまいます．これによって過電流が流れなくなっても出力は0Vのままで，一度電源を切って再投入しない限り出力は現れません．

〈更科　一〉

◆参考文献◆

(1) リニアテクノロジー，アナログ・データブック．（トランジスタ技術　1988年1月号付録）

入力電圧が低下すると出力がOFFする 5V 1Aレギュレータ回路

LT1005CT

図24は電源の入力電圧がなんらかの理由で低下した際に，レギュレータの電圧を自動的にOFFする回路です．この回路はいろいろな応用が考えられますが，マイコン・システムのパワー・ダウン時におけるデータのストア・シーケンスへの応用がおもしろいと思います．

本回路では，電源電圧が一定レベルを下まわると，MAIN出力(1A)がまずOFFとなります．しかし，この時点ではAUX出力はまだ出力を保っており，この電圧を利用して必要なデータをメモリへストア(待避)することが可能となるわけです．

● 入力電圧低下の検出

電圧コンパレータを利用して，入力電圧がレギュレータを安定に動作させるために必要な電圧であるかをチェックします．入力電圧が十分な値となった時点で，イネーブル端子を“H”としてMAIN出力をONにします．ここで，もし入力電圧が必要なレベル以下になってしまうと，コンパレータはイネーブル端子を“L”として出力をOFFとします．

コンパレータの比較基準電圧は，AUX出力を抵抗分割して作ります．本回路では2.7kΩと2.2kΩで分割しています．

したがって，基準電圧は，

$$5\,[\mathrm{V}]\times\frac{2.2\mathrm{k}}{(2.2+2.7)\,\mathrm{k}}\fallingdotseq 2.25\mathrm{V}$$

となります．

ただし，これはAUX出力電圧が5Vのときです．入力電圧が低い期間は当然AUX出力も5Vを出力しません．しかし，この期間はほぼ入力電圧と等しい電圧を保ちますので，分割抵抗の比率からいって，コンパレータの出力は“L”のままです．

コンパレータのオフセット電圧は無視して考えることとし，この2.25Vを上まわるために要する入力電圧は，

$$X\,[\mathrm{V}]\times\frac{2.2\mathrm{k}}{(2.2+5.1)\,\mathrm{k}}=2.25\mathrm{V}$$

$$X\,[\mathrm{V}]=\frac{7.3\mathrm{k}}{2.2\mathrm{k}}\times 2.25\mathrm{V}=7.47\mathrm{V}$$

LT1005の最小入力電圧は7.4Vですから，出力を維持するためには妥当な値となります．もちろん，設計時にはこの逆の計算を行っているわけです．

実際の回路における入出力波形を**写真2**に示します．

出力に付加されているダイオードと抵抗は，出力のターンオフを円滑に行わせるためのもので，コンパレータの応答にヒステリシスをもたせています．前述の最小入力電圧は，本回路におけるMAIN出力を維持するために必要なものです．

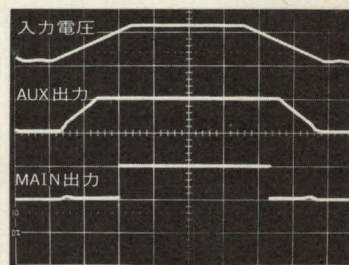
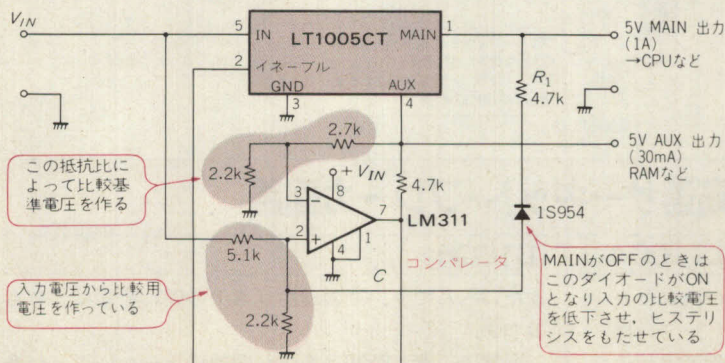
電圧投入時には，このダイオードがONになっていますので，4.7kΩが2.2kΩに並列接続されており，回路を動作させるためには，10.5V以上の入力が必要です(ただし，MAIN出力がOFFとなっているときのみ)．このことは**写真2**からもわかります．MAIN出力がONとなる入力電圧とOFFとなるときの入力電圧に3Vくらいの差が認められます．R_1の値を変えることにより，ON時の入力電圧値を変えることができます．

〈菅原康夫〉

◆参考文献◆

(1) リニアテクノロジー，アナログ・データブック．
(2) アナログIC活用ハンドブック，CQ出版社．

（トランジスタ技術　1985年2月）

〈図24〉入力電圧低下による出力OFF回路をもった5V電源

〈写真2〉図24の回路の出力波形
〔上；10V/div，中，下；5V/div，0.2ms/div〕

高速応答過電流ブレーカを備えた 5V 1A レギュレータ回路

LT1005CT

図25に示す回路は，出力電流が1Aを超えるような負荷が接続されたときに，出力電圧を電気的にカットするような，5V1Aレギュレータ回路です．回路は電気的に過電流を検出し，保護動作を行いますので，高速動作が可能となり，負荷回路の2次的な破壊を防止することができます．

また，電源の再投入により簡単に復帰させることができますから，取り扱いがたいへん便利になっています．

本回路は，出力イネーブル端子とAUX(補助)電源出力をもつ5端子レギュレータLT1005CTを使用しています．このレギュレータは，元来，出力短絡時の熱保護回路をもっているのですが，これはレギュレータ自身を保護するものであり，オーバロード時においても負荷回路には電流が流れ続けます．このため，負荷異常の場合には，致命的なトラブルを起こしてしまうことが考えられます．

そこで，本回路では過電流を検出し，イネーブル端子を駆動することによって，電圧出力を完全にOFFしてしまうように働きます．

● 過電流の検出方法

過電流の検出は，電圧入力部のR_1(1Ω)の両端に発生する電圧を利用します．この両端の電圧が1Vとなったとき，トランジスタTr_1がONとなります．Tr_1がONとなるとコレクタ電流が流れ，LT1005のイネーブル端子駆動用MOS FET，VN2222(Tr_2)のゲートに対して，1kΩと2.2kΩによって分割された電圧が印加されます．そして，Tr_2のゲート電圧が約2Vを超えると，Tr_2がONとなってLT1005のイネーブル端子をプルダウンします．この結果出力がOFFとなるわけです．

AUX出力は，3.3μFと1kΩとの組み合わせにより，電源投入時におけるイネーブル端子のプルアップとして働きます．3.3μFのコンデンサは，電源投入時のみイネーブル端子を駆動します．いったんMAIN電圧が出力されると，その後は10kΩを介してイネーブル端子のプルアップを継続します．

100pFは，Tr_2の立ち上がりを改善するためのスピードアップ・コンデンサです．

とくに高速応答を必要としない場合は，図25の中の破線に示すようにコンデンサを付加し，100pFを取り除くことによって，安定した動作を行わせることができます．また，過電流検出用抵抗R_1の値を変えることによって，ブレーカを働かせる電流値を変更することができます．

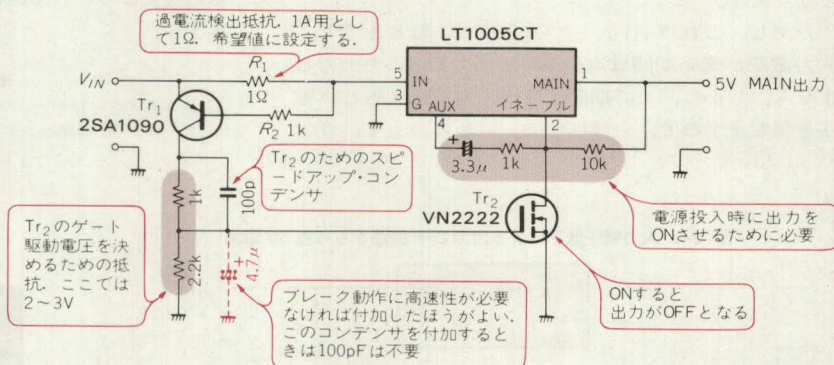
本回路の応答時間は約1μsです． 〈菅原康夫〉

◆参考文献◆

(1) リニア・テクノロジー，アナログ・データブック．

(2) アナログIC活用ハンドブック，CQ出版社．

(トランジスタ技術 1985年2月号)

〈図25〉
過電流ブレーカをもった5V電源

遅れ時間12nsの 高速サーキット・ブレーカ回路

LT1004, LT1016CH

負荷に流れる電流を検出して，過大電流が流れたときに回路をしゃ断するようなサーキット・ブレーカは種々ありますが，これを高速で行おうとするとけっこうたいへんです．その理由は素子の遅れ時間によるものです．

通常この遅れ時間はあまり問題にならないことが多

いのですが，用途によってはこれを極力小さくしたいときもあります．そこでここでは，高速コンパレータIC LT1016を使った高速サーキット・ブレーカ回路を紹介します．

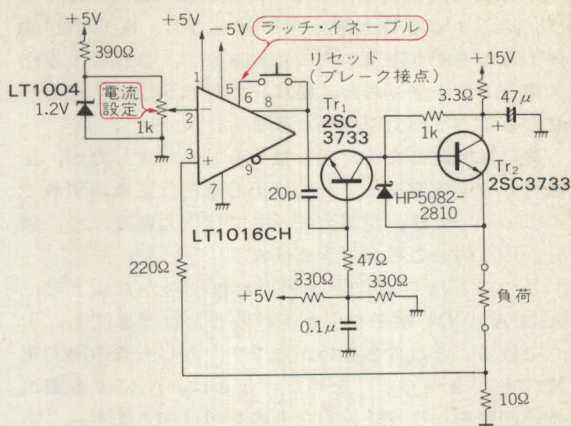
LT1016は遅れ時間10ns(typ)という超高速のコンパレータで，しかも入力オフセット電圧が1mV(typ)と小さく，電源電圧は±5Vですが+5V単電源でも使えTTL直結可能です．出力は差動で出ており，またラッチ・イネーブル端子があり，この端子が“H”になっていると出力はラッチされています．

図26が本回路図で，負荷に流れる電流が設定値(最大120mA)を超すと負荷に電圧がかからなくなります．このときの遅れ時間は12ns(typ)を実現しており，リセット・スイッチを押すまでしゃ断状態が続きます．

通常状態では，負荷と直列に入る10Ωの電圧降下が小さいので，IN^-端子のほうがIN^+端子より高電位なので，OUT^+端子は“L”，OUT^-端子は“H”となっています．なおこのとき，リセット・スイッチは通常閉じているので，ラッチ・イネーブル(LE)端子も“L”で，出力はラッチ状態にはなっていません．これにより，Tr_1はOFFしているのでTr_2はONして，負荷には電圧がかかります．

ところが過電流により10Ωの電圧降下が大きくなると，IN^+端子のほうがIN^-端子よりも高電位になり，出力は反転します．そうするとTr_1のエミッタ電位が引き下げられるので，Tr_1はONしてTr_2のベース電位を引き下げ，結果として負荷にかかる電圧を引き下げます(ただし完全に0電位にはならず，1V程度残る)．

また，LE端子は“H”になるため出力はラッチ状態となり，過電流がなくなってもしゃ断された状態が

〈図26〉遅れ時間12nsのサーキット・ブレーカ回路

続きます．これを解除するにはリセット・スイッチを押して，20pFの電荷により一瞬LE端子を“L”にします．

過電流検出の設定値は，IN^-端子の電位と10Ωの抵抗で決まるので，ここには温度係数の小さなものを用います．基準電圧を作っているLT1004の温度係数は20ppm/°Cです．

また，LT1016のように高速で動作するコンパレータの場合，かならず電源とグラウンド間に0.01μF程度のパスコンを入れ，極力ピンの近くに配置するようにします．さらに，ICソケットを使う場合には十分な配慮が必要で，グラウンドは全面アースとします．

〈更科　一〉

◆参考文献◆

(1) リニアテクノロジー，アナログ・データ．

（トランジスタ技術　1988年1月号付録）

交流信号も扱える 電圧・電流レギュレータ回路

LT1010

電圧・電流レギュレータとは，出力に負荷を接続したとき，そこに流れる電流が設定値以下のときは設定した電圧出力が得られ，それ以上ではその設定した電流になるというものです．いいかえると，負荷に発生する電圧が設定値以上のときは設定した電流が流れ，それ以下では設定した電圧が得られるというものです．こういうとわかりにくいかもしれませんが，カレント・リミッタの付いた定電圧回路などはこれに含まれます．

本回路では，この設定する電圧・電流値を外部入力電圧で制御してやろうというもので，直流電圧はもちろん交流電圧にも対応できるものです．図27がその回路図で，出力電流がV_Iで設定される電流値よりも小さいときは，A_3のIN^+端子のほうがIN^-端子よりも低くなっており，このためA_3の出力は“H”となります．

したがってD_1は逆バイアスされ，A_3の出力はA_1のIN^+端子より切り離され，A_1，A_2による電圧バッファはそのまま入力電圧V_Vを出力に伝えます．A_2はたんなる電流ブースタで，OPアンプと組み合わせて出力電流を増加させるものです．D_2はA_3の出力をクランプして出力段を飽和させないようにしているもので，高速動作させるために入れています．

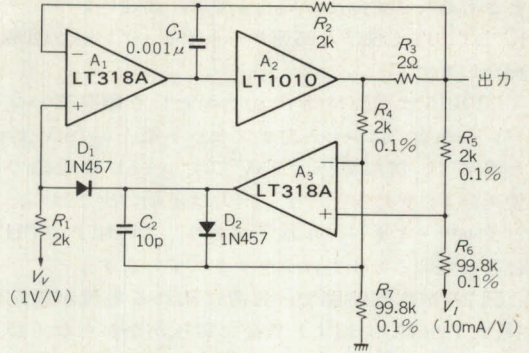
いっぽう出力電流が設定値に達すると，A_3のIN^+

端子はIN⁻端子より低くなり，出力は“L”となります．そうするとD_1は順バイアスとなり，A_1のIN⁺端子の電位を引き下げる方向に働きます．これにより出力電圧も引き下げられ，結局出力電流が設定値どおりになるような出力電圧となります．

先に本回路は交流電圧も扱えるといいましたが，正確にいうと定電圧モードでは出力電圧は正負いずれでもよいのですが，定電流モードでは出力電流は正の値しか取り得ることができません．

このことはD_1の向きを考えれば明らかなように，A_3はA_1のIN⁺端子を引き下げることはできても，引き上げることはできないからです．もしも負の出力電流でも定電流モードを得たいときは，A_3による電流検出回路を極性を逆にしたものを付け加えます．

本回路の大きな特徴はその高速性にあり，出力に0.01μFのコンデンサが付いても，バンド幅2MHz，スルーレート15V/μsという値が得られます．出力にコンデンサを付けなくても出力インピーダンスは十分

〈図27〉電圧，電流レギュレータ

に低く，このときはバンド幅は10MHzになります．

〈更科 一〉

◆参考文献◆

(1) ナショナル・セミコンダクター，リニアICデータブック．（トランジスタ技術 1988年1月号付録）

ディスクリート素子で構成した 5V 0.5A チョッパ型レギュレータ回路

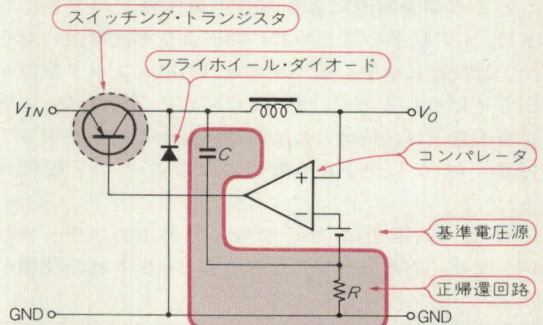
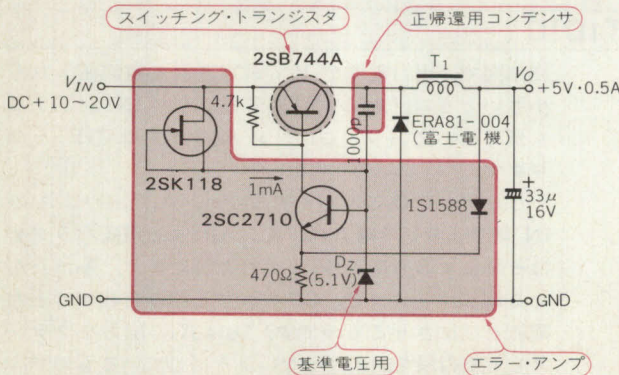
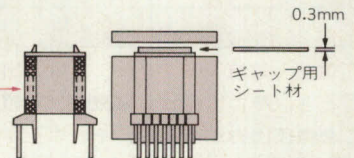
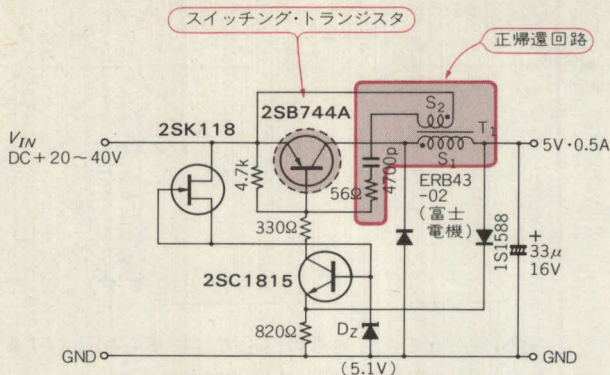
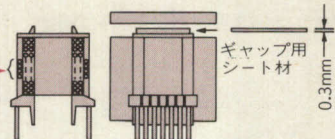
2SB744A, 2SK118

● 5V・0.5A 簡易チョッパ回路(1)

図28に回路を，原理図を図29に示します．

コンパレータのゲインが小さい場合は，系の遅れだけを利用して発振させることが難しくなります．そこで，スイッチング・トランジスタのコレクタからCとRを使って正帰還回路を組みます．発振周波数はCとRによって変化します．図28の実際の回路においてはCとして1000pFを用いており，Rとしてはツェナ・ダイオードの動作抵抗を利用しています．

図28の回路において，2SC2710のエミッタに接続されている抵抗470Ωは過電流に対して垂下型の保護の働きをしますが，入力電圧がリニア・レギュレータ

〈図29〉図28の回路とCとRによる正帰還の説明

〈図28〉5V・0.5A簡易チョッパ回路(1)とトランス

〈図30〉 5V・0.5A 簡易チョッパ回路(2)とトランス

にくらべ高いため，過負荷や短絡が続くとスイッチング・トランジスタが急激に発熱します．この回路の保護は瞬時短絡に対してだけ有効と考えてください．

● 5V・0.5A 簡易チョッパ回路(2)

図30に回路を示します．図28の回路では C と R により正帰還回路を構成しましたが，ここではトランスに帰還巻線 S_2を設けて発振させています．

帰還巻線によってスイッチング・トランジスタがOFF時に逆バイアスされるため，スイッチング・ロスが図28の回路にくらべ小さくなります．逆バイアスがない場合は，入力電圧が高くなるにしたがってスイッチング・ロスが増加し効率が落ちますが，この回路ではその点が改善されています．

ただし，入力電圧が高いときには負荷が瞬時短絡してもスイッチング・トランジスタがASO(安全動作領域)破壊することがあります．〈佐藤守男〉

◆参考文献◆

(1) トランジスタ技術SPECIAL No.28，特集 最新電源回路設計技術のすべて

(トランジスタ技術　1990年4月号)

TL499Aを用いて自動的にバッテリ・バックアップが行える 9Vスイッチング・レギュレータ回路

TL499A

TL499Aは内部にスイッチング・レギュレータとシリーズ・レギュレータの両方を内蔵したICで，それぞれ単独で使うことができます．また，シリーズ・レギュレータの入力電圧が低くなると自動的にスイッチング・レギュレータに切り替わるという特徴もあり，バッテリ・バックアップを行うのに便利です．

入力電圧は1.1～10V，出力電圧は2.9～30Vとなっています．なお出力短絡保護回路が内蔵されていないので，絶対に出力短絡が生じないような使い方をする必要があります．図31に内部接続図を示します．

図32は通常時はシリーズ・レギュレータとして働いており，ACがOFFとなりシリーズ・レギュレータ入力がなくなると，自動的にバッテリからのスイッチング・レギュレータに切り替わる電源回路です．

入力端子 V_{IN1}(1ピン)に直流電圧を加えると，9Vの電圧が得られます．もちろん，この9Vはシリー

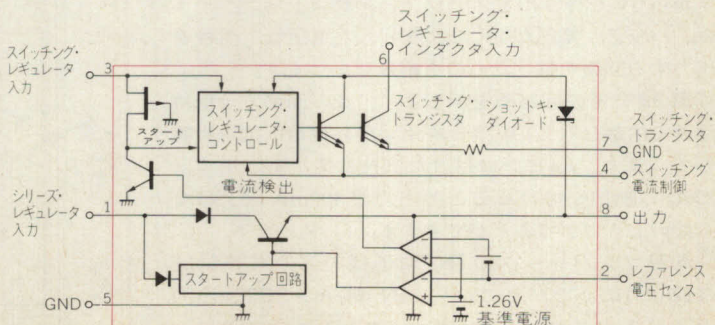
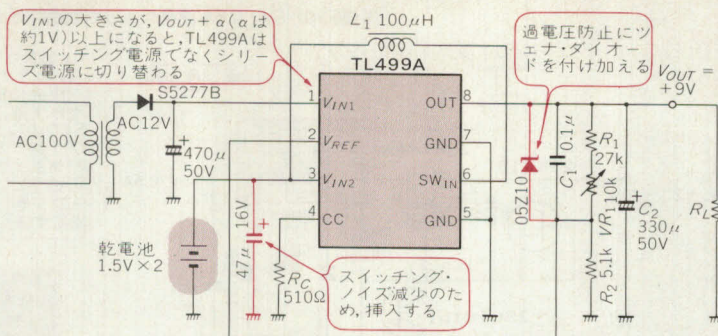
〈図31〉 TL499Aの内部接続図

〈図 32〉 バッテリ・バックアップ回路

ズ・レギュレータの出力ですから，ノイズはスイッチング・レギュレータの場合にくらべるとずっと少なくなります．ここで TL499A がシリーズ・レギュレータとして動作するためには，入力電圧 V_{IN1}が，$V_{OUT}+\alpha$（α は約 1V）以上の電圧であることが条件です．

図 32 の回路では，V_{IN1}が 10V 以上であれば，この回路は AC100V を電源とするシリーズ・レギュレータとして動作をし，10V 以下であれば乾電池を電源とするスイッチング・レギュレータとして動作をします．

したがって，停電になっても乾電池がバックアップしてくれますので，停電になったら困るような回路に使用すれば非常に便利です．

もちろん，シリーズ・レギュレータとスイッチング・レギュレータの切り替えは IC が自動的に行います．このときの出力電圧の変動が問題ですが，2％(typ)程度なので，通常の用途ではまず心配はありません．V_{IN1}には最大 32V まで入力できます．

TL499A は最大 30V までの電圧を出力できますので，抵抗 R_1か VR_1がなにかの原因で断線すると，出力電圧はたちまち 30V になってしまいます．

この対策として図 32 のように，抵抗(R_1+VR_1)と並列にツェナ・ダイオードを接続すれば，抵抗が断線しても出力電圧はツェナ電圧＋1.26V に抑えられますので大丈夫です．ただし，出力設定の際は，ツェナ・ダイオードの内部抵抗を考慮してください．

〈松井邦彦〉

◆参考文献◆

(1) テキサス・インスツルメンツ，リニアデータブック．
(2) アナログ IC 活用ハンドブック，CQ 出版社．

（トランジスタ技術　1985 年 2 月号）

LT1073を用いて入力電圧低下出力をもった 9V → 5V ステップ・ダウン・コンバータ

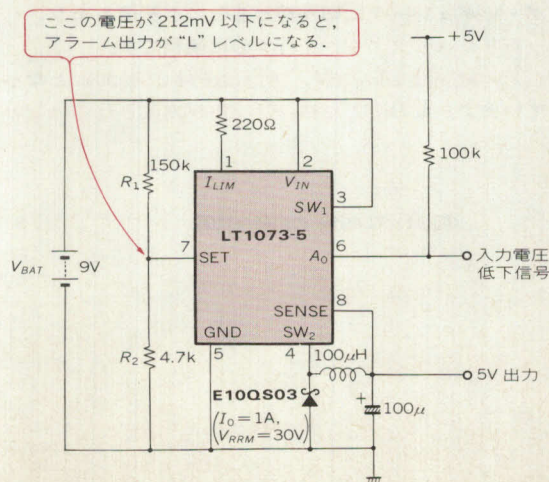
LT1073-5

LT1073 は最小入力電圧が 1V から動作する DC-DC コンバータということで，ステップ・アップ・コンバータとしての使用がすぐに頭に浮かんできますが，ステップ・ダウン・コンバータとしても使えます．

また，内部に基準電圧と汎用コンパレータをもっていることから，これを利用すると電池電圧低下アラームなどが簡単に構成できます．ここでは 9V のバッテリから 5V を作り出すステップ・ダウン・コンバータに，バッテリ電圧が 7V になると入力電圧低下信号を出力する回路を付けたものを紹介しましょう．

図 33 にその回路図を示します．この回路では抵抗回路を内蔵した LT1073-5 を用いて外付け抵抗を省略しています．I_{LM}ピンに付けた抵抗は電流制限用で，220Ω の抵抗を付けることで出力が 400mA 以上にならないようにすることができます．

汎用コンパレータの IN^-端子は内部の基準電圧(212mV)につながっており，IN^+端子が SET，出力端子が A_0につながっています．これより，SET ピン

〈図 33〉 電圧低下アラーム付き 9V → 5V ステップ・ダウン・コンバータ

と212mVの大小を比較して，A_0ピンに出力されるわけです．判別のスレッショルド電圧 V_{th}は，

$$V_{th}=\left(\frac{R_1}{R_2}+1\right)\times 212\text{mV}$$

となります．$R_1=150\text{k}\Omega$，$R_2=4.7\text{k}\Omega$ では $V_{th}=7\text{V}$ になるので，$V_{BAT}>7\text{V}$ でA_0は“H”レベル，$V_{BAT}<7\text{V}$ でA_0は“L”レベルとなります．

なお，ここではバッテリ電圧 V_{BAT}を9Vとしていますが，この電圧は最大30Vまで可能です(ただしP_Dオーバーについてはその限りではない)．またR_1の接続先をV_{BAT}以外のところに接続すれば，そこの電圧を検出するのはいうまでもありません．

〈鹿島伊知郎/更科　一〉

◆参考文献◆

(1) リニアテクノロジー，アナログ・データブック．（トランジスタ技術　1991年12月号）

LT1073を用いた 1.5V→9Vステップ・アップ・コンバータ

LT1073

LT1073は最小入力電圧が1Vから動作するDC-DCコンバータです．このため乾電池1本から動作させることができ，また静的電流が95μA(typ)と非常に小さいところからも，乾電池動作に適しているといえます．

● **LT1073の動作**

図34にLT1073のブロック図を示します．内部構造はシンプルですが外付け部品をなるべく少なくするように考慮されています．

図34のオシレータは約19kHzで発振しており，Q_1のON時間が38μs，OFF時間が15μsになるようにすでにIC内に作り込まれています．これは1.5V入力，5V出力という条件のとき，最適となる値となっています．もちろん他の条件の場合でも若干効率は下がりますが，さほど問題にならないでしょう．

A_2は汎用のコンパレータで，電池電圧低下アラーム出力など使い方はいろいろです．

では，このICの動作を説明しましょう．コンパレータA_1の入力FBピンが基準電圧212mV以下になったとき，コンパレータは19kHzのオシレータをONさせます．オシレータはドライバ回路を通してトランジスタQ_1をドライブします．この動作により出力電圧が高くなり，FBピンの電圧も高くなって基準電圧の212mVを超えるとコンパレータは反転し，オシレータ回路をOFFします．このように発振が停止した状態では，ICは静止電流93μAとなってきわめて少ない動作電流となります．

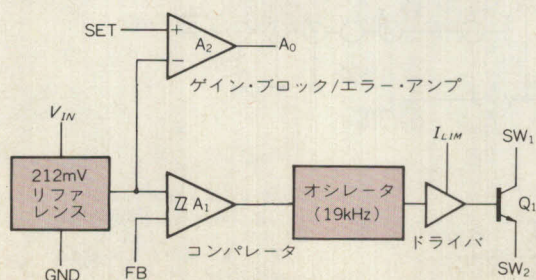
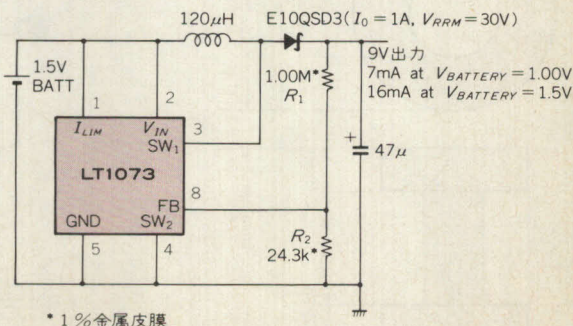
I_{LIM}ピンは出力トランジスタQ_1を過電流から保護するために用います．Q_1には最大1.5Aまで流せますが，もしそれ以上Q_1に電流が流れる恐れがある場合は，入力とI_{LIM}ピンの間に抵抗を挿入してQ_1の電流を制限し，ICの破壊を防ぎます．

● **LT1073を用いた電源回路**

図35はLT1073を用いた1.5V→9Vステップ・アップ(ブースト)回路です．

この回路の動作ですが，出力電圧は抵抗R_1，R_2により分圧され，ICのFBピンに入力してあります．もし，出力電圧が9Vより低くなると，それにしたがってFBピンの電圧も下がります．このとき，IC内部の基準電圧より電圧が低くなって，図34で示したコンパレータA_1がONし，内部の発振回路が動作を開始します．

この発振回路によりトランジスタQ_1とコイルのペアで出力電圧を9Vまで上昇させます．出力電圧が9Vよりさらに高くなるとFBピンの電圧が基準電圧より高くなり，コンパレータA_1がOFFとなって発振を停止します(このとき，このシステムはもっともロー・パワーとなる)．このようにこのICによる電源回路は発振を断続させることにより，余分な電力を消費

〈図34〉LT1073のブロック・ダイヤグラム

〈図35〉1.5V→9Vステップアップ・コンバータ

しないように考慮された設計になっています．発振が停止すると出力電圧は9V に下がります．このように出力は一定の電圧で安定するのですが，この回路において出力電圧 V_oは，

$$V_o=\left(1+\frac{R_2}{R_1}\right)\times 212\mathrm{mV}$$

という関係で表される値になります．9V 以外の出力電圧を得るには，R_1と R_2の比を変えればよいことがわかります．

なお，出力電圧が 5V，12V の場合にはすでに R_1，R_2を IC 内部に作り込んだ LT1073-5，LT1073-12 という IC が用意されています．こちらを使えば外付け抵抗 2 本が省略できるため，この DC-DC コンバータはわずか 3 個の外付け部品だけで完成します．

DC-DC コンバータに共通することですが，周辺の部品には十分気をつけないと，効率が悪くなったり思いどおりの性能が出なかったり，最悪の場合は動作しなかったりします．コイル，ダイオード，コンデンサはこの回路の性能を左右するキー・コンポーネントですので十分考慮して設計してください．

ステップ・アップ・コンバータの回路構成の場合，入力は IC 内部を通らず直接出力に通じているため，もし出力がショートしたら入力側もそのまま影響を受けてしまいます．リチウム電池などが入力に接続されていると短絡時に危険な場合がありますので，別に保護回路を追加することも頭に入れておいてください．

〈鹿島伊知郎/更科　一〉

◈参考文献◈

(1) リニアテクノロジー，アナログ・データブック．

（トランジスタ技術　1991 年 12 月号）

MB3776A を用いて電池電圧低下検出インジケータをもたせた 3V → 6V 500mA ステップ・アップ・コンバータ

MB3776A

● 電池電圧昇圧回路の設計

入出力の条件はつぎの仕様に設定しました．

$V_{IN}=3\mathrm{V}$

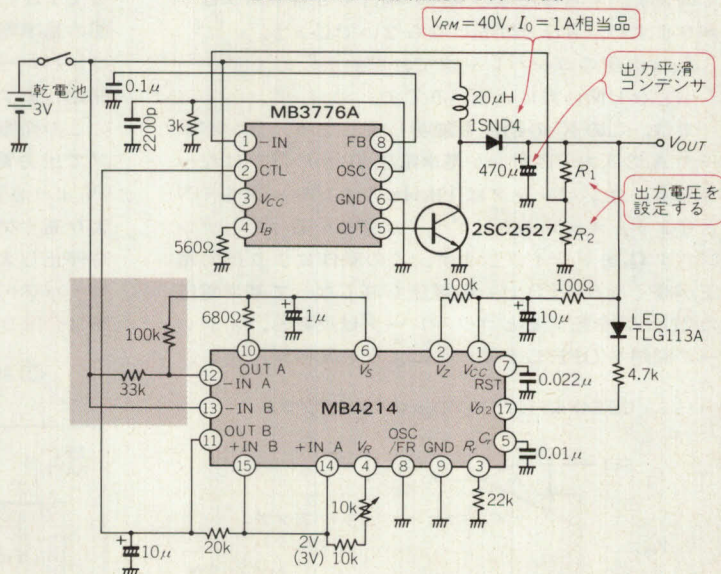
$V_{OUT}=6\mathrm{V}$

$I_{OUT}=500\mathrm{mA}$（最大）

$f_{osc}=100\mathrm{kHz}$

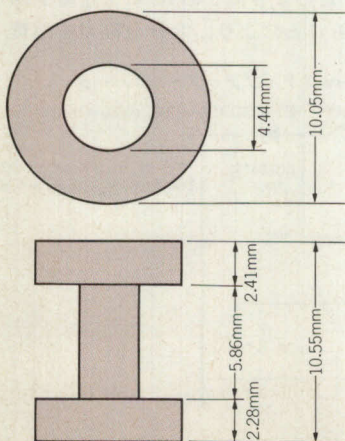
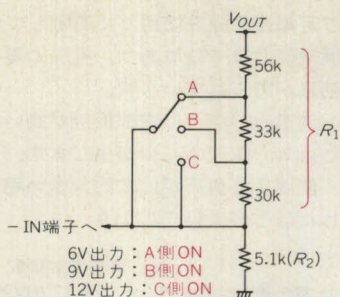
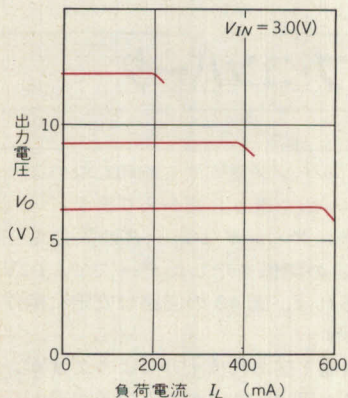
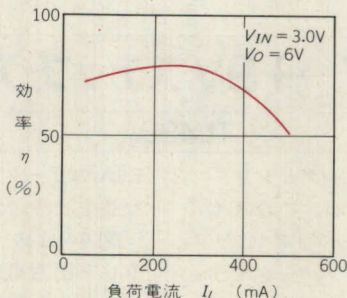
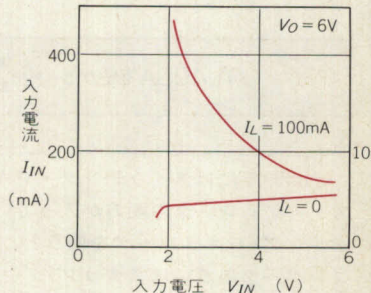
これは電池 2 本を想定したもので，最大出力能力(3W)は単一乾電池ではほぼ限界に近いと思われます．

部品の定数は，IC の最大デューティ比や効率なども加味する必要があり今回の試作ではつぎの値を用い

〈図 37〉 電池電圧の低下検出機能付き昇圧回路

＊MB4214 の V_{O1}端子はオープン
（ ）内の抵抗値は電池を3本使用した場合の値．
また，電池3本で使用する場合は12ピン，13ピンの入力を左のように変更する．

〈図 36〉 DR 型コアの寸法図

〈図38〉
多出力電圧
設定方法

〈図39〉トランス方式の回路例

〈図40〉負荷特性

〈図41〉効率

〈図42〉入力電流特性

ました．

$L=20\mu$H

$I_{LP}\simeq3$A

ここで，インダクタンスの値はスイッチング電流で変化するため，小電流時の値で示しています．

一般にコアを使用したコイルのインダクタンスは，いわゆる B-H 特性の傾斜から直流を重畳すると透磁率が低下し，インダクタンスの値が低下します．

今回使用したコアはDR型と称されるもので，寸法は図36のとおりです．

このコアに0.6ϕ のエナメル線を22ターン巻いて作りました．

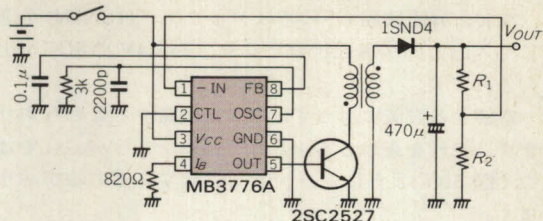
出力平滑容量の値は，リプル値などの兼ね合いで470μFとしています．

今回製作した回路を図37に示します．昇圧回路のほかに，つぎに説明する電池電圧のモニタ回路も含んでいます．

出力電圧の設定は図37の R_1，R_2により決まり，内部基準電圧0.5Vから次式で求まります．

$$V_{OUT}=0.5\times\frac{R_1+R_2}{R_2}$$

R_2の値としては4.7k～5.1kΩ程度が適当です．一例として，6V，9V，12Vを簡単に切り替える回路例を図38に示します．

● **電池電圧低下検出機能を付ける**

基準電圧回路とコンパレータを内蔵した，タイマ用IC MB4214を使用して電池電圧の低下を検出し，MB3776Aの動作ON，OFFを制御します．回路の動作概念はつぎのとおりです．

① 電池に十分な供給能力がある状態では，LEDは速い周期で点滅．

② 電池が50％程度以上消耗し，電圧が低下するとLEDの点滅周期は長くなる．

③ 電池電圧がさらに低下して2.0Vになると，MB3776AのCTL端子をオープン状態にして昇圧回路を停止させる．

②はMB4214の内蔵コンパレータのひとつをアンプとして使用し，電池電圧の低下を基準電圧と比較増幅してタイマICの発振周期を制御します．これにより電池の減り具合を，LEDの点滅周期の変化でモニタできるようにしました．

この回路では検出電圧に大きめのヒステリシス幅をもたせていますので，一度停止した昇圧回路は，電池電圧が回復して少々入力電圧が上昇しても，このままでは再スタートしません．再スタートは電源スイッチの再投入で行います．

LEDの点滅周期は2.0V直前で約2秒周期になるように設定しています．周期の変更は5ピンの容量値あるいは3ピンの抵抗値を変えることで行います．

また，昇圧停止電圧2.0Vの調整は4ピンに接続された半固定抵抗で調整します．

点滅周期が変化しはじめる電圧値は2.5V程度に設定していますが，12ピンに接続している33kΩを変

えることにより変更できます．

なお，昇圧回路 OFF 時はダイオード(1SND4)を通して入出力間が導通状態になり，約 2.4V の電圧が出力されます．

接続する装置によっては電流を消費することもあります．これを避ける方法としては，チョッパ方式ではなく図 39 のようにトランス方式に変える方法があります．

最後に，得られた負荷特性，効率，入力電流などの特性データを図 40～図 42 に示します．

図 40～図 42 のデータは，いずれも入力電源として定電圧電源を使用して測定しています．このため，供給能力は十分にあり，実際の電池使用よりは有効な結果が得られています．

乾電池の場合は内部抵抗が高いため，大電流負荷時には入力電圧の減少が生じます．

使用する負荷が比較的大きい場合は電池 3 本で使用したほうがよいでしょう．

〈黒野広三〉

◆参考文献◆

(1) 富士通，半導体デバイス DATABOOK，ASSP/汎用リニア IC.

(トランジスタ技術　1989 年 9 月号)

TL499A を使った +3V →+9V ステップ・アップ・コンバータ

TL499A

TL499A にはスイッチング・レギュレータとシリーズ・レギュレータの両方が入っていますが，このスイッチング・レギュレータを使うと，ステップ・アップ・コンバータあるいはステップ・ダウン・コンバータを作ることができます．ここでは乾電池 2 本(3V)から+9V を作り出す回路を紹介しましょう．

図 43 が電池入力によるスイッチング・レギュレータの回路図です．

入力端子 V_{IN2}(TL499A の 3 ピン)に乾電池を接続すると，出力端子(8 ピン)には次式で表される電圧が出力されます．

$$V_{OUT}=V_{REF}\times\left(1+\frac{R_1+VR_1}{R_2}\right)\cdots\cdots(1)$$

ただし，V_{REF} は TL499A の内部基準電圧で約 1.26 V です．

したがって，R_2 を 5.1kΩ，(R_1+VR_1) を 31.3kΩ にすると，出力電圧は 9V になります．

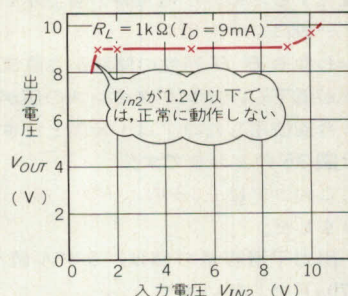
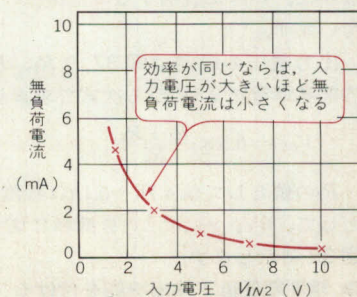
図 43 の回路ではとくに難しいところはありませんが，注意を要することがあります．それはコイル L_1 の選定で，効率をよくするには Q の高い(内部抵抗の小さい，0.1Ω 以下)ものを選ぶ必要があります．また，1.0A のピーク・スイッチング電流でも飽和しないような高周波特性のよいものを選ぶ必要があります．

図 44 はスイッチング・レギュレータの入力電圧 V_{IN2} と出力電圧 V_{OUT} の関係を示したデータで，1.2V 以上の入力電圧があれば，図 43 の回路は安定に動作することがわかります．

したがって，乾電池 1 個あれば十分なようですが，入力電圧を低くすると図 45 に示すようにその分無負荷電流が大きくなります．

また，入力電圧が 10V を超えると，出力電圧は定電圧領域を超えて上昇しだすので，V_{IN2} には 10V 以

〈図 43〉 TL499A を使用したスイッチング・レギュレータ回路

〈図 44〉 V_{IN2} と V_{OUT} の関係

〈図 45〉 V_{IN2} 無負荷電流の関係

上の電圧は加えないようにしてください．

〈松井邦彦/更科　一〉

●参考文献●

(1) テキサスインスツルメンツ，リニアデータブック

(2) アナログIC活用ハンドブック，CQ出版社．

（トランジスタ技術　1985年2月号）

MAX630を用いて入力電圧低下出力をもった +5V→+15Vステップ・アップ・コンバータ

MAX630

MAX630シリーズ(MAX630～633)を用いると，入力電圧よりも高い出力電圧を得ることができます．出力電圧はMAX630が外部抵抗による可変タイプ，MAX631/632/633が5/12/15Vとなっています．

また入力電圧は，2V程度から16～18V程度まで使えます．たとえば乾電池2本(3V)から+15Vを作り出すことも可能です．MAX630シリーズの定格特性を**表4**に示します．

ここではMAX630を用いて+5Vから+15Vを作り出すステップ・アップ・コンバータを取り上げます．

この回路の発振周波数は，2番ピンに接続するコンデンサによって決定されます．ここでは，47pFを外付けし約40kHzの周波数とします．このときのデューティを $t_{on}/T=0.5$ として，コイルに必要なインダクタンスを求めます．

スイッチング用MOS FETの電圧降下 $V_{DS(ON)}$ がカタログに明記されていませんので，約0.5Vとして計算します．

$$L_1=\frac{(V_{IN}-0.5)^5\cdot t_{on}^2}{2\cdot V_O\cdot I_O}\cdot f$$

$$=\frac{(5-0.5)^2\cdot(12.5\times10^{-6})^2}{2\times15\times0.02}\times40\times10^3=210\mu\mathrm{H}$$

となります．

このときに流れる，コイルの電流 i_l の最大値は，

$$i_{1P}=\frac{V_{IN}}{L_1}\cdot t_{on}=\frac{4.5}{210\times10^{-6}}\times12.5\times10^{-6}$$

$$=270\mathrm{mA}$$

となります．

このICの最大スイッチング電流は375mAですから，実際の使用条件もこの程度が限界となってしまいます．

L_1 は太陽誘電㈱のインダクタを使います．

整流用コンデンサは，出力リプル電圧を低く抑えるために，極力内部インピーダンスの低いものを用います．ここでは，リプル電圧 $\varDelta v_r\leqq50\mathrm{mV}$ とするために，

$$Z_C\leqq\frac{\varDelta v_r}{i_{1P}}=\frac{0.05}{0.27}=0.18\Omega$$

でなければならず，**表4**に示す松下製HFシリーズの25V470μFを用いることとします．

整流ダイオードは，高速のものが必要で，耐圧的にショットキ・バリヤ・ダイオードが使用できますので，S1S4Mを用いています．

出力電圧 V_O の設定は，内蔵の基準電圧 $V_{REF}=1.3\mathrm{V}$ ですから，

$$V_O=V_{REF}\cdot\left[1+\frac{R_2}{R_1}\right]$$

から，$R_2/R_1=10.5$ となります．したがって，$R_1=3\mathrm{k}\Omega$，$R_2=33\mathrm{k}\Omega$ とします．

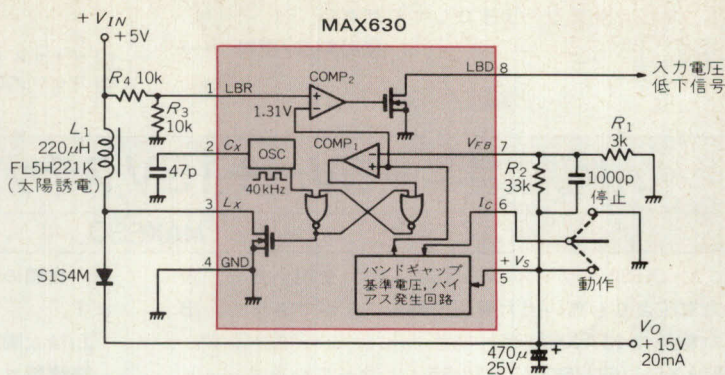
なお，出力と検出点の7番ピンに接続したコンデンサは，異常発振を起こすのを防止するものです．

MAX630には，外部信号で動作を停止する機能があります．6番ピンを，出力電圧に接続すると正常に動作し，グラウンドに落とすと動作を停止することができます．

また，8番ピンのLBD出力は，入力電圧が低下したことを検出し，信号を出すためのものです．内部のコンパレータに接続された基準電圧 V_{REF} は，やはり1.3Vですから，入力電圧 V_{IN} が，

〈表4〉[1] MAX630シリーズの定格特性

項　目	記　号	規格				単　位
		MAX630	MAX631	MAX632	MAX633	
電源電圧	V_{IN}	2.2～16.5	～18	～18	～18	V
最大損失	P_D	468	625	625	625	mW
ピーク出力電流	I_O	375	325	325	325	mA
スイッチ電流	I_{SW}	150	325	325	325	mA
効率	η	85	80	80	80	%
基準電圧	V_{REF}	1.25～1.37	－	－	－	V
入力安定度	δ_{IN}	0.5	0.08	0.08	0.08	%
負荷安定度	δ_{OUT}	0.5	0.2	0.2	0.2	%
動作温度	T_{OP}	0～70	0～70	0～70	0～70	℃
出力電圧	V_O	可変型	5	12	15	V

〈図 46〉
MAX630 による
ステップ・アップ・コンバータ

$$V_{IN}' \leqq \left[1+\frac{R_4}{R_3}\right] \cdot V_{REF}$$

になるとLBD出力が“L”となります．この端子の最大流し込み電流は50mAです．〈戸川治朗/更科 一〉

◆参考文献◆

(1) マキシム・ジャパン，アナログデータ．
(2) 実用電源回路設計ハンドブック，CQ出版社．

(トランジスタ技術 1987年3月号)

MAX634を用いて入力電圧低下出力をもった +15V→−5V 極性反転レギュレータ

MAX634

MAX634シリーズ(MAX634～637)を用いると，正の電源から負の電源を作り出すことができます．出力電圧はMAX634が可変である以外は，MAX635/636/637は−5/−12/−15Vです．

また入力電圧が+2V程度から+16V程度まで使えるというのも大きな特徴です．MAX634シリーズの定格特性を**表5**に示します．

ここではMAX634を用いて，+15Vから−5Vを得る極性反転レギュレータを例にとって説明します．

図47に示す回路例で数値計算を行います．MAX634の最大入力電圧は18Vですので，V_{IN}の変動があっても，これを超えないようにしなければなりません．ここでは，V_{IN}=15Vとして計算します．出力電圧V_O=−5V，出力電流I_O=−500mAです．

発振周波数は3番ピンの外付けのコンデンサで決定でき，C_X=47pFで40kHzとします．周期T=25μsで，デューティD=0.5とすると，トランジスタのON期間t_{on}=12.5μsとなります．

まずコイルに必要なインダクタンスは，

$$L_1=\frac{V_{IN}^2 \cdot t_{on}^2}{2 \cdot V_O \cdot I_O} \cdot f$$

$$=\frac{15^2 \cdot (12.5\times10^{-6})^2}{2\times5\times0.5} \cdot 40\times10^3=281\mu\text{H}$$

となります．つぎに，スイッチング電流の最大値i_{1P}を計算します．

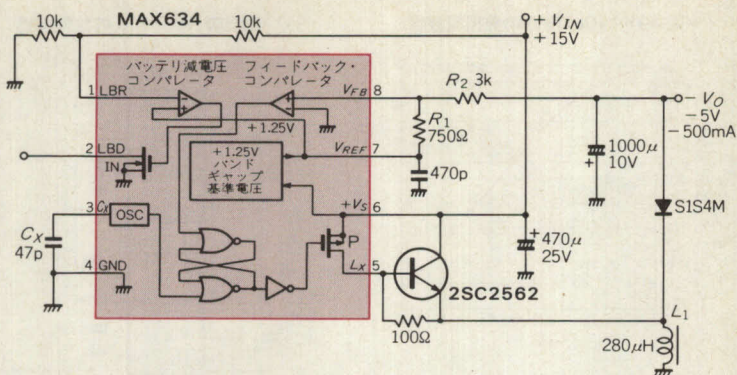
$$i_{1P}=\frac{V_{IN}}{L_1} \cdot t_{on}$$

$$=\frac{15}{281\times10^{-6}}\times12.5\times10^{-6}=0.667\text{A}$$

となります．MAX634の最大スイッチング電流は，375mAですから，最大定格をオーバしてしまいます．そこで，電流ブーストするために，外部にトランジス

〈表5〉[1] MAX634シリーズの定格

項　目	記　号	規格				単　位
		MAX634	MAX635	MAX636	MAX637	
電源電圧	V_{IN}	2.2～16.5	2～16	2～16	2～16	V
最大損失	P_D	625	625	625	625	mW
出力電流	I_O	375 ピーク	375 ピーク	375 ピーク	375 ピーク	mA
スイッチ電流	I_{SW}	150	−	−	−	mA
効率	η	80	85	85	85	%
基準電圧	V_{REF}	1.18～1.32	−	−	−	V
入力安定度	δ_{IN}	2	0.5	0.5	0.5	%
負荷安定度	δ_{OUT}	0.4	0.2	0.2	0.2	%
動作温度	T_{op}	0～70	0～70	0～70	0～70	℃
出力電圧	V_O	可変型	−5	−12	−15	V

〈図 47〉 MAX634 による極性反転型レギュレータ

タを追加します．

トランジスタとしては，バイポーラの NPN 型 2SC2562 とします．このトランジスタは，$V_{CE}=50V$，$I_C=5A$ のものです．耐圧の低いこの程度の定格のものは，普通相当スイッチング特性のよいものが多いので，それほど気にせずに素子の選択ができますが，2SD タイプは低周波用で特性が悪いため，使用しないほうが無難です．

このトランジスタの，ベース－エミッタ間に接続した抵抗は，この間のインピーダンスを下げ，少しでもスイッチング速度を速めるためのものです．抵抗値は低いほうが速度が上がりますが，これを通してベースへの駆動電流が分流してしまいますので，むやみに小さくはできません．

MAX634 の内部のコンパレータの－端子は，グラウンドに接続されています．したがって，＋端子へは負の出力電圧と 1.25V の内蔵の基準電圧とから，それぞれに抵抗を接続します．つまり，抵抗値の比率と $-V_O$・V_{REF} とで合成した電圧が，0V になるように定電圧制御をします．ですから，出力電圧と R_1，R_2 との関係は，

$$V_O \cdot R_1 - V_{REF} \cdot R_2 = 0$$

ですから，$R_2/R_1=4$ となります．ここでは，$R_1=750\Omega$，$R_2=3k\Omega$ とします．なお，7 番ピンの V_{REF} とグラウンドに接続されたコンデンサはスイッチング動作によって発生する雑音の影響を避けるためのものです．

出力整流用コンデンサを決定しますが，出力リプル電圧 $\Delta V_O \leqq 20mV$ にするには，内部インピーダンス Z_C は，

$$Z_C \leqq \frac{\Delta V_O}{i_{2P}} = \frac{0.02}{0.667} = 30m\Omega$$

となります．ここでは松下の HF シリーズ 10V1000μF のものを用います．

LBD 出力は，V_{IN} が 2.5V 以下になると ON(＝“L” レベル)します．〈戸川治朗/更科　一〉

◈参考文献◈

(1) マキシム・ジャパン，アナログ・データ．
(2) 実用電源回路設計ハンドブック，CQ 出版社．

（トランジスタ技術　1987 年 3 月号）

ICL7660 を用いた +5/+10V →−5V 極性反転コンバータ

ICL7660

● **基本的な使い方**

ICL7660 を使うと，図 48 に示す正入力電源から負出力電源を作ることができます．ただし，出力電圧は入力電圧を極性反転した値が出てくるので，入力電圧が変動すれば当然出力電圧もそれに応じて変化します．

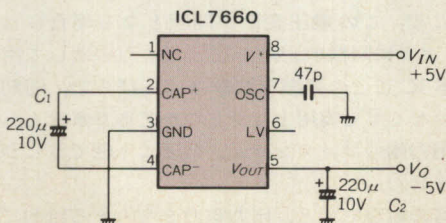
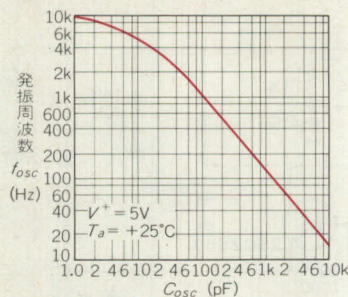
発振周波数は 7 番ピンにコンデンサを外付けし設定できます．このコンデンサを付加しないときには，約 10kHz で動作しますが，内部損失が増加し電力変換効率が低下しますので，図 49 から 47pF のコンデンサを外付けして約 2kHz にて動作させることにします．

電力の受け渡しをする外付けコンデンサ C_1 と C_2 は，動作周波数が低いためにかなり大きなリプル電圧を発生します．V_{IN} の入力側からエネルギが供給されるのは半周期だけで，残りの半周期は負荷へ電荷を放出するだけだからです．

〈図 48〉 ICL7660 の基本回路

〈図 49〉(1) ICL7660 の発振周波数

〈図 50〉 ICL7660 の並列接続

〈図 51〉 出力電圧の安定化方法

また，コンデンサにはかならず内部インピーダンスがあり，それによる電圧降下が発生するために，C_1へ充電された電荷が100％，C_2へは移行されません．それぞれのコンデンサの端子電圧を，V_1，V_2とすると電荷移動の過程で，

$$P=\frac{1}{2}C_1\cdot V_1^2-\frac{1}{2}C_2\cdot V_2^2$$

のエネルギ損失が発生してしまいます．ですから，ここに用いるコンデンサは，動作周波数が低いからとはいえ，高周波用の低インピーダンス品を用いるようにしなければなりません．

もちろん，出力リプル電圧の面からは，容量が大きければ大きいほどよい特性となります．ここでは，極性反転レギュレータでも用いた，松下製低インピーダンス品 HF シリーズの 10V220μF を使用します．

● 出力電力の増加方法

さて，この ICL7660 の出力インピーダンスは約 70Ω あります．これは，入力電圧＋V_{IN}が一定であっても，出力電流I_Oによって IC 内部で電圧降下を発生し，出力電圧V_Oが変化してしまうことを意味しています．つまり，IC の出力インピーダンスをZ_Oとすると，コンデンサC_1，C_2の電圧降下を無視して，出力電圧V_Oは，

$$V_O=-V_{IN}+I_O\cdot Z_O$$

となります．

入力電圧 V_{IN}＝5V ですから，20mA の出力電流を取ると，V_O＝−3.6V にまで変動してしまいます．もともとこの IC 自体は，電圧変換するだけの機能のもので，出力電圧を安定化する作用はもっていません．

そこで，この電圧変動が問題となる場合には，図 50 のように同様の回路を複数個並列接続して用います．各 IC ごとの発振周波数はばらばらで，同期がとれていなくても実用上はさしつかえありません．このとき出力側のコンデンサは，共通に 1 個でさしつかえありません．

通常の電源ですと，出力電力を増大する目的で同一のユニット電源を並列接続すると，それぞれのユニットの出力電流の分担が平均化されません．それは，どれか出力電圧の高いユニットが，まずすべての電流を流そうとするからです．

しかし，この場合には出力インピーダンスが高いために，電流が流れようとすると出力電圧が低下し，自然にあるところで，各 IC の出力電流のバランスがとれるわけです．したがって，図 50 のように 2 個の IC を並列に接続すると，1 個当たりの分担は 10mA ですから，電圧降下は約 0.7V で済み，出力電圧も 4.3V となります．さらに，並列個数を増やせば，当然そのぶん電圧変動も少なくなります．

また，なんとか出力電圧の安定度を向上させたいというときには，図 51 のように入力電源 V_{IN}側にシリーズ・レギュレータを付加する方法があります．OP アンプの IN^-端子は GND であり，いっぽう IN^+端子は＋5V のツェナ電圧と出力電圧 V_Oの中点になっているので，この中点がちょうど 0V になるように帰還が働き，V_O＝−5V とします．たとえば，V_Oが負荷電流により−5V よりも低下する（絶対値）と，OP アンプの IN^+端子電圧上昇→OP アンプの出力電圧上昇→ICL7660 の 8 ピン電圧上昇→5 ピン電圧マイナス側に上昇→ V_Oもマイナス側に上昇，というプロセスで V_Oは元の−5V に戻ります．

なお，このときの入力電圧は，IC 内部の電圧降下 V_{DROP}を考慮して，

$$V_{IN}\geqq|V_O|+V_{DROP}$$

でなくてはなりません． 〈戸川治朗/更科 一〉

◆参考文献◆

(1) ハリス社 RCA，データブック．

(2) 実用電源回路設計ハンドブック，CQ 出版社．

（トランジスタ技術 1987 年 3 月号）

TL1451 1個でできる +5V1A/−5V0.5A 正負電圧スイッチング・レギュレータ

TL1451C

テキサス・インスツルメンツのTL1451Cは，汎用型のスイッチング・レギュレータ用コントロールICです．規格を表6に示します．

16ピンDIPのパッケージに，まったく単独に機能できる二つの制御回路が内蔵されています．もちろん，基準電圧や発振回路は2回路共用できるようになっています．したがって，1個のICで二つの出力を定電圧制御できますから，複数の出力を必要とする電源には，たいへん都合のよいICです．電源電圧が，3.6〜40Vと広い範囲で動作できますし，スイッチング周波数も500kHzまで対応できます．

ここでは，+12Vを入力電圧とする，±5V出力の2回路定電圧型スイッチング・レギュレータを設計します．

● 基本的な使い方

回路を図52に示します．

回路構成的には+5Vは降圧型コンバータ，−5Vは極性反転型コンバータとしてあります．出力電流は，+1Aと−0.5Aですが，このICの出力電流は20mAしか保証されていませんので，それぞれに電流ブースト用外付けトランジスタが必要となります．ここでは両方ともPNP型の2SA1388を使用します．このトランジスタの定格は$V_{CEO}=80$V，$I_C=5$Aのものですが，スイッチング速度も速く，外形が完全に樹脂で覆われていて，放熱器への取り付けが容易にできるという利点があります．

発振周波数は，1番ピンのC_Tと2番ピンのR_Tによって決まり，ここでは50kHzとしますので，図53より$C_T=1500$pF，$R_T=10$kΩとします．

まず，+5V回路のデューティDを求めると，

$$D=\frac{V_O}{V_{IN}-V_{CE(\mathrm{sat})1}}=\frac{5}{12-0.5}=0.44$$

となります．L_1のリプル電流ΔI_{O1}はp-p値でI_{O1}の30%とすると0.3Aですから，L_1のインダクタンスは，

$$L_1=\frac{e_{L1}}{\Delta I_{O1}}\cdot t_{on}=\frac{V_{IN}-(V_{O1}+V_{CE(\mathrm{sat})})}{\Delta I_{O1}}\cdot T\cdot D$$

$$=\frac{12-(5+0.5)}{0.3}\times 20\times 10^{-6}\times 0.44=190\mu\mathrm{H}$$

と決まります．

つぎに−5V回路のデューティを0.5とすると，トランジスタのON期間$t_{on}=10\mu$sなので，L_2のインダクタンスは，

$$L_2=\frac{(V_{IN}-V_{CE(\mathrm{sat})2})^2\cdot t_{on}^2}{2\cdot V_O\cdot I_O}\cdot f$$

$$=\frac{(12-0.5)^2\times(10\times 10^{-6})^2}{2\times 5\times 0.5}\times 50\times 10^3=132\mu\mathrm{H}$$

となります．

プラス側のフライホイール・ダイオードD₁の平均電流は，

$$I_F=(1-D)\cdot I_O=(1-0.44)\times 1=0.56\mathrm{A}$$

で，SBDを用い順方向電圧降下$V_F=0.5$Vとすると，損失P_Dは，

$$P_D=I_F\times V_F=0.56\times 0.5=0.28\mathrm{W}$$

ですから，1Aのリード・タイプで十分です．当然D_2はこれより少なくなりますので，同じタイプのS1S4Mを用います．

+5V出力電圧検出用抵抗R_3とR_4は基準電圧V_{ref}が2.5Vですから，単純に$V_{O1}/2$となればよく，$R_3=R_4=1$kΩとします．−5V側は差動入力端子$V_{IN(-)}$を1.25Vとすると，$V_{IN(+)}$を同電圧とするための抵抗R_8，R_9は，

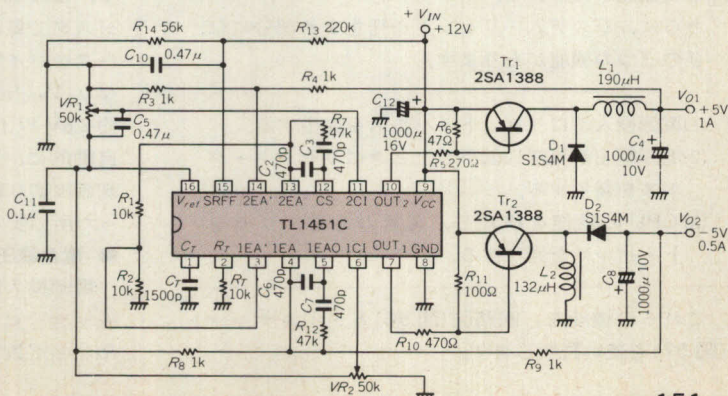
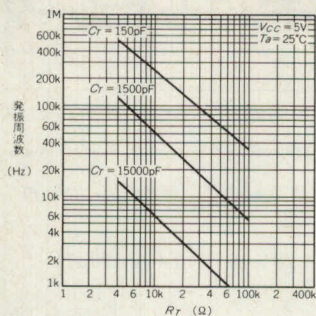
$$R_9\times(|V_{O2}|-1.25)=R_8\times(V_{ref}+1.25)$$

から，$R_8=R_9$となり，これも1kΩとします．

● デッド・タイム・コントロールについて

〈表6〉[1] TL1451の特性

項　目		記号	min	max	単位
電源電圧		V_{CC}	3.6	40	V
誤差増幅器入力電圧		V_I	1.05	1.45	V
コレクタ出力電圧	TL1451	V_O		40	V
コレクタ出力電流	TL1451	I_O		20	mA
フィールドバック端子抵抗		I_{FT}		45	μA
フィードバック抵抗		R_{NF}	100		kΩ
タイミング容量		C_T	150	15000	pF
タイミング抵抗		R_T	5.1	100	kΩ
発振器周波数		f_{osc}	1	500	kHz
動作温度範囲		T_{op}	−20	85	℃
基準電圧		V_{REF}	2.40	2.60	V

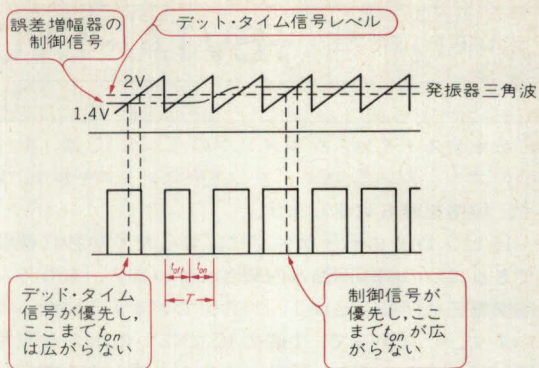
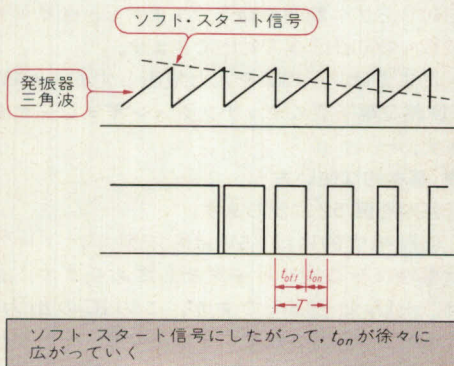
〈図52〉正負出力安定化電源

〈図53〉(1) タイミング抵抗対発振周波数

〈図54〉デッド・タイム・コントロール

11番ピンはデッド・タイム・コントロール端子といい，図54のようにパルス幅の最大値をある時間以上にならないようにするためのものです．11番端子の電圧が，約2V以上で出力が全期間OFFし，1.4V以下で全期間ONします．ここでは最大60％までONできるようにするため，

$$V_{DEAD}=1.2+(2-1.4)\times 0.6=1.56\text{V}$$

となるようにします．設定が微妙になりますので可変抵抗とします．

また，16番ピンとの間に接続されたコンデンサC_5は，入力電源投入時に11番端子をV_{ref}からC_5の充電時定数にそって低下させ，図55のようにON幅を狭いところから徐々に広げていく，ソフト・スタート用のものです．これを付加すると，出力電圧V_oの立ち上がりがなめらかになり，オーバシュートの発生を防止できます．

〈戸川治朗〉

〈図55〉ソフト・スタート回路

◆参考文献◆

(1) テキサス・インスツルメンツ，リニアICデータブック．
(2) 実用電源回路設計ハンドブック，CQ出版社．

（トランジスタ技術　1987年3月号）

TA7900Sを用いた +5Vウォッチ・ドグ・タイマ

TA7900S

● **回路の動作説明**

この回路の機能は，システムに必要な5Vの安定化電源の供給と，システム・リセットを発生するという二つの機能があります．

さらに，システム・リセットを発生する部分には，つぎの三つの機能があります．

(1)電源投入時にリセット・パルスを発生する．
(2)電源電圧が異常に低下したときにリセット・パルスを発生する．
(3)CPUの動作を検知し，異常のときにリセット・パルスを発生する．

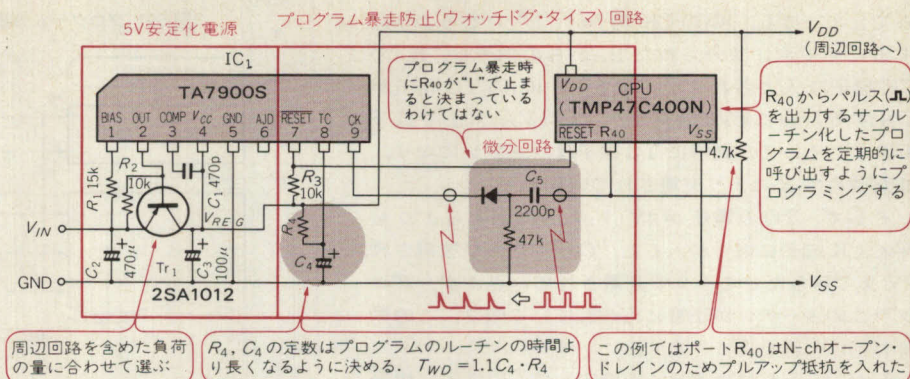
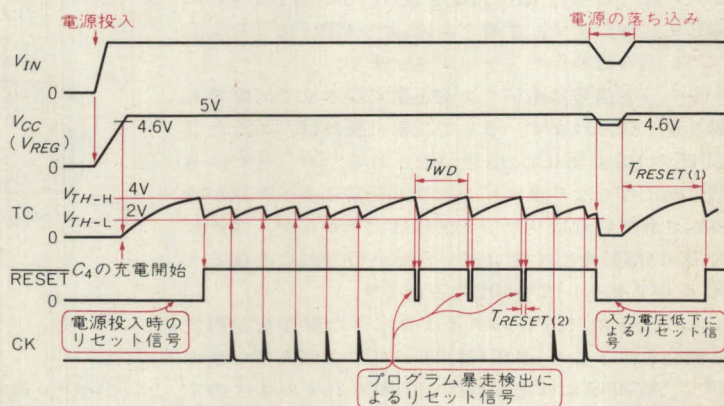
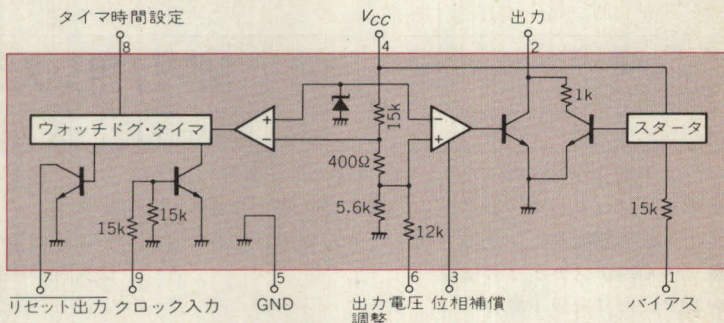
これらの機能を，回路図(図56)とタイムチャート(図57)を使い説明します．

● **5V安定化電源**

図56のIC_1(TA7900S)において，1〜6ピンが5V安定化電源です．1ピンは電源を起動するための端子で，この端子に流れ込んだ電流は，IC内部のトランジスタで電流増幅され，2ピンに接続されたTr_1のベースをバイアスします．このため，Tr_1はON状態となりV_{REG}出力は上昇していきます．このV_{REG}出力は，約2.6V以上になるとIC内部回路が動作し始めて，自動的に，1ピンの起動回路によりIC内部回路へと制御は切り替わります．そして，V_{REG}出力が5Vになった所で安定化します．

● **電源電圧の監視**

電源投入時にV_{REG}が4.6Vを超えると，IC_1の電圧監視機能により，TC端子8ピンに接続されたC_4がR_4との定数で充電を開始します．この間リセット信号

〈図56〉
ウォッチ・ドグ・タイマをもった＋5V電源

〈図57〉 タイムチャート

〈図58〉 TA7900Sの内部ブロック図

は"L"レベルで，CPUにリセットをかけ続けますが，C_4に充電された電圧が4V(IC内で定められた電圧V_{TH-H})に達すると，TC端子がONするためにC_4は放電され，この電位は2V(IC内で定められた電圧V_{TH-L})まで落ち込みます．リセット信号は，このとき初めて"H"レベルになり，CPUのリセットが解除され動作を開始します．

もし，システムが正常に動作しているときに電源の入力電圧V_{IN}が落ち込むと，当然V_{REG}も下がります．しかしV_{REG}が4.6Vを下まわる(CPUの正常動作電圧範囲の下限)と，ICの電圧監視機能によりリセット信号は"L"レベルとなり，CPUにリセットをかけ誤動作を防止します．そしてV_{IN}が上昇すると，電源投入時と同じ動作を行います．

つまり，電源電圧が4.6Vを下まわるとCPUにリセットがかかり，逆に4.6Vを超えるとC_4とR_4で定められた時間$T_{RESET(1)}$後に，リセットは解除されます．

● **プログラムの暴走防止回路**

まずCPU(この図の場合はワンチップ・マイコンTMP47C400N)のI/OポートR40からプログラムのルーチンがひとつ終わるごとに信号が出力されます(図59)．

この信号は，途中微分回路を通りますが，これはプログラムが暴走した際にR40が"H"か"L"のどち

らで止まっても，IC_1のCK端子が“L”になるようにするためです．微分されたR_{40}からの信号は，IC_1のCK端子に入力されます．すると，IC_1のTC端子がONするためにC_4は放電され，2V(V_{TH-L})まで低下します．そして，同時にTC端子はオープンになり，また改めてR_4により充電されていきます．

そして，TCの電圧が4V(V_{TH-H})に達するよりも早くCK端子に信号が入ると，C_4はふたたび放電され，2Vまで落ちたところまで充電されていきます．プログラムのルーチンが正常に行われている限り，この動作は何度も繰り返されます．

しかし，もしプログラムが暴走してCK端子に信号が入らなくなるとC_4は充電を続け，TC端子が4Vに達してしまいます．すると，IC_1よりCPUにリセット信号が送られ暴走をストップさせます．

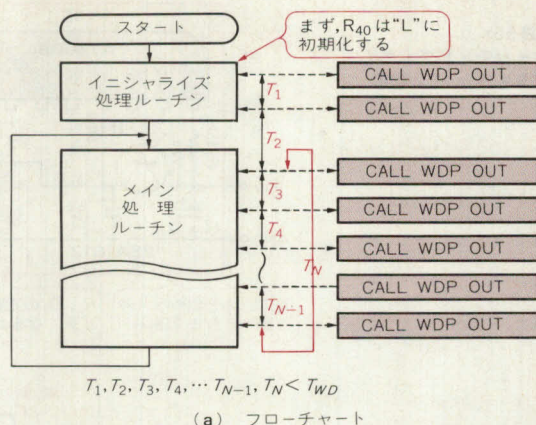
リセット信号はルーチンが正常に戻るまで何度でも繰り返し送られます．そして正常に戻れば，ふたたびCPUのR_{40}よりIC_1に信号が送られるため，リセット信号が出なくなります．つまり，正常にルーチンが繰り返されていればリセット信号は出ませんが，暴走してR_{40}に信号を出すプログラムが実行されなくなると，ICよりリセット信号が出力されます．

このように，CPUのダイナミックな動作を監視する機能をウォッチ・ドグ(番犬)・タイマと呼んでいますが，TA7900Sにはその機能が内蔵されていますのでたいへん便利です．

〈田前正博〉

〈図59〉 プログラムの暴走監視ルーチン

$T_1, T_2, T_3, T_4, \cdots T_{N-1}, T_N < T_{WD}$

(a) フローチャート

```
WDP OUT : SET %OP04,0(R40に“H”出力)
          CLR %OP04,0(R40に“L”出力)
          RET
```

(注) 上記サブルーチンを呼び出すCALL命令の周期(R_{40}から出力されるパルス周期)は，T_{WD}より短ければ何回使ってもよい．

(b) サブルーチン WDP OUT

◆参考文献◆

(1) アナログIC活用ハンドブック，CQ出版社．

(トランジスタ技術 1985年2月号)

MAX690シリーズを用いた

MPU用システム電源回路

MAX690シリーズ

ここで紹介するMAX690ファミリ(マキシム社)は，マイクロプロセッサ・システムの構成に必要となるシステム統括機能をワンチップ化したものです．

● MAX690ファミリの機能

▶ MPUのリセット動作

パワー・アップ，パワー・ダウンおよび電源異常時にMPUにリセットするものです．

この場合，MPUをリセットするには，通常数クロック分の時間が必要です．このためリセット・パルスは，ある一定時間リセット状態を保持する必要があります．

▶ ウォッチ・ドグ・タイマ

この機能は，外部からマイクロコンピュータをモニタして，ソフトウェアおよびハードウェアが正しく動作していることを監視します．

つまり，ハードウェアの故障により，規定したソフトウェアが実行しなくなった場合や，ソフトウェアが単一ループに入り込んで抜け出さなくなった場合などに，これらの異常状態を検知して，MPUをリセットします．

これにより，MPUはイニシャル・リセット・モードに実行が移行し，異常状態から抜け出すことができます．

▶ バックアップ用バッテリ切り替え制御

CMOSのMPU，CMOSのRAMなどによって構成されたシステムに対して，バックアップ用バッテリを使用する場合に，それと商用電源ラインとの切り替えをします．

▶ パワー・フェイル警告制御

〈図60〉[1] ピン配置図

〈図61〉[1] MAX691/693/695の応用例

〈図62〉[1] 発振回路の選択

この機能は，電源ラインの電圧を監視し，電源電圧が降下してMPUがリセット動作をする前にMPUに強制インタラプト要求を出します．

これにより，MPUは内部のデータをRAMに退避しセーブするための割り込み処理プログラムを実行します．

このように，この機能は電源異常時におけるMPU内のデータ退避処理プログラムの起動に使用します．

以上のようなシステム統括機能に加えて，MAX690ファミリにはつぎのような補助的機能があります．

▶ RAMライト・プロテクション動作

MPUのリセット動作時に，MPUが誤ったデータをメモリ(RAM)に書き込まないように，RAMのチップ・セレクト($\overline{CS}$)をコントロールする機能です．

しかし，ほとんどのMPUではリセット・ラインが“L”になれば，MPU自体が強制的にRAMへのデータの書き込みを禁止しますので，かならずしも必要な機能ではありません(691，693，695のみ)．

▶ステータス出力動作

ウォッチ・ドグ・タイマ・バックアップ用バッテリ切り替え制御およびパワー・フェイル警告動作のステータスを知らせる出力端子があります(691，693，695のみ)．

● MAX690ファミリの動作

図60はMAX690ファミリのピン配置です．また図61はMAX690ファミリの代表的な応用例です．

▶ MPUのリセット出力動作

内部の電圧検出器がV_{CC}を監視して，V_{CC}が4.65V(MAX692とMAX693では4.4V)以下になると，$\overline{RESET}$信号を“L”にします．

なお$\overline{RESET}$信号は，50ms(MAX694とMAX695では200ms)の間，“L”にホールドされます．

▶バックアップ用バッテリ切り替え制御

CMOSのRAMの電源はV_{OUT}から供給されます．V_{OUT}は，V_{CC}に+5Vが供給されている場合にはV_{CC}に接続され，V_{CC}がバッテリ電圧(V_{BATT})よりも低い場合(バッテリ・モード時)には，V_{BATT}に，内部のバッテリ切り替え回路により接続されます．つまりV_{CC}とV_{BATT}の電圧を比較して，V_{OUT}をどちらか高い電圧側に接続します．

なお，V_{OUT}はV_{CC}に接続されたときに，最大50mAを供給することができますが，より大きな電流を必要とする場合にはPNPトランジスタTrを図61のように外付けします．

また，図61のようにV_{OUT}に0.1μF以上のコンデンサを接続することにより，大きな瞬時電流を流すことができ，消費電流は平均負荷電流だけですみます．

▶ウォッチ・ドグ・タイマ

MPUのI/Oラインはソフトウェアが正しく実行されていることを確認するために，実行しているソフトウェアにより，タイム・アウト期間内にウォッチ・ドグ入力(WDI)端子をトグル(“H”から“L”または“L”から“H”に変化させること)駆動します．MPUはOSC INとOSC SELが図61のようにN.C.である場合，WDIを1.6secごと(タイムアウト期間)にトグル駆動しなければなりません．

なお，WDIがトグル駆動されない場合，すなわちハードウェアまたはソフトウェアに問題が発生した場合には，1.6sec後にリセット動作が開始され$\overline{RESET}$パルスを発生し，MPUがリセットされます．

これにより通常MPUは，ふたたびパワー・アップ・ルーチンを実行します．なお，OSC INとOSC SELにより，タイムアウト期間を変更することができます(図62)．

また，ウォッチ・ドグ・タイマをディセーブル(使用

禁止)する場合にはWDI端子を開放にします．

▶パワー・フェイル警告動作

パワー・フェイル入力(PFI)は内部の1.3V基準電圧と比較しています．PFIの電圧が1.3V以下になると，パワー・フェイル出力($\overline{PFO}$)が“L”になります．

これによりMPUのNMI(強制インタラプト入力)がドライブされ，データをRAMに退避し，ストアする割り込み処理プログラムが実行されます．なお，分割抵抗(R_1とR_2)は+5V電源(V_{CC})がリセット・スレッショルド電圧以下になる数ms前(割り込み処理プログラムの実行に要求される時間)にPFIの入力電圧が1.3V以下になるように設定します．

▶RAMライト・プロテクション

チップ・セレクト・イネーブル出力($\overline{CE}$ OUT)は，CMOSのRAMのチップ・セレクト($\overline{CS}$)に入力されます．もし，V_{CC}がリセット・レベル以上(非リセット・モード時)であれば，$\overline{CE}$ OUTの出力論理は$\overline{CE}$ INの入力論理に追従します．

もしV_{CC}がリセット・レベル以下(リセット・モード時)であれば，$\overline{CE}$ OUTの出力論理は$\overline{CE}$ INの入力論理に関係なく“H”になり，CMOSのRAMの選択が禁止されます．

このように，MPUがリセットされたときは，アドレス・デコーダによって選択されたCMOSのRAMへのデータの書き込みが禁止されます(691，693，695のみ)．

▶ステータス出力動作

ウォッチ・ドグ出力($\overline{WDO}$)はウォッチ・ドグ入力(WDI)がタイム・アウト期間内にトグル駆動されないと，論理出力が“L”になります．

BATT ON出力は電源モードがバックアップ用バッテリに切り替わった場合に，論理出力が“H”になります．

$\overline{\text{LOW LINE}}$は，$V_{CC}$がリセット・レベル以下になると，論理出力が“L”になります(691，693，695のみ)．

以上のように，MAX690ファミリを使用することにより，マイクロプロセッサ・システムの構築に必要なシステム統括機能を，わずかな外付け部品により実現することができます　〈名取　茂〉

◉引用文献◉

(1) マキシム，1990　New Releases Data Book.

(トランジスタ技術　1991年1月号)

ACラインから直接DCが得られる

AC100V→DC+5Vレギュレータ

MAX610

MAXIM(マキシム)社のMAX610はたいへんユニークなICです．内蔵された電圧安定化回路は，通常のシリーズ・レギュレータです．ところが，入力電圧として，AC100Vラインをそのまま接続することができます．

つまり，入力側に整流ダイオードが内蔵されていて，コンデンサを外付けすれば，整流した直流電圧が得られるようになっています．整流回路は，MAX610/612がブリッジ構成の両波整流，MAX611は半波整流となっています．

もちろん，トランスを内蔵するわけにはいきませんので，AC入力ラインと，DC出力ライン間は絶縁されていません．ですから，直流出力側を手で触れる可能性のあるような場合は，感電の危険性がありますから，使用を避けるべきです．

〈表7〉[1] MAX610シリーズの定格特性

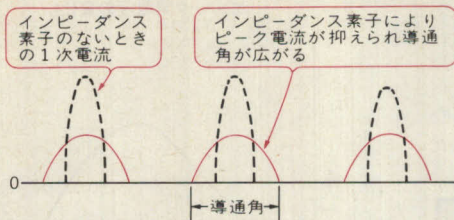
項目	記号	規格			単位
		MAX610	MAX611	MAX612	
交流入力電圧	$V_{IN(AC)}$	11.5	11.5	17	V
整流方式		ブリッジ	半波	ブリッジ	
ツェナ電圧	V_Z	12.4	12.4	18.6	V
出力電圧	V_O	4.8～5.2	4.8～5.2	4.8～5.2	V
出力電流	I_O	150	150	150	mA
最大損失	P_D	0.75	0.75	0.75	W
動作温度	T_{op}	0～50	0～50	0～50	℃

● 基本的な使い方

内部はモノリシックIC構造で，AC100Vを印加できるほど耐圧が高くありません．そこで，図63のように入力ラインに電圧降下用の素子を挿入します．これは，たんなる抵抗だけでもよいのですが，損失が大きくなっていますから，さらにコンデンサを直列にし

〈図63〉[1] 入力ラインの電圧降下素子

〈図 64〉 1 次電流波形

〈図 65〉 AC100V 入力，＋5V 電源

て用います．

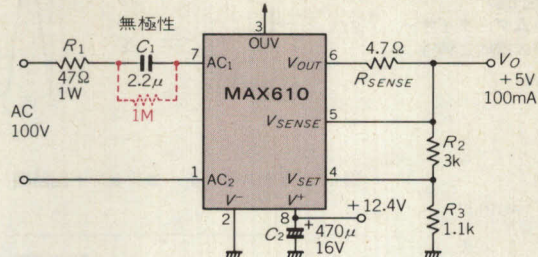
このコンデサには交流が流れますので，有極性の電解コンデンサは使用できません．また耐圧は200V 以上必要です．抵抗 R_1は電源投入時にコンデンサ C_1を流れる突入電流を制限するために必要です．

ICの入力端子に印加できる電圧の最大値は，MAX610/611 で 11.5V ですから，

$$V_{IN}-I_{IN}\left[R_1+\frac{1}{\omega C_1}\right]\geqq 11.5\mathrm{V}$$

でなければなりません．整流回路はコンデンサ・インプット型となりますが，図 64 のようにこの R_1と C_1のインピーダンスが作用して，電流の導通角はかなり広くなります．また，実際には内部損失の関係から，入力電圧をかなり低目に設定しなければならず，ここでは，$R_1=47\Omega$，$C_1=2.2\mu\mathrm{F}$ とします．

さて図 65 において出力電流 I_Oは，最大で 150mA まで取れますが，これが減少したときは，R_1と C_1による電圧降下も減少し，AC_1，AC_2の電圧が上昇します．ところが，整流後の＋/－間に定電圧ダイオードが接続されており，今度はこれが導通して，それ以上の電圧に上昇するのを防止することができます．この定電圧ダイオードの電圧は，MAX610/611 は 12.4V，MAX612 は 18.6V ですから，整流用コンデンサ C_2は，それ以上の耐圧のものを用いなければなりません．

これは，8 番ピンの V^+端子となっています．非安定な電圧でよければ，この V^+の出力も約 12V か 18V の電源として利用することができます．

● MAX610 による＋5V 0.1A 電源

出力電圧 V_Oを，固定の 5V とする場合には，V_{SET}端子をグラウンドとし，V_{SENSE}を V_Oに接続します(図 65)．また，出力電圧を 1.3～15V の間で可変できますから，そのときには，分割抵抗 R_2，R_3を V_{SET}に接続します．内部の基準電圧 V_{REF}は 1.3V ですから，このときの出力電圧は，

$$V_O=V_{REF}\left[1+\frac{R_2}{R_3}\right]=1.3\left[1+\frac{R_2}{R_3}\right]$$

となります．

なお，点線で書いた C_1と並列に接続された 1MΩ の抵抗は，入力側スイッチを OFF したときの C_1の蓄積電荷放電用のものです．

また，R_{SENSE}は電流検出用の抵抗で，過電流保護の動作点を下式にて設定することができます．

$$I_{O(LIMIT)}=\frac{0.6}{R_{SENSE}}$$

この MAX610 シリーズのレギュレータ IC は，AC100V 入力だけでなく，R_1，C_1の値を変えることにより AC200V 系入力でも使用できます．

〈戸川治朗〉

◆参考文献◆
(1) マキシム・ジャパン，データブック．
(2) 実用電源回路設計ハンドブック，CQ 出版社．

（トランジスタ技術　1987 年 3 月号）

ラムダ・ダイオード MA522 を用いた オートACコンセント

MA522

ラムダ・ダイオードは順方向電流特性に負性抵抗域をもつ 2 端子半導体です．この名称は特性曲線がギリシャ文字の Λ(ラムダ)の形に似ているところに由来しています．

その構造は図 66 のように P チャネルと N チャネルの接合型 FET を組み合わせた形になっており，特性はそれらの I_{DSS}とピンチオフ電圧で決定されます．よって素子を選択して組み合わせることで，いろいろな特性のラムダ・ダイオードを手軽に作り出すことができます．また半導体メーカからもワンチップ化したものが発売されています．

図 67 はラムダ・ダイオードの負性抵抗域を使って，トランジスタ回路では複雑になるシャープなスイッチング回路に応用したものです．

この回路によりアウトレットのない AC100V 機器でも，スイッチ ON によって他の装置を連動コント

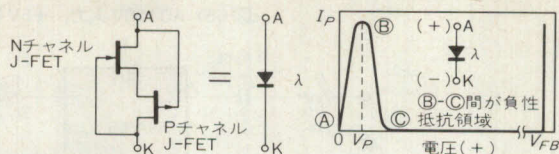
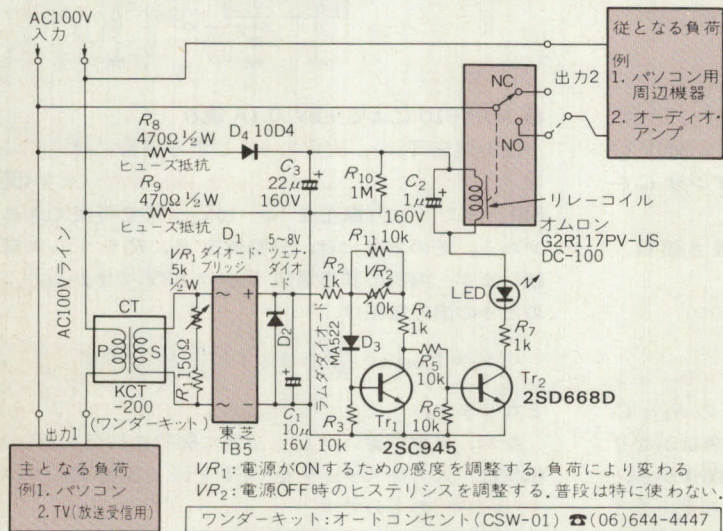
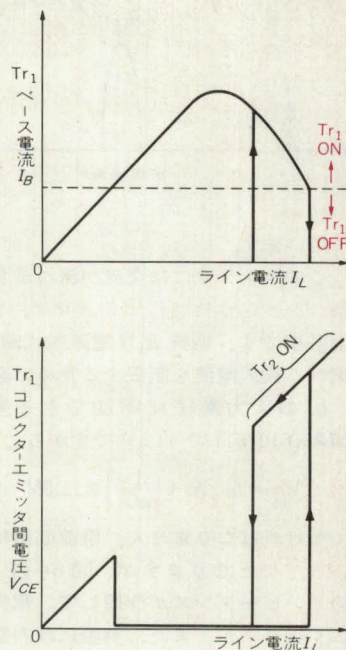
〈図66〉[1] ラムダ・ダイオードの構成と特性

〈図67〉自動スイッチ・コンセント回路図

〈図68〉Tr_1ベース電流とコレクタ-エミッタ間電圧の変化

ロールできるようになります．また消費電流を検出していますので，テレビ・ビデオなどの常時バックアップ電流の流れる機器でもうまく動作します．

図67の回路において，AC100Vラインに流れる電流はカレント・トランスCTとVR_1，R_1によって比例した電圧に変換され，整流されたものがコンデンサC_1の両端に現れます．これがR_2とラムダ・ダイオードD_3を通ってトランジスタTr_1のベース電流となり，トランジスタをON状態にします．

しかし，ライン電流が増加するにしたがってダイオード両端の電圧も上昇し，ある点を境に負性抵抗域に入ることで逆にベース電流は減少していきます．するとTr_1はOFF状態になり，Tr_2に接続されたリレーが動作します．またこのときダイオードの印可電圧が変化しますので，結局図68のようなヒステリシスをもったスイッチング特性が得られます．

この回路は入力信号をそのまま動作電源としても使っているため，シュミット回路を構成した場合に必要になる別電源が不要で，リレーが動作していないときの消費電力をほとんど0にできます．〈池田猛志〉

◆引用文献◆
(1) 松下電子工業，ナショナル半導体ハンドブック，ディスクリート半導体編'83，pp.1145〜1146.

(トランジスタ技術　1989年8月号)

CTLセンサを使った ACライン電流検出回路

LM2904

この回路は，ACライン系で動作する装置をON/OFF制御する装置で，実際に電力が供給されているかの検出を行う必要から設計したものです．

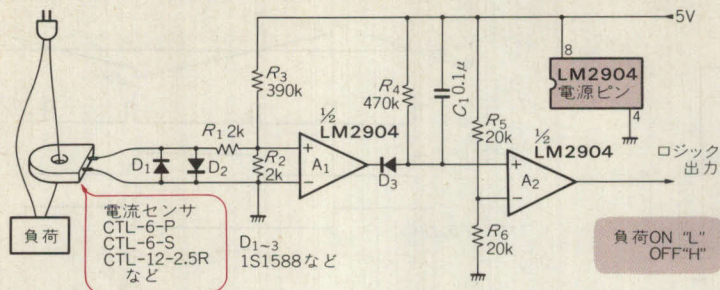
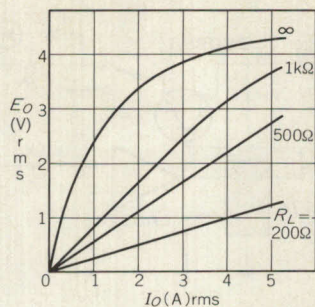
● **本器の構成**

回路図を図69に示します．5V単一電源で動作しますから，ロジック系との組み合わせが容易です．

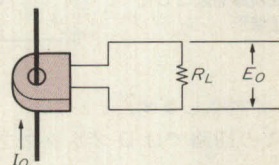
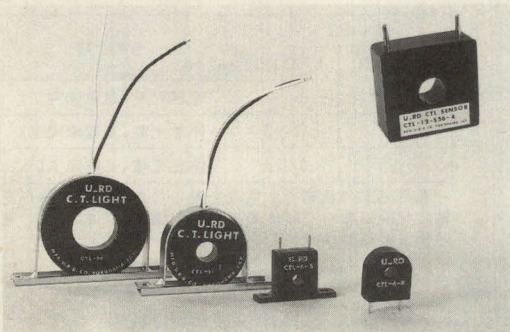
センサは，1次AC電流をAC電圧に変換する㈱ユー・アール・ディーのCTLセンサを使用しています．

CTLセンサの外形例を写真3に示します．中央にあいている穴に，検出したいACライン系の配線を通すことで，流れている電流に比例した電圧が2次側に発生します．原理的にはトランスです．CTLセンサは1次電流，2次出力電圧規格の違いで多種の型名に分かれています．ここでは，図70に示す貫通電流-出力電圧特性をもったCTL-6型タイプを使用しました．

ここでは電流が流れているかどうかの検出が目的で

〈図 69〉 AC パワー検出回路

〈図 70〉 CTL センサの特性

(a) CTL-6-P(S)貫通電流 I_O 対出力電圧 E_O 特性

(b) 測定回路

〈写真 3〉
CTL センサの外観

すので，D_1，D_2でレベル・クリップを行い，R_1，R_2で分圧することで高電流時にLM2904の入力許容範囲を超えないようにしています．R_3はLM2904の入力オフセット電圧7mV以上にバイアス電圧を与えて，AC電流が流れない状態でA_1の出力が“H”レベルになるようにするためです．AC電流が流れると，A_1の出力が“L”になりA_2の＋入力端子がほぼC_1とR_4の時定数の間“L”になります．C_1とR_4の時定数は，47msでACラインの50Hz(20ms)にくらべて長いので，負荷に電流が流れている間，A_2の出力は“L”になります．

この回路で検出可能な電力範囲はAC100Vで10W～5kWです．

出力をオープン・コレクタ型にしたい場合は，D_3をショートし，LM2904を同一ピン配置のデュアル・コンパレータLM2903に置き換えてください．

なお，同様の電流センサとして東北金属工業のCTシリーズがあります．〈野田龍三〉

（トランジスタ技術　1985年9月号）

LEDインジケータの付いた NiCd電池充電回路

LM324N

ニカド電池は機器により使用する電池の本数が異なり，また使用する状態によってもその消耗度が違います．そこで充電するたびごとに1個ずつそれらを確かめ，何番目の電池は何時間で充電すると充電が完了するかを調べて，それぞれをまとめて1回の充電で処理できるように管理できれば便利です．

カタログなどでは300回ぐらいの充放電が可能ということですが，実際は電池を管理する煩わしさから，つい適当に扱ってしまい，電池の寿命を縮めてしまいます．

こうした点から本回路の設計にあたってはつぎのような特徴を考えました．

①約300回という充放電の寿命をより長もちさせること．

②充電状態のまま停電とかコンセントが抜けるようなことがあっても，余分な放電がないこと．

③個々の電池の消耗度が違っていても，個々に充電処理ができること．

④過充電にならないこと．

⑤充電の完了を各電池ごとに知らせること．

⑥単3型ニカド電池を6本まで任意の本数で充電すること．

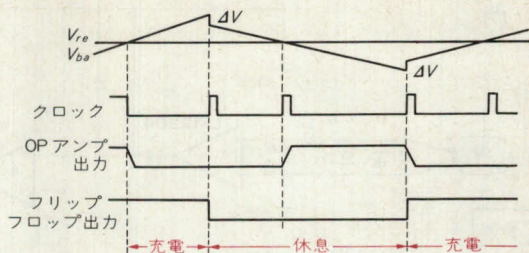
⑦負荷電流を調整することによって，単2型や単1型のニカド電池の充電も可能なこと．

● 動作原理

以上の特徴を満足させるための充電制御回路を，図

〈図71〉充電制御回路

〈図73〉
反転現象を起こした電圧波形

〈図72〉充電と休息を繰り返す各部の電圧波形

〈表8〉LED点灯による充電状態の識別

デューティ比		充電状態
LED点灯	LED消灯	
連　続	－－－－－－	連続充電(充電未完了)
1	1～2	休息充電(充電未完了)
1	3以上	休息充電(充電完了)

充電完了の状態で，電池を差したままでも，休息充電の状態になっているので電池を壊すことはなく，そのままの状態が継続します．

71で説明します．

この回路ではDフリップフロップを入れて，2Hzくらいのクロックにより，スイッチング動作をさせています．抵抗Rは制御トランジスタがONのときの電流Iの制限用で，モニタ回路としてLEDを使用しています．この回路の動作はつぎのようになります．

負荷として，ほとんど放電してしまった電池を接続した場合は，電流Iを流し込んでもV_{ba}はV_{re}以上にはならないので，この状態では制御トランジスタは継続的にONされており，充電のためにLEDも点灯し続けています．

ある程度充電が進みV_{ba}がV_{re}を超えると，OPアンプの出力が反転し，つぎにくるクロック・パルスにより回路はOFFの状態になります．電流がストップするとLEDも消灯し，電池は休息期間に入ったことになります．

このとき電池からは，OPアンプの入力抵抗＋10kΩの抵抗を通しての放電(逆流)があることになりますが，OPアンプの入力抵抗は非常に大きいために，リーク電流程度しか流れません．つまり電池端子はフロート状態となり，再度電流の再配分が始まります．そのため，端子電圧は徐々に下がりはじめ，その結果，V_{ba}

〈図74〉ニカド電池充電器全回路図

が V_{re}を下回った値になったつぎのクロック・パルスで，ふたたび回路が ON し，充電期間に入ります．

図 72 にこのときの各部の電圧波形を示します．図で示したように，充電と休息の切り替え時には電池の内部抵抗による電圧降下と上昇($\varDelta V$)があります．クロック・パルスでも ON/OFF を制御することによって，時間的なヒステリシスをもたせ，この電圧変化分だけによって回路が 1 クロックごとに反転を繰り返すことを防ぎます．反転を繰り返したときの V_{ba}の状態を示したものが図 73 です．

クロックを 2Hz ぐらいにしておいても，電池が古かったり，使い切ったりしているとこの現象が起こります．電池の内部抵抗が高くなっているときには，実効的な充電電流を普通の半分にして処理することになり，2 倍の時間を必要としますが，これは内部抵抗が高い電池では抵抗による熱損失が多くなるので，そのためのいたわりです．このような状態であっても，充電のデューティが 1/3 以下になる状態がきますので，そのときをもって充電完了と判断できます(表 8)．

そして，実際に回路として設計したものが図 74 です．

〈村田　悟〉

◆引用文献◆

(1) CQ ham radio 1986，1 月，p.332.

(トランジスタ技術　1989 年 7 月号付録)

専用IC TA8532P/Fを使った 鉛蓄電池充電回路

TA8532P/F

鉛蓄電池はセル数により種々の電圧を取り出すことが可能ですが，ここでは鉛蓄電池充電用 IC TA8532 (東芝)を用いた充電回路を紹介しましょう．

回路図を図 75 に示します．

▶まずセル数を選択

回路図で SW_2でセル数を選択し，1 セルの場合だけ SW_3をオープンにします(実際に充電器を組む場合，セル数を固定とするので，スイッチにする必要はない)．また R_1，R_2の値を，表 9 より選びます．セル数を決めると基準電圧部により基準電圧が 2.275V×セル数に設定されます．

▶つぎに，基準電圧の調整を行う

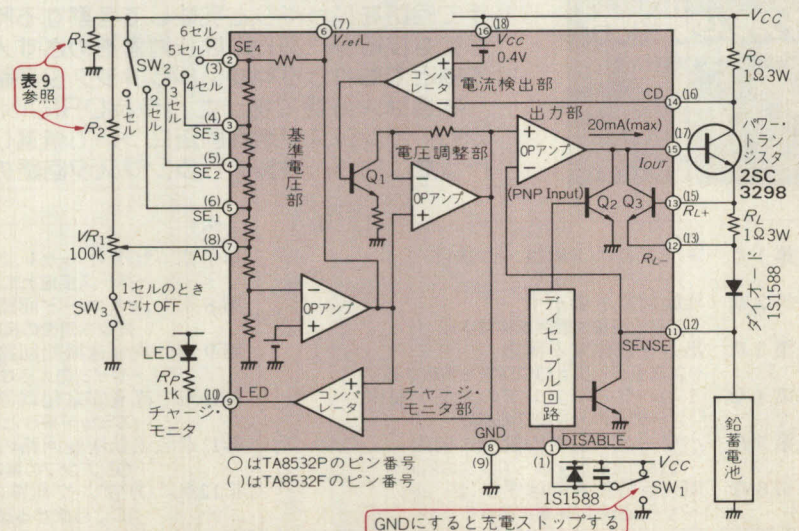
鉛電池を接続しない状態で，SENSE 端子の電圧を測定し，各セル数の収束電圧値(表 9)になるように VR_1を可変させ，調整します．以上の調整を終え，充電に入ります．

▶充電を開始する

充電を開始すると，チャージ工程(図 76 ①)で示すように，定電流充電を始めます．このときの電池電流は，内部のトランジスタ Q_3で制限しているので，充電最大電流は $I_L=0.7/R_L$で決まります．

▶定電圧充電までの過程

図 76 ①の定電流充電が行われている間は，電池電圧が上昇し続けます．このとき，電流検出部と電圧調整部によって出力部の基準電圧を各セルの充電電圧に合わせられるので，電池電圧が各セルの充電電圧に達

〈図 75〉
TA8532P/F を用いた鉛蓄電池充電回路

〈表9〉各セルの推奨抵抗値および基準電圧調整一覧

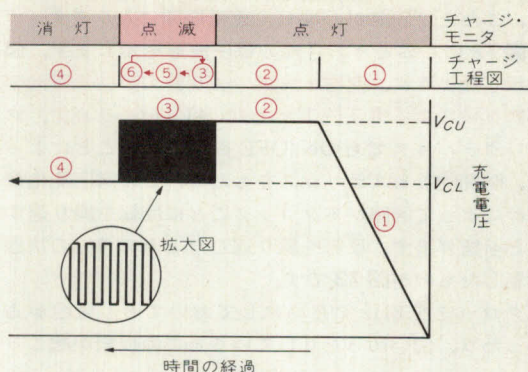
セル数	推奨抵抗値(Ω)			基準電圧(V)	
	R_1	R_2	VR_1 (可変抵抗)	収束電圧	充電電圧
1セル	2.4k	0(なし)	100k	2.275±0.025	2.45±0.07
2セル	5.1k	22k	100k	4.550±0.050	4.90±0.14
3セル	9.1k	82k	100k	6.825±0.075	7.35±0.21
4セル	13k	150k	100k	9.100±0.100	9.80±0.28
5セル	20k	220k	100k	11.375±0.125	12.25±0.35
6セル	30k	220k	100k	13.650±0.150	14.70±0.42

すると，図76②の定電圧充電に切り替わります．

▶定電圧充電

定電圧充電中は，電池電流は減少していき，I_{CU}の点からは，図76③のように電池電圧も減少していきます．これは，電池電流の減少に伴い，電流検出部と電圧調整部が出力部の基準電圧を下げているためです．

この電池電圧の減少は，各セルの収束電圧になるまで減少を続け，収束電圧に達して充電完了となり，チャージ・モニタを消灯します．

しかし，実際には電池の特性により，電池電圧がV_{CU}まで上昇し，⑤のカーブで帰還され，⑤→②→③→⑤…のループ・モードに入ります．なお，このときチャージ・モニタは点滅状態になります．

〈図77〉充電電圧変化

▶チャージ・モニタLEDの点滅

ループ・モードでのチャージ・モニタの点滅は，最初のうちは間隔が広く，徐々に間隔が短くなっていきます．さらに進むと，点灯している時間は短くなっていき，消灯している時間は逆に多くなっていきます．さらに進むと，やがてループ・モードから抜け出して，消灯します．

なお，この点滅間隔の変化は，③の傾きの設定によ

〈図76〉充電工程

I_L	外付け抵抗R_1で決定する.
I_{CS}	外付け抵抗R_Cで決定する.
I_{CL}	ほぼI_{CS}と0mAの中点値.
I_{CU}	ほぼI_{CL}の3倍.
V_{CU}	充電電圧. 蓄電池のセル数によって違うので, 基準電圧一覧表を参照.
V_{CL}	収束電圧. 蓄電池のセル数によって違うので基準電圧一覧表を参照.

っては若干異なることがあります.

▶完全充電まで

チャージ・モニタが消灯すると, ④の定電圧充電に入り, 徐々に電池充電電流が減少していき, 完全充電に近づいていきます.

I_{CL}の設定を少なくすると, より完全充電に近い状態で, チャージ・モニタが消灯しますが, 充電中のループ・モード(チャージ・モニタ点滅時)の時間が長くなります. 逆にI_{CL}の設定を多くすると, ループ・モードの時間は短くなり, チャージ・モニタ消灯後の電池充電電流が多くなるので, 用途に合わせてI_{CL}を設定する必要があります.

▶充電電圧変化

充電電圧の変化は, 基本的に図77のようになります.

ただし, 実際には電池の放電状態や充電電流の設定によって, ①にはならずに, 充電開始後すぐに②になることがあります. また, ②で定電圧充電を行いますが, 電池内部のインピーダンスの変化により若干の変動があります.

▶ R_Lの設定

R_Lを設定することで, 最大充電電流I_Lを設定することができます. 当然R_Lを小さくすると充電時間は短くなりますが, R_C, R_L, パワー・トランジスタ, ダイオードについては, 電流を多く流すことによる発熱が増加するので, 許容損失を考慮し部品を選定する必要があります.

▶ R_Cの設定

R_Cの設定値によって図76③の傾きやチャージ・モニタ消灯時の充電電流I_{CL}を変えることができます. R_Cを小さくしたほうが, 充電時間(チャージ・モニタが消灯するまでの時間)が短くなりますが, この場合はI_{CL}が大きく設定されているため, チャージ・モニタ消灯後も充電電流が多く流れます.

逆に, R_Cを大きくすると充電時間は長くなりますが, チャージ・モニタ消灯後の充電電流を少なくすることができるので, 用途に合わせてR_Cを認定する必要があります〔I_{CL}が大きく認定されていても, 時間とともに充電電流は徐々に下がっていく(図76④)〕.

〈藤村賢秀〉

◆参考文献◆

(1) 東芝, TA8532データシート.

(トランジスタ技術　1989年9月号)

Device Index

トランジスタ技術 SPECIAL No.32

発行人
編集人 蒲生良治
発行所 CQ出版株式会社 〒170 東京都豊島区巣鴨1-14-2
電話 03-5395-2123(出版部), 03-5395-2141(販売部)
振替 00100-7-10665

1992年3月1日 初版発行
1996年2月1日 第7版発行

(定価は表四に表示してあります)

印刷・製本 三晃印刷株式会社